

分类号：TN407

密 级：公开

单位代码：10363

学 号：2220320107

基于深度学习算法的复杂晶圆缺陷检测研究
RESEARCH ON COMPLEX WAFER DEFECT DETECTION
BASED ON DEEP LEARNING ALGORITHM

学 生 姓 名：江文

指 导 教 师：倪天明（教授）

学 科 专 业：电子信息（085400）

研究方向(领域)：晶圆缺陷检测

论文答辩日期：2025 年 5 月 10 日

二、安徽工程大学学位论文原创性声明

本人郑重声明：我恪守学术道德，崇尚严谨学风。所呈交的学位论文，是本人在导师的指导下，独立进行研究工作所取得的成果。除文中已明确注明和引用的内容外，本论文不包含任何其他个人或集体已经发表或撰写过的作品及成果的内容。论文为本人亲自撰写，我对所写的内容负责，并完全意识到本声明的法律后果由本人承担。

学位论文作者签名：

223

日期 2015 年 5 月 6 日

三、安徽工程大学学位论文版权使用授权书

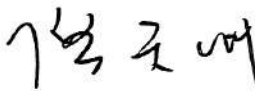
学位论文作者完全了解学校有关保留、使用学位论文的规定，同意学校保留并向国家有关部门或机构送交论文的复印件和电子版，允许论文被查阅或借阅。本人授权安徽工程大学可以将本学位论文的全部或部分内容编入有关数据库进行检索，可以采用影印、缩印或扫描等复制手段保存和汇编本学位论文。

保密 ☐，在 ____ 年解密后适用本版权书。

本学位论文属于

不保密 ☒。

学位论文作者签名： 

指导教师签名： 

日期：2015年5月16日

日期：2015年5月16日

基于深度学习算法的复杂晶圆缺陷检测研究

摘 要

在集成电路制造过程中，晶圆作为半导体器件的核心加工载体，其工艺缺陷会直接影响芯片良率。不同的工艺缺陷会在晶圆图上形成不同故障模式，通过晶圆图分析能够有效追溯缺陷根因。然而，随着先进制程的复杂化，晶圆缺陷模式呈现多类型重叠与未知新型缺陷涌现的双重挑战，传统基于规则或机器学习的检测方法难以满足高精度需求。本文聚焦晶圆图缺陷诊断，针对标签数据匮乏、多类型重叠缺陷难识别及未知缺陷检测等关键问题，提出深度学习算法的复杂晶圆缺陷检测研究，主要创新如下：

（1）针对有标签样本匮乏的情况，本文提出了一种创新的数据增强方法，利用相似性匹配为训练重叠缺陷自动生成标签。实验证明，这种方法能有效降低人工标注的相关成本。

（2）针对重叠缺陷类型，提出了一种分割增强型重叠缺陷识别（Segmentation-Enhanced Overlapped Defect Identification, SEODI）框架。该框架从重叠的晶圆缺陷中提取和学习特征，将其送入到 U-net 网络中进行分割，实现重叠缺陷的识别和定位。利用 MixedWM38 进行的实验结果表明，所提出的方法在重叠类型识别方面达到了 89.3% 的准确率。

（3）针对未知类型缺陷，提出了一种对比增量学习方法，用于少量未知晶圆图的检测。利用对比学习网络判别未知缺陷，然后利用增量学习模型对识别出的未知缺陷晶圆图进行特征学习，从而提高模型识别此类缺陷的能力。实验结果表明，所提方法能在有限数据的条件下有效地学习识别新的未知缺陷，同时保持对以前学习过的缺陷的判别能力。

关键词：晶圆图，故障分析，缺陷检测，集成电路制造，增量学习

RESEARCH ON COMPLEX WAFER DEFECT DETECTION BASED ON DEEP LEARNING ALGORITHM

ABSTRACT

In the integrated circuit (IC) manufacturing process, wafer as the core processing carrier of semiconductor devices, its process defects will directly affect the chip yield. Different process defects will form different failure modes on the wafer map, and the root cause of defects can be effectively traced through wafer map analysis. However, with the complexity of advanced processes, wafer defect patterns present the dual challenges of multiple overlapping types and the emergence of unknown new defects, and traditional rule-based or machine learning detection methods are difficult to meet the demand for high precision. In this paper, we focus on the diagnosis of wafer map defects, and put forward a deep learning-driven systematic solution for the key problems of lack of label data, difficulty in recognizing multiple types of overlapping defects, and difficulty in detecting unknown defects, and the main innovations are as follows:

(1) In response to the scarcity of labeled samples, this paper proposes an innovative data augmentation method that utilizes similarity matching to automatically generate labels for training overlapping defects. This approach proves to be effective in significantly reducing the costs associated with manual labeling.

(2) A Segmentation-Enhanced Overlapped Defect Identification (SEODI) framework is proposed for overlapped defect types. The framework extracts and learns features from overlapping wafer defects, feeds them into a U-net network for segmentation, and realizes the identification and localization of overlapping defects. Experimental results using MixedWM38 show that the proposed method achieves 89.3% accuracy in overlap type recognition.

(3) A comparative incremental learning (FCCIL) method is proposed for the detection of a small number of unknown wafer maps for unknown types of defects. The

contrast learning network is used to identify unknown defects, and then the incremental learning model is used to learn the features of the identified unknown defective wafer maps, so as to improve the ability of the model to identify such defects. Experimental results show that the FCCIL method can effectively learn to recognize new unknown defects with limited data while maintaining the ability to discriminate previously learned defects.

Keywords: wafer maps; failure analysis; defect detection; integrated circuit manufacturing; incremental learning

目 录

基于深度学习算法的复杂晶圆缺陷检测研究	I
第 1 章 绪论	1
1.1 研究背景	1
1.1.1 晶圆分析简介	1
1.1.2 晶圆图分析研究意义	2
1.1.3 晶圆图分析存在的主要问题	3
1.2 研究现状	4
1.2.1 单一缺陷类型晶圆图分析	5
1.2.2 复杂缺陷类型晶圆图分析	7
1.2.3 深度学习在晶圆图分类上的相关研究	8
1.2.4 现有工作的不足	12
1.3 本文结构	13
第 2 章 晶圆图预处理	14
2.1 引言	14
2.2 晶圆图缺陷介绍	14
2.3 数据集描述	16
2.3 晶圆图数据增强	17
2.4 晶圆图数据增强	18
2.5 本章小结	19
第 3 章 基于深度学习的重叠缺陷晶圆图分析	20
3.1 引言	20
3.2 基于分割增强的重叠缺陷识别	20
3.2.1 重叠缺陷图案分类	22
3.2.2 重叠缺陷图案数据处理	22
3.2.3 重叠缺陷图案检测	23
3.2.4 重叠缺陷图案分割	24
3.3 实验与结果	27
3.3.1 实验参数设置	27
3.3.2 结果与分析	28

3.4 本章小结	31
第 4 章 基于深度学习的未知缺陷类型晶圆图分析	32
4.1 引言	32
4.2 基于对比增量学习的未知缺陷检测	33
4.3 未知缺陷晶圆图检测	35
4.3.1 对比学习网络	35
4.3.2 增量学习模型	36
4.4 实验与结果	38
4.4.1 未知缺陷数据处理	39
4.4.2 实验参数设置	40
4.4.3 结果与分析	42
4.5 本章小结	44
第 5 章 总结与展望	45
5.1 全文总结	45
5.2 研究展望	46
参考文献	48
攻读学位期间发表的学术论文目录	53
致谢	54

插图清单

图 1-1 集成电路芯片制造流程示意图	1
图 1-2 探针测试与结果示意图	2
图 1-3 晶圆缺陷检测流程	5
图 1-4 基于 SVM 的晶圆图分析框架.....	6
图 1-5 单一缺陷晶圆图定位和识别	7
图 1-6 基于 CNN 的晶圆图分析框架.....	9
图 1-7 Ni 等人拟提议的弱监督学习框架	10
图 1-8 Kong 等人拟议的半监督学习方法	11
图 2-1 单一缺陷生产的原因	15
图 2-2 各种缺陷示例	15
图 2-3 MixedWM-38 数据集	17
图 2-4 数据增强	19
图 3-1 拟提出的 SEODI 框架	21
图 3-2 三种重叠缺陷	22
图 3-3 检测模型结构和锚框计算结构	23
图 3-4 U-net 分割网络	25
图 3-5 重叠缺陷自主标注流程及尺度不变特征转换（SIFT）伪代码	26
图 3-6 晶圆缺陷检测结果	28
图 3-7 晶圆缺陷检测方法对比结果	30
图 4-1 模型灾难性遗忘过程	33
图 4-2 拟提议 FCCIL 框架	34
图 4-3 对比学习网络	35
图 4-4 FACT 模型。	37
图 4-5 包含未知缺陷类型数据集分类	39
图 4-6 t-SNE 显示缺陷模式和 Resnet18 网络对晶圆图特征提取	40
图 4-7 不同数据集、不同增量和消融实验的实验结果	43
图 4-8 三种增量学习方法在四种场景中不断学习新类别后的性能变化	43

表格清单

表 1-1 晶圆缺陷与对应成因4

表 3-1 各类缺陷的数据分布27

表 3-2 实验参数27

表 3-3 单一类型缺陷图案的检测性能29

表 3-4 重叠缺陷结果对比29

表 3-5 实验结果对比29

表 4-1ResNet18 网络参数40

表 4-2 模型参数40

表 4-3 单一类型缺陷图案的检测性能41

第 1 章 绪论

1.1 研究背景

1.1.1 晶圆分析简介

集成电路（Integrated Circuit, IC）芯片是现代化电子设备的基础，是现代信息通讯技术、人工智能、网络技术等众多领域赖以发展的重要源泉，也是衡量一个国家综合竞争力的标志。集成电路芯片制造流程如图 1-1 所示。作为全球半导体制造领域的重要参与者和推动者，我国在半导体产业链的各个环节展现出显著的创新能力。国务院《新时期促进集成电路产业高质量发展若干政策》^[1]明确提出加速突破先进制造工艺瓶颈，晶圆作为 IC 制造的核心物理载体，其加工质量成为制约芯片性能与量产规模的关键因素。

在先进制程的更新过程中，晶圆的良率控制成为行业关注的核心问题。晶圆缺陷密度（Defect Density）是用于衡量晶圆制造过程中缺陷的数量和密度关键指标。它是评价晶圆质量和制程工艺水平的重要参数，直接影响到芯片的良率和最终产品的可靠性。据 SEMI 统计，5nm 制程晶圆的平均缺陷密度较 14nm 制程提升约 30%，但制程的减小导致芯片良率下降 10%-15%，单片晶圆的报废损失超过 50 万美元，直接影响半导体企业的成本和利润。因此，在晶圆制造过程中，晶圆测试显得尤为重要。

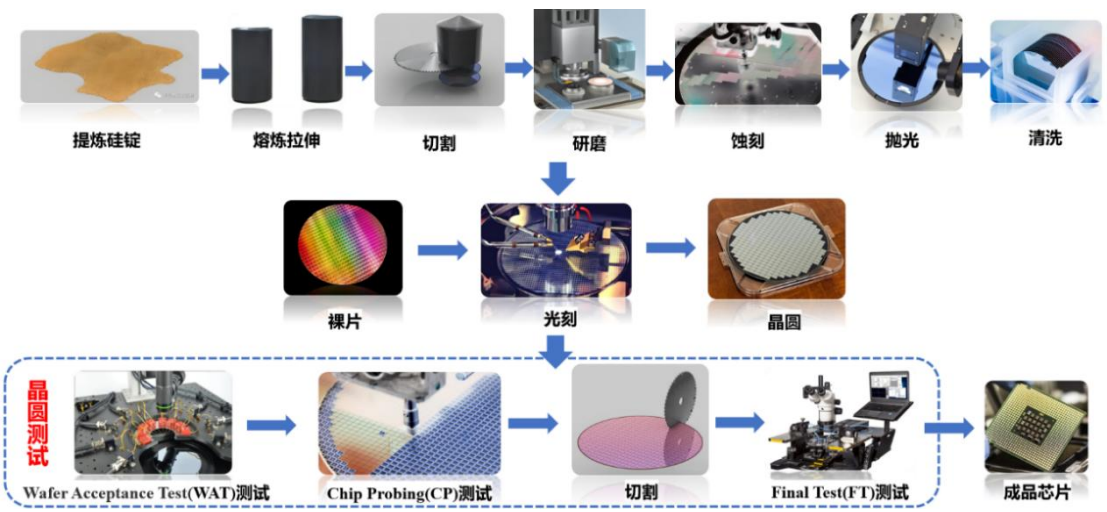


图 1-1 集成电路芯片制造流程示意图

晶圆测试是对晶圆上的每个晶粒进行测试，将不满足标准（或称失效）的晶粒标记出来，因为失效的晶粒表示内部工作性能降低^[2]。最后，在晶圆上进行切割筛选正常的晶粒。晶圆测试主要包含三种测试：晶圆可接受性测试（Wafer Acceptance Test）、探针测试（Chip Probing Test）、最终测试（Final Test），其中 CP 测试是用探针 Probe 来插入晶圆上晶粒，如图 1-2 所示。把各类信号输入进晶粒，把晶粒输出响应抓取并进行比较和计算，确保晶圆上晶粒符合设计规格书要求，如果不符合就用墨点进行标记。测试完成后生成晶圆缺陷图（Wafer Bin Map, WBM）以可视化失效晶粒的空间分布，如图 1-2 所示，黄色标记的点就是失效晶粒，失效晶粒聚集在一起形成失效区域。得到晶圆图数据后，传统方法是依赖工程师经验解析缺陷模式（如环形、边缘等）以追溯工艺故障，但在面对多缺陷叠加（如重叠缺陷）及未知缺陷类型时，传统方法很难有效应对，从而无法对晶圆制造过程进行精准质量管控，从而提升晶圆良率。

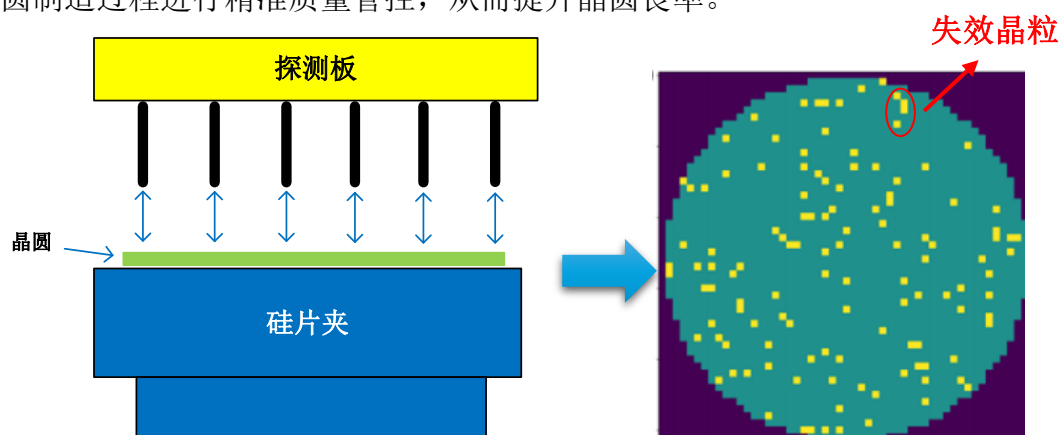


图 1-2 探针测试与结果示意图

1.1.2 晶圆图分析研究意义

在半导体制造业中，测试是确保芯片良率的关键环节。通过测试可以，可以检测芯片的完整性、稳定性和可靠性，根据检测结果诊断出制造工艺问题，从而提高晶圆良率。因此，晶圆测试在半导体制造中尤为重要，它能够帮助企业尽早发现失效原因，找到工艺问题从而提升芯片良率，避免造成不必要的损失。其中测试数据是半导体企业提升产品良率的重要依据，通过分析测试数据可以知道制造过程中出现的问题，从而修正问题达到提升良率的目的。通过 CP 测试生成的晶圆图就是测试数据，晶圆图是由探针对晶圆上每一个晶粒进行测试生成的图像数据，并且测试项目全面和准确，所以得到的数据综合性最好，重要性最高。晶圆级数据是最能有效反映集成电路制造过程，因为芯片从设计到生成都是在晶圆

上进行的。通过分析晶圆图数据,能够帮助工程师找到制造工艺问题并加以解决。

对于集成电路企业而言,其先进工艺制程研发和生产能力的决定因素里,数据工作的技术水平和效率占重要一席。要想在集成电路制造过程中有效管控质量,合理地对晶圆图数据进行分析与理解是关键,而且这对新工艺制程研发和量产的辅助作用不容小觑。

1.1.3 晶圆图分析存在的主要问题

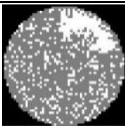
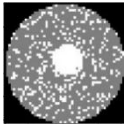
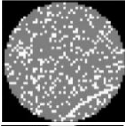
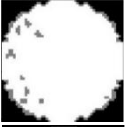
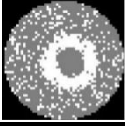
研究发现,晶圆图中存在两种缺陷:随机缺陷和系统缺陷。随机缺陷是由制造空间内的环境因素引起的,例如空气颗粒,并且分布在晶圆表面。它们与制造过程没有确定的关联,因此通常在图像预处理期间被删除。而系统缺陷是由工艺偏差引起的,具有局部的空间相关模式。系统缺陷的根本原因已经确定,并与特定的制造工艺相关联,如表 1-1 所示。晶圆图数据类型结构并不复杂且相对直观,在可视化呈现时与普通图像类型较为相似。当前,晶圆图分析主要存在以下问题:

传统方法分析效率低下。虽然图像类分析起来较为容易,但在数量较为庞大的基础上做到有效分析出缺陷仍是个挑战。早期在处理晶圆图数据时主要依靠工程师进行人工特征生成^{[3][4][5]},经验丰富的工程师能够依靠经验对缺陷较为快速的进行分类,但是不同的工程师对缺陷的评判标准又不一致,这导致晶圆缺陷分析昂贵、耗时且效率低下。随着制造技术的不断跟新,大量的晶圆数据亟待被分析。因此,设计一套高效的分析方法至关重要。

晶圆图中重叠缺陷发生。晶圆图上有缺陷的晶粒通常聚集成特定的空间模式。不同的模式通常包含特定的工艺问题的基本信息。一张晶圆图上只有一种缺陷称为单一缺陷特征。随着半导体制造业快速发展,制造工艺也不断复杂化,晶圆图上缺陷特征也变得多样化,一张晶圆可能会受到多个工艺步骤的影响,这会导致一张晶圆图上出现多个缺陷特征和缺陷相互重叠的情况,分析难度加大。

复杂工艺中新异常频发。检测晶圆的各种缺陷模式对提高晶圆产量和确保制造系统的安全具有重要意义。随着半导体制造工艺的日益复杂,晶圆上也出现了新的缺陷类型。新缺陷的出现,导致工程师难以迅速做出判断与处理。面对此类新问题,有必要构建对应的辅助模型来辅助决策,从而及时探寻解决途径,防止损失进一步扩大。

表 1-1 晶圆缺陷与对应成因

缺陷	过程	成因	图像
局部	研磨、抛光	晶圆表面不均匀，清洁不到位	
边缘	研磨、抛光	晶圆表面不均匀，清洁不到位	
中心	抛光	晶圆表面不均匀，清洁不到位	
边环	研磨、光刻	晶圆表面不均匀，因化学蚀刻失误导致的层间错位	
划痕	组装抛光、环境清理	抛光垫硬化、粒子积聚、机械操作不当	
近满	-	随机性缺陷与多种系统性缺陷的集聚	
圆环 (甜甜圈)	研磨、抛光	晶圆表面不均匀、设备处理不当、抛光垫硬化	

1.2 研究现状

分析晶圆图中的几何特征来追溯低良率的原因，从而调整集成电路的制造工艺，这对提高晶圆良率有重大意义。早期主要依靠人工对单一缺陷的晶圆数据进行分析，人工分析相对费时费力且成本较高。随着算法，硬件和数据可用性的进步，机器学习（Machine Learning, ML）已经越来越多地适应并集成到各种领域应用，其中包括制造业、交通和医疗等重要领域。在半导体领域中，利用机器学习算法使得晶圆缺陷数据分析得到提升^{[6][7]}，随后依据分析结果对制造工艺开展针对性优化，进而提升晶圆良率，同时机器学习方法的使用能够削减人力成本方面的投入。利用机器学习对晶圆缺陷进行检测的流程如图 1-4 所示。

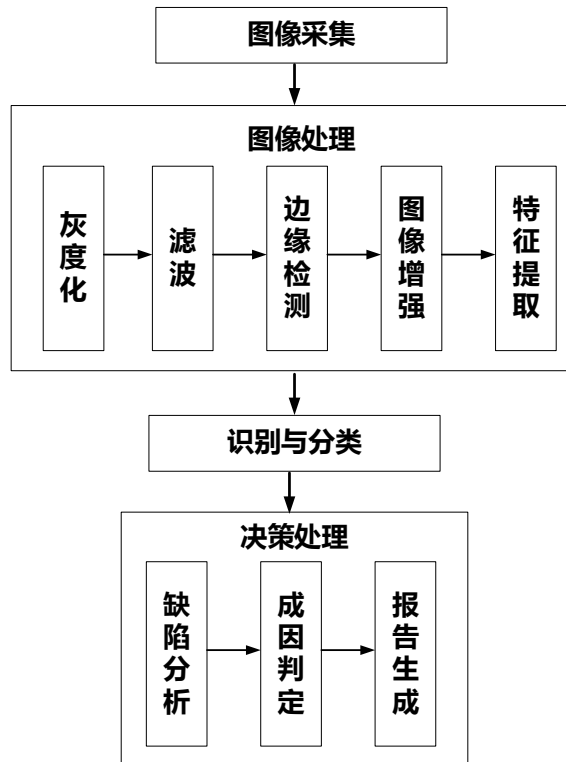


图 1-3 晶圆缺陷检测流程

集成电路不断发展并扩展到最先进的设计，导致工艺的复杂性不断提升，混合、重叠和未知等复杂缺陷的出现对精确检测提出了更多要求。此外，深度学习中机器视觉技术发展，缺陷识别和分类得到进一步加强，重点围绕重叠和未知的缺陷图案进行探讨。下面将围绕上述研究阐述相关工作的贡献和局限性，介绍深度学习在图像分析上的相关研究，最后讨论现有工作的不足，为下文展开基于深度学习算法的复杂晶圆缺陷分析工作进行铺垫。

1.2.1 单一缺陷类型晶圆图分析

早期晶圆图数据分析主要针对单一缺陷，工程师将缺陷特征放入模型中训练，让模型学习缺陷特征进而具备对缺陷分类的能力。然而早期对晶圆图中的缺陷并没有统一的判定标准，所以对晶圆数据并没有进行标签化处理。晶圆图缺陷检测的早期主要由监督学习算法组成，包括 K-近邻（K-Nearest Neighbor, KNN）^[8]、支持向量机（Support Vector Machine, SVM）^[9]和决策树（Decision Tree）^[10]等技术。这些方法的总体检测准确率较高（约大于 90%），对单一缺陷检测有良好的效果和适用性。在相关工作中，SVM 和决策树主要用于单类型缺陷分类，因为

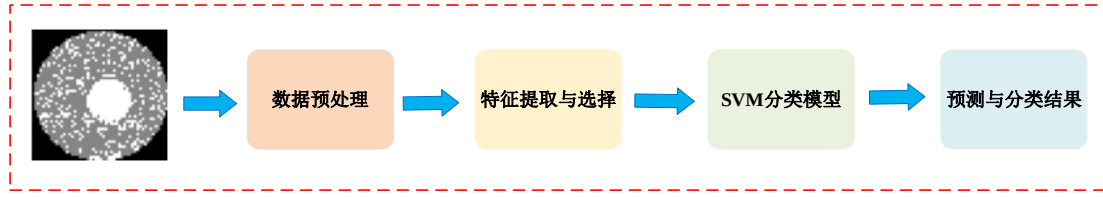


图 1-4 基于 SVM 的晶圆图分析框架

分类器计算成本相对较低、稳定，并且可以很好地处理高维数据^[11]。支持向量机的晶圆图分析框架如图 1-4 所示。

中国台湾新竹交通大学 Wu 团队等人^[12]根据晶圆图中经常出现的缺陷特征进行了特征定义，规定了九种单一缺陷并构建了世界上最大的可公开访问的晶圆图数据集，包括 811457 个真实的晶圆图。利用支持向量机（SVM）对数据进行测试。具体来说首先需要确定晶圆图是否表现出故障模式，其次利用 SVM 对故障模式进行分类。作为机器学习的代表性算法之一，SVM 的分类能力和泛化能力使其在处理图像分类中有着优异的表现，同时也在早期晶圆图缺陷分类中扮演重要角色，因此本文需要对 SVM 进行简单的介绍。SVM 的目标是构建一个决策边界（超平面），使得不同类别的数据点能够被清晰地分开，并且保证数据点距离该超平面的边界尽可能远，以提高模型的泛化能力。通常来说，对于二分类问题，假设数据是 $\{(x_1, y_1), (x_2, y_2), \dots, (x_i, y_i)\}$ ，即可以用一个超平面将两类数据完全分开。超平面方程可表示为：

$$w \cdot x + b = 0 \quad (1-1)$$

其中 w 是超平面的法向量，决定了平面的方程， b 是超平面的偏执项，决定了超平面距离原点的距离。SVM 找到满足条件的超平面为：

$$y_i(w \cdot x + b) \geq 1 \quad (1-2)$$

为进一步提高准确度，苏州大学计算机学院 Piao 团队等人^[13]利用 Radon 变化的不变性对晶圆图数据进行 Radon 变换生成新的特征，再采用利用决策树算法对特征进行学习并做出决策。俄亥俄大学的 Yuan 团队等人^[14]从晶圆图中提取图像矩作为特征，并采用模糊 k 近邻分类器进行分类。与其他方法相比，特征提取所需的计算量大大减少，但是在无标签的数据中进行缺陷分类的效果并不好。新泽西州罗格斯大学 Kim 等人^[15]则从缺陷的形状以及位置信息中提取出 WM 的不确定特征，进而提出广义非确定决策树模型。而 KNN 的主要思想是依据样本间的距离实施分类操作，通过计算待分类样本与已知样本之间的距离，选取距离

最近的 k 个样本，并根据这 k 个样本的类别来确定待分类样本的类别归属。韩国清州忠北国立大学的 Saqlain^[16]等人提出了一种基于投票集成分类器的方法，通过结合密度、几何和拉东变换三种特征，实现了对半导体晶圆缺陷模式的高效识别。

1.2.2 复杂缺陷类型晶圆图分析

随着半导体制造工艺的复杂化，晶圆制造过程中可能会受到多个工艺问题的影响，对应晶圆图上出现多个缺陷图案。针对多缺陷问题，约旦科技大学 Al-Jarrah 团队等人^[17]利用分类器将晶圆缺陷分为单一缺陷和混合缺陷，然后用不同的网络模型分别对单一缺陷和混合缺陷进行分类。上海东华大学 Wang 团队等人^[18]提出了一种可变形卷积网络（DC-Net）用于多缺陷晶圆图，即几种类型的缺陷在一片晶圆中耦合在一起，并创建了最大的混合缺陷数据集 MixedWM-38。此外，多缺陷数据中有标签数据相对较少，韩国科学技术院 Kim 等人^[19]提出使用半监督深度卷积生成模型来利用标记和未标记的数据来获得更好的分类性能，将混合类型缺陷的分类问题表述为多标签分类问题。先前的工作主要针对缺陷的分类，然而晶圆缺陷的位置信息同样对分析工艺问题至关重要，韩国延世大学 Lee 等人^[20]提出了一种基于 SSD 的混合缺陷检测方法，该方法能够有效地检测和识别晶圆图中混合型缺陷模式并提供缺陷在晶圆图中的具体位置信息。中国台湾清华大学 Chiu 等人^[21]提出一种结合数据增强和基于 Mask R-CNN 的实例分割方法，用于分类和定位半导体晶圆图上的缺陷模式。在有限的训练数据下，所提出的方法能够精确地对晶圆图上的缺陷模式进行分类和定位，这些任务可以帮助半导体公司在提高产量时及时识别缺陷的制造根本原因。但是所提出的方法存在一定的局限性，Mask R-CNN 无法准确检测 None 类型的晶圆图。单一缺陷晶圆图定位和识别如图 1-5 所示。

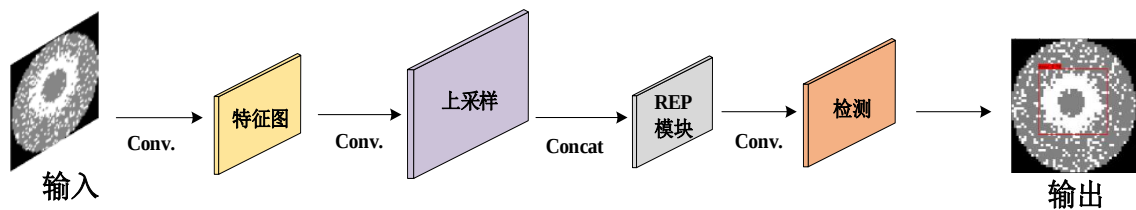


图 1-5 单一缺陷晶圆图定位和识别

随着对多缺陷图案深入研究，发现晶圆图上出现缺陷重叠的情况，浙江大学 Ni 团队等人^[22]提出了一种多模式晶圆图的定性和定量分析方法。首先提出了边

界检测方法对图案组进行定位和分割。然后,提出了重叠图案展开方法,对重叠图案进行分割。通过两个阶段的分割,将多模式晶圆图分离为多个单模式晶圆图,最后对分离的单模式晶圆图进行分类。所提出的方法能够有效处理特征明显的重叠缺陷,但是遇到重叠区域过多的重叠缺陷时,该方法难以应对。传统的检测方法会漏检和误检重叠缺陷,导致工程师无法获取缺陷信息,也就无法纠正相应的工艺问题,如何准确识别和定位重叠的晶圆缺陷是现在研究的关键问题。

复杂的工艺流程难免出现新的异常从而引起新的缺陷图案。新的缺陷图案是工程师未曾见过的缺陷,属于未知缺陷类型图案。利用先前的经验对未知缺陷分析可能对导致错误判断。韩国延世大学 Cheon 等人^[23]一种基于深度学习的 ADC 方法,可自动对各种类型的晶片表面损伤进行分类。通过比较未见类别和训练类别的 CNN 特征,所提出的方法还能识别训练过程中未见的缺陷类别。次年,韩国延世大学 Park 团队等人^[24]利用 Siamese 网络进行判别性特征学习,并在学习到的特征空间中对类标重构进行重复交叉学习实现未知缺陷进行判别,该方法有效提高未知缺陷的识别准确度。浙江大学 Ni^[25]团队提出了未知缺陷检测方法,利用已知缺陷和生成的未知缺陷训练检索模型,用已知缺陷训练分类模型,然后利用检索模型和分类模型对未知缺陷进行判别。通过挖掘图像间的相似度,以聚类更多的未知类型缺陷图案用于分析,从而提高晶圆良率。首尔高丽大学 Beek^[26]等人提出了一种对比深度聚类 CODEC (Contrastive Deep Clustering) 的方法,用于在晶圆片图 (WBM) 中检测和分类新的缺陷模式。该方法结合了对比学习和深度聚类技术,能够在没有标签的情况下自动识别和分类新的缺陷模式。通过实验验证该方法在新缺陷模式数据稀缺的情况下,也能够准确地对新模式进行分类。西安交通大学 Zhao 等人^[27]提出了一种基于增量学习的方法 PIRB,用于在线检测晶圆表面未知缺陷并进行分类。该方法通过限制重要权重的学习和引入参考缓冲区来记忆旧的缺陷模式,从而有效解决了传统卷积神经网络在未知缺陷检测中的局限性。

快速且精确地检测复杂晶圆已成为一项亟待解决的关键问题,有效检测复杂晶圆缺陷不仅关乎晶圆良率提升,更直接影响先进集成电路的生产。

1.2.3 深度学习在晶圆图分类上的相关研究

传统机器学习方法面临了一些限制,尤其是在处理大规模和复杂数据时,其

泛化能力和准确性那以满足需求。作为深度学习算法代表之一——卷积神经网络（Convolutional Neural Network, CNN）的提出能很好地解决晶圆缺陷检测问题^[28]。CNN 是深度学习中的一种它在图像识别、视频分析和自然语言处理等领域表现出色。CNN 采用卷积层从图像数据中提取局部特征、池化层（Pooling Layer）降低特征的空间维数、全连接层（Fully Connected Layer）进行分类或回归任务。

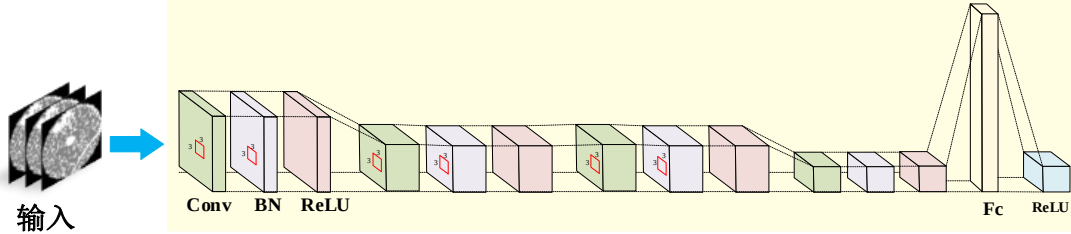


图 1-6 基于 CNN 的晶圆图分析框架

由于其优异的性能和对随机噪声的鲁棒性，卷积神经网络(CNN)被应用于对晶圆故障模式进行分类，检测过程如图 3-3 所示。北京工业大学的 Yu 团队^[29]开发了一个由 8 个卷积层和 2 个全连接层组成的 CNN 模型用于缺陷识别。与浅层学习中的手动特征设计相比，所提出的方法通过卷积运算有效地从晶圆图中提取了有价值的信息。其中 CNN 主要有三个核心部分组成：卷积层、池化层和全连接层。CNN 操作可以描述为如下公式：

$$y(x, y) = (f * g)(x, y) = \sum_m \sum_n f(m, n) \cdot g(x - m, y - n) \quad (3-3)$$

其中 f 是输入图像或上一层的特征图(Feature Map)， g 是卷积核，通常是一个较小矩阵， $*$ 表示卷积操作， (x, y) 是卷积后的位置坐标， $y(x, y)$ 是卷积结果，即提取的特征图。常用的激活函数是 ReLU：

$$ReLU(x) = \max(0, x) \quad (3-4)$$

ReLU 函数帮助网络学习复杂的非线性关系，并能有效避免梯度消失问题。池化层用于降低特征图的空间维度（宽度和高度），从而减少计算量和参数量。常见的池化操作是 最大池化（Max Pooling）和平均池化（Average Pooling）。最大池化操作通过取局部区域内的最大值来代表该区域的特征。最大池化操作表示为：

$$y(x, y) = \max_{m, n} \{f(x + m, y + n)\} \quad (3-5)$$

这里 $f(x, y)$ 是输入特征图，池化窗口大小通常是 2×2 或 3×3 ，步长通常是 2。全连接层将从卷积层和池化层中提取的特征输入到神经网络的最后几层，用于最终的分类或回归任务。在全连接层中，输入的每个节点都与输出的每个节点相连接。

假设输入向量为 x ，权重矩阵为 W ，偏执为 b ，则全连接层的输出可以表示为：

$$y = W \cdot x + b \quad (3-5)$$

深度学习模型使用 CNN 和附加层进行训练。由于具有自动特征提取功能，深度学习已开始运用到基于图像的任务，包括晶圆图缺陷识别和分类。深度学习模型通常具有三层以上，并且随着每个渐进层的增加，模型都会提取更高级别的特征。在 2012 年的 ImageNet 图像分类竞赛中大放异彩^[30]。其创新之处在于采用了更深的网络结构以及 ReLU 激活函数，有效解决了传统神经网络在训练过程中的梯度消失问题，加快了训练速度并提升了模型的表达能力，推动了深度学习在图像分类领域大规模应用的浪潮。VGG16 和 VGG19 等模型在众多图像分类数据集上都取得了优异的成绩，成为了深度学习图像分类模型中的经典之作，其网络结构也常被作为其他研究的基础框架进行改进和拓展。何恺明团队等人^[31]提出了一个残差学习框架，以简化比以前所用网络更深的网络的训练。将各层重新表述为参照层输入学习残差函数，而不是学习无参照函数。

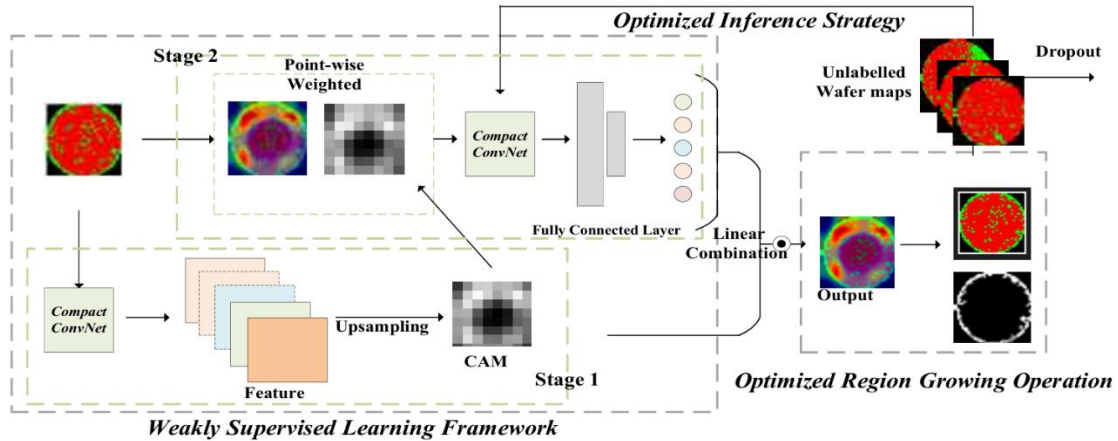


图 1-7 Ni 等人拟提议的弱监督学习框架

安徽工程大学的 Ni 团队^[32]提出了一种新颖的弱监督学习方法，只需图像级标签即可实现高精度缺陷识别和有效定位。通过利用缺陷类型和位置信息，我们引入了一种加权融合的激活图类激活图来突出特定类区域。通过采用优化的区域生长操作来消除缺陷区域的噪声，我们进一步提高了缺陷定位的准确性和完整性。浙江大学 Kong 等人^[33]提出了一个半监督分类框架。我们以内联缺陷晶圆图为例，特别对晶圆缺陷图进行了分类。在对数据进行预处理和选择后，本文采用梯形网络对晶圆图进行分类，并在两个实际数据集上与标准卷积神经网络（CNN）模型进行了比较。结果表明，通过有效利用未标记数据，梯形图网络在不同的训练数

据百分比中始终大大优于 CNN 模型。桂林电子科技大学的易木兰^[34]提出了一种基于多路径深度卷积神经网络的创新检测框架,通过邻域路径滤波算法优化预处理,多路径网络结构提升特征提取能力,结合集成学习方法进一步提高分类效果,最终实现了混合缺陷模式晶圆图的高效识别与分类,在数据集上进行验证分类准确率达到 99.29%。同济大学 Yu 等人^[35]提出了一种新型深度神经网络 (Deep Neural Networks, DNN)——基于二维主成分分析的卷积自动编码器(PCACAE),用于晶圆图缺陷识别。首先,开发了一种基于条件二维主成分分析的新卷积核,用于构建 PCACAE 的第一个卷积块。其次,考虑到数据表示的非线性,级联了一个卷积自动编码器。PCACAE 的第二个卷积块是基于编码部分构建的。但提出方法只针对单缺陷模式。

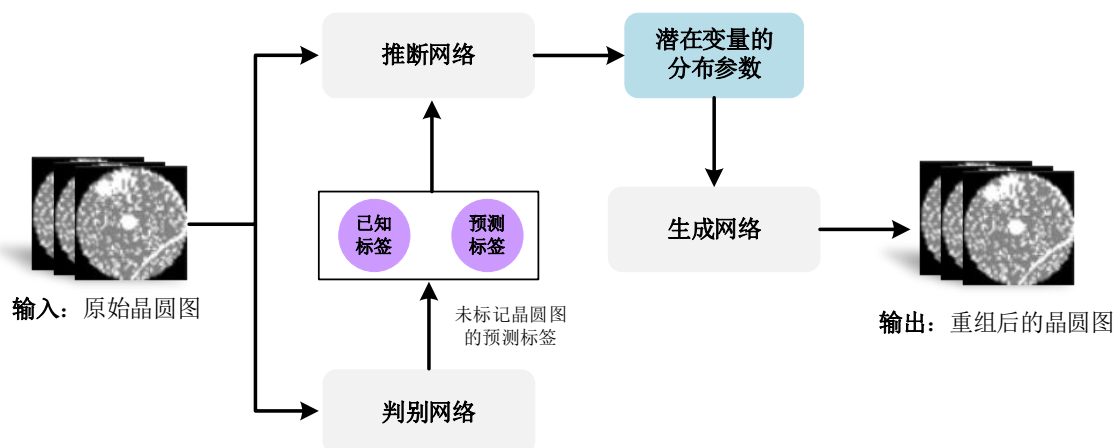


图 1-8 Kong 等人拟议的半监督学习方法

浙江大学 Kong 等人^[36]提出了一种半监督和增量建模框架,用于晶圆图的分析。该框架通过结合梯形网络 (Ladder Network) 和半监督变分自编码器 (Semi-Supervised Variational Autoencoder, SVAE), 在有限的标注数据和大量的未标注数据上实现了高效的晶圆图分类。提出的 SVAE 框架 (图 3-6) 由三个网络组成: (a) 推理网络, (b) 区分网络和 (c) 生成网络。相比于传统的卷积神经网络模型,该方法在不同标注数据比例下均表现出显著更高的分类准确率。此外, Yu 团队^[37]提出了一个混合学习模型,堆叠了卷积稀疏的 DeNoising AutoCoder (SCSDAE)。SCSDAE 采用数据采样方法表明了从单型 WM 数据中有效学习判别特征。性能优于深度神经网络。韩国科学技术院 Lee 等人^[38]提出了一种基于半监督深度生成模型的多标签学习方法 (SS-CDGMM), 用于对具有混合缺陷模式的晶圆片图进行分类。该方法通过将多类别分类问题转化为多标签分类问题,为

每种单一缺陷模式设置独立的潜在类别变量,并引入多个判别网络来分别推断这些变量。**SS-CDGMM** 结合了卷积神经网络提取局部不变特征的能力,利用有限的标注数据和大量的未标注数据进行训练,显著提高了分类性能。但是,随着培训和测试数据在整个课程中都得到了平衡,尚未研究或解决阶级失衡的影响。**Hu** 团队^[39]模式的对比度学习框架,然后是监督分类器的登录。尽管性能低于其他算法,但报告的结果表明,与最先进的对比方法(即 **SIMCLR**)相同的检测率,并且具有对比度学习的巨大潜力。

许多相关工作利用深度学习模型进行单一缺陷类型进行晶圆图缺陷检测。英特尔公司的 **Nakazawa** 等人^[40]提出了基于深度学习的晶圆缺陷分类方法,用于半导体制造过程中晶圆图缺陷模式的分类和图像检索。此外,还生成了 28,600 个合成晶圆图用于 22 种缺陷类别的 CNN 训练、验证和测试,实现了 98.2% 的分类准确率。意大利米兰理工大学 **Bella** 等人^[41]提出了稀疏卷积网络(**Sparse Convolutional Networks**)对晶圆缺陷图进行分类的方法,并设计了一种特定的数据增强过程来解决类别不平衡问题。三星电子公司的 **Kim** 等人^[42]提出了一种使用卷积神经网络和残差单元的网络结构,以及一种训练方法,以便有效地对晶圆图缺陷进行分类。浙江大学 **Du** 团队^[43]提出了一种基于深度卷积神经网络(**DCNN**)的晶圆图缺陷模式分类模型,该模型采用全局平均池化和参数缩减方法,对晶圆缺陷具有较高的识别率且在数据集上达到了 94.68% 的准确率。

日本川崎市中原区富士通实验室 **Ishida** 等人^[45]提出了一种深度卷积神经网络(**Deep Convolutional Neural Network, DCNN**)模型,对缺陷模式数量较少的类型利用进行了基于降噪的数据加强,有效提升了数据量少的缺陷模式的准确率。韩国延世大学 **Lee** 等人^[45]将堆叠自编码器用于晶圆图的特征提取,提取特征后使用不同的分类器进一步分类晶圆图。卷积神经网络的使用让单一缺陷分类准确率得到大幅提升,探究缺陷生成的原因对缺陷诊断的提高和良率的学习是非常重要的,中国台湾中山大学 **Li** 团队等人^[46]利用不同探针检测出的缺陷用不同的颜色标记,收集这些数据构建 **Test-DNA** 库用于判别缺陷是由工艺还是测试导致的。

1.2.4 现有工作的不足

综上所述,深度学习模型逐渐成熟,为解决复杂晶圆缺陷检测带来了巨大机遇。虽然集成电路制造一直关注这晶圆缺陷分析问题并取得了不错的进展,但是

仍存在一下几个方面不足，希望结合深度学习算法加以解决。

缺少重叠缺陷的识别和定位分析方法。现有对单一缺陷进行识别和定位的工作，但随着工艺的复杂化，一张晶圆图上可能会出现多个缺陷的情况甚至会出现缺陷相互重叠的情形。当缺陷重叠时，缺陷图案的特征变得错综复杂，使用人工检测既耗时又主观，并且使用现有的检测方法可能导致误检和遗漏，影响晶圆产量的提高。而目前还没有对重叠缺陷进行检测和定位结合的工作。

缺少未知缺陷类型图案的高效检索方法。现有的工作是对相似的未知类型晶圆图展开检索与聚类分析，其主要划分成两个类别。一种是凭借人为界定去描述缺陷图案的物理特性，随后运用这些特性来代表缺陷图案进行检索；另一种则是运用已经训练完毕的分类网络中若干层的输出特性当作缺陷图案的表征用于检索。然而未知缺陷的增加会导致模型出现灾难性遗忘问题，即模型对之前学习过的类型检测能力下降，所以构建一个能够检索大量未知类型方法显得尤为必要。

1.3 本文结构

本文针对复杂晶圆图缺陷检测问题展开分析，主要分为五个章节。各章节的具体内容安排如下：

第 1 章介绍了晶图数据分析的背景和意义，以及晶圆图分析中存在的问题。随后介绍了晶圆缺陷分析的国内外研究现状，对现有研究进行客观评价并针对现有研究提出仍需要解决的问题，阐述了本文研究工作的必要性。

第 2 章主要阐述对晶圆图数据的处理，包括晶圆图数据中缺陷的描述和晶圆数据增强。介绍了本文使用晶圆图数据集及缺陷的定义。

第 3 章主要研究复杂缺陷类型中重叠缺陷晶圆图分析，其中包括重叠缺陷的检测和定位分析，本文根据缺陷特征对现有重叠缺陷进行分类，利用 U-net 网络对定义好的重叠缺陷进行分割，分割完成后的数据送入检测算法中对重叠缺陷进行检测和定位。最后进行实验结果的对比表明所提出方法的优越性。

第 4 章主要对未知缺陷进行讨论河源就，本文利用对比网络对未知缺陷进行判别，判别完成后将未知缺陷送入增量学习模型中，使得模型具有对未知缺陷分类的能力且模型能有效减轻灾难性遗忘问题。

最后，第 5 章总结全文，并展望未来，主要包括构建晶圆缺陷分析的大模型，用于晶圆测试数据分析的 EDA 工具。

第2章 晶圆图预处理

2.1 引言

晶圆是芯片生成的载体，但在芯片封装之前，晶圆需要进行测试。晶圆图是记录晶粒是否存在故障的信息载体，分析晶圆图数据能尽快发现生产过程中的异常，及时解决问题，对提高芯片良率有重要意义。但随着集成电路技术不断发展，尤其是芯片功能日益强大，导致晶圆制造工艺不断复杂化，对应的晶圆图数据也变得复杂。晶圆图不仅能够呈现数据及其相关空间信息，还是集成电路制造业关键数据类型之一，得到了许多半导体企业的关注。

晶圆图上的特征信息被称为晶圆缺陷，一些典型的缺陷图案与制造工艺密切相关，除此之外，晶圆图上还伴随着全局缺陷杂点，以往的研究需要进行预处理去除，其中包括腐蚀膨胀法、中值滤波法和 DBSCAN 聚类发法等。此外，晶圆数据中的缺陷并不是均分的，不平衡的数据会导致模型判断出错。利用数据增强技术可以有效解决这类问题，数据增强是一种在不收集新数据的情况下增加训练数据集规模以避免模型过拟合的方法。该方法可以获得不同旋转程度的增强晶圆图。为保持图像大小，旋转后的图像不会展开。图像的边角用空值填充，并且增强后的数据依然具有标记信息。因此，数据扩增为训练数据的多样化和实例分割模型的泛化提供了一种经济的方法。

2.2 晶圆图缺陷介绍

在芯片出厂之前，会进行一系列测试，例如晶圆允收测试（WAT 测试）和探针测试（CP 测试）。测试通过的芯片被称为正常芯片(Normal Chip)，没有通过测试的芯片被称为故障芯片(Defect Chip)。因为在半导体生产过程中，制造过程中存在的缺陷会对晶圆的良率和质量造成影响，主要包括环境、设备、人等制造原因导致的异常缺陷在晶圆图上会形成缺陷，这些缺陷的存在不仅会影响到电路功能，还会影响到产品的可靠性和性能。所以对晶圆进行多次检测，记录晶圆批次、晶圆号、缺陷类型、缺陷数量和所在层，晶圆图的分析能及时发现问题修复晶圆图的制造缺陷，对于提升半导体制造过程的良品率具有重要意义。

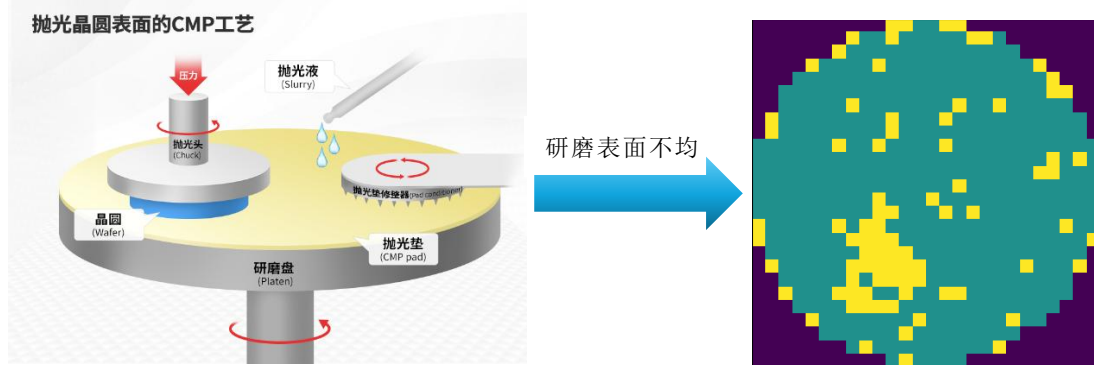
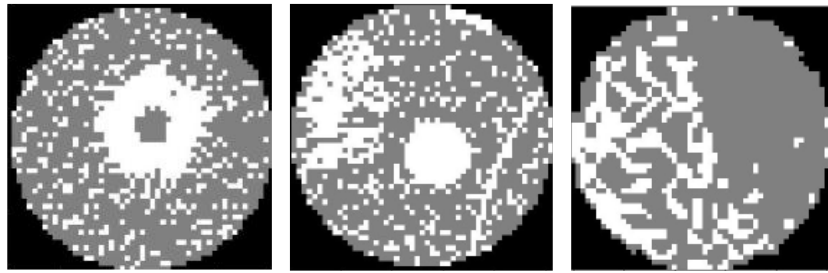


图 2-1 单一缺陷生产的原因

图 2-1 展示局部 (Loc) 缺陷导致的原因，由于抛光过程中表面不均匀导致的。同类，本文在得到晶圆缺陷图时可以分析得到抛光工艺出现了问题，因此改进抛光工艺从而提高了晶圆良率。晶圆图是由二值图像表示，其中有缺陷的晶粒设置为 1，合格的晶粒设置为 0，实例如图 2-1 所示。由此表现出的晶圆图能更好的反映缺陷分布的几个特征，有助于工程师识别出缺陷并优化晶圆制造工艺，促进仪器改进并提高晶圆良率。



(a) 单一缺陷类型 (b) 混合缺陷类型 (c) 未知缺陷类型

图 2-2 各种缺陷示例

一个模拟晶圆图可以用下面的公式表示，其中 $T(x, y)$ 表示坐标为 (x, y) 的芯片的测试值。

$$f(x, y) = T(x, y) \quad (2-1)$$

晶圆图上的缺陷主要分为两种，即随机缺陷和系统缺陷^[29]。随机缺陷主要是由制造过程中环境因素所造成的，在晶圆图上显示为随机的失效点，这些缺陷没有规律且造成原因不定，所以在晶圆缺陷分析过程中不讨论此类缺陷。系统缺陷是由特定的工艺导致的，在晶圆图上以特定的缺陷簇组成，形状包括环形、划痕型和中心型等，它们对应不同的制成工艺故障。故障图案的出现通常意味着工艺流程中的某个环节发生了系统性地故障。常见的故障图案有 Center、Edge-Ring、

Local 等。但故障图案的定义并不唯一，或者说不同的代工厂会关注不同的故障图案。在半导体生产制造过程中，工程师在一批晶圆中随机抽样晶圆，通过 CP 测试生成晶圆图，根据晶圆图上的缺陷特征分析出制造工艺问题，从而改进工艺，提升晶圆良率，避免制造损失。

晶圆图故障图案分类与传统图像分类存在显著差异，主要体现在以下几个方面。首先，晶圆图的故障特征主要表现为图案形状与位置差异，缺乏色彩与灰度信息维度，导致传统基于色彩、灰度特征的分类方法适用性受限。其次，受生产工艺和物理机制影响，晶圆图数据集呈现显著的类间不平衡特性，部分故障类型样本极为稀缺，这种数据分布特征极易导致复杂网络模型出现过拟合现象，降低分类模型的泛化能力。第三，在半导体量产场景下，海量晶圆图数据的人工标注成本极高，使得未标记样本占据数据主体，对依赖大量标注样本的监督学习算法构成严峻挑战。最后，由于芯片和晶圆尺寸的多样性，晶圆图规模差异可达数量级级别，故障图案的尺寸变化范围广泛，若强行统一图像尺寸，随机故障引发的特征畸变效应远超普通图像中的噪声干扰，加剧了特征提取与分类的难度。

半导体制造工艺的复杂化，晶圆尺寸和单位面积的增大导致多图案缺陷上出现两个或两个以上缺陷的频率增加，同时，缺陷相互重叠和新缺陷出现的概率也随之增加，如图 2-2 所示。缺陷图案的特征变得错综复杂，使用现有的检测方法容易导致误检、漏检，影响晶圆良率的提高。本文提出的方法主要针对重叠缺陷和未知缺陷的检测。晶圆制造的当前和未来趋势，特别是不断发展的技术和设计标准，会影响生产良率、缺陷复杂性和质量检测技术的有效性。同样，随着 ML、DL 和计算机视觉的发展，晶圆图缺陷检测(WMDD)算法也采用了这些方法来提高模型在准确性、计算负荷、运行时间和学习能力方面的性能。

2.3 数据集描述

晶圆缺陷数据集是数据是用于模型训练、验证和测试的输入。同时，晶圆缺陷数据集来源于真实世界或通过模拟真实数据获得。因此，本文选择了公开数据集 MixedWM38 进行实验，该数据集来源于真实数据模拟而成，由东华大学 Wang 团队^[18]公布，数据集包含 38,014 张晶圆图像，其中有 38 种缺陷类型，包括单一类型缺陷和混合类型缺陷，及一些重叠缺陷晶圆图。此外，本文还使用了 WM-811K 数据集进行对比验证，WM811K 数据集是一个来源于中国台积电公司

(TSMC) 真实生产环境的晶圆检测数据集, 由 Wu^[12]等人公布。该数据集包含 811457 张晶圆图。WM811K 数据集中包含 8 种不同类型的故障图案, 分别为: Center、Loc、Edge-Loc、Edge-Ring、Near-full、Random、Scratch 和 Donut。MixedWM38 和 WM811K 数据集在晶圆缺陷检测领域具有重要的研究价值, 能够反映实际工业生产中的缺陷分布。晶圆图缺陷数据集通常有两个限制: 类严重不平衡、缺乏标签。因此, 采用数据增强策略来减轻限制的影响。

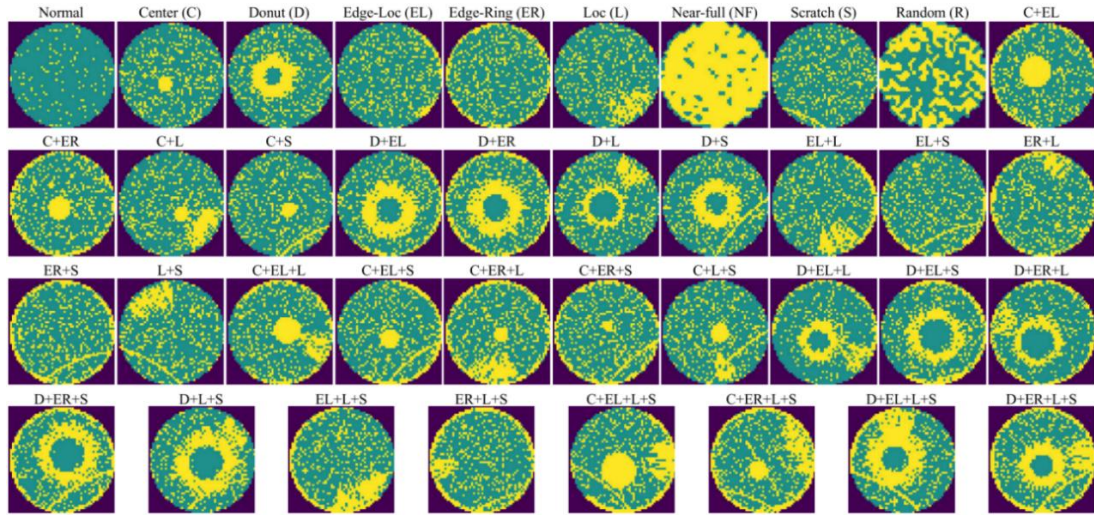


图 2-3 MixedWM-38 数据集

2.3 晶圆图数据增强

为了使得晶圆图具有很好的可分性, 很多具有专业知识的专家学者设计了一些列的特征, 例如几何特征、密度特征、变换特征等。

1. 几何特征: 几何特征是根据晶圆图中图案的几何属性提取到的特征。常见的如面积、周长、拟合椭圆的长轴和短轴、重心、Hu-不变量等等。这些特征通常是需要对晶圆图上的故障点先进行聚类, 或者说将这个晶圆图上的故障点当成一个整体图案。

2. 密度特征: 密度特征是统计某一区域内故障芯片的比例, Saqlain[9]等人将一张晶圆图划分为 20 个区域, 计算每个区域内的故障芯片密度, 从而形成一个密度特征向量表示晶圆图。此外, 密度特征依赖于对晶圆图的区域划分方式, 另一种可行的分区方式是按照距 离圆心固定距离 (即固定极径) 上的晶圆图环进行

3. 拉东特征: 拉东变换的常见应用是医疗检查中的计算机断层扫描成像

(Computer Tomography, CT), 可以认为是从一端发射一组射线, 然后在另一端收集这些射线。由于这些射线穿过了物体, 其能量会有所衰减, 不同的物体对射线能量的吸收程度不同, 通过重建可以达到透视物体的效果。旋转发射端, 可以在不同角度去探测物体, 从而得到物体的内在特征。晶圆图具有拉东特征不变性。

2.4 晶圆图数据增强

晶圆图是用于分析半导体制造过程中是否存在异常的重要数据。在晶圆图上本文可以直观的看出晶圆上各个晶粒的是否正常, 当异常晶粒聚集在一起形成特定图案时, 本文可以通过分析图案特征, 进而追溯生产过程中工艺问题, 从而提升晶圆良率。但是晶圆缺陷数据并不是均匀分布的, 并且存在大量数据没有标签, 这对晶圆缺陷分析带来了挑战。为了提高缺陷检测的准确性和训练深度学习模型的有效性, 利用数据增强可以有效减轻晶圆图数据不平衡和标记繁琐等问题。

数据增强是一种在不收集新数据的情况下增加训练数据集规模以避免模型过拟合的方法。利用数据增强技术不仅可以增加数据的多样性, 提高模型的泛化能力, 还能减轻标记数据的繁琐性, 为检测模型和实例分割模型的泛化提供了一种经济的方法。数据预处理是一种解决数据不足和类别不平衡的经济方法。本文中本文应用了旋转-复制的数据增强预处理方法。由于晶圆上的芯片排列近似圆形, 旋转晶圆图不应使缺陷图案变形。因此, 通过将图像的宽度 w 和高度 h 旋转 θ 度可获得增强图像, 旋转后的晶圆图像保持原始图像的尺寸。掩模标记多边形坐标的预处理可以通过获取晶圆图的宽度 n_w 和高度 n_h 来计算, 如公式(2-1)和公式(2-2)所示:

$$n_w = (|\sin(\theta) \times h| + |\cos(\theta) \times w|) \quad (2-2)$$

$$n_h = (|\cos(\theta) \times h| + |\sin(\theta) \times w|) \quad (2-3)$$

总之, 本文利用不同的源晶圆图对进行复制粘贴数据增强, 以创建合并的混合型晶圆图。本文观察到, 通过对晶圆图图像和掩膜标签设置不同的旋转角度, 可以实现旋转数据增强。这两种数据增强技术的结合为实例分割模型的训练提供了更丰富的数据池, 从而提高了模型的通用性。

综上所述, 本文利用不同的晶圆图进行旋转数据增强, 以创建足够多的圆形图。在训练中使用这种数据预处理技术可以有效增加晶圆数据并提高模型鲁棒性。

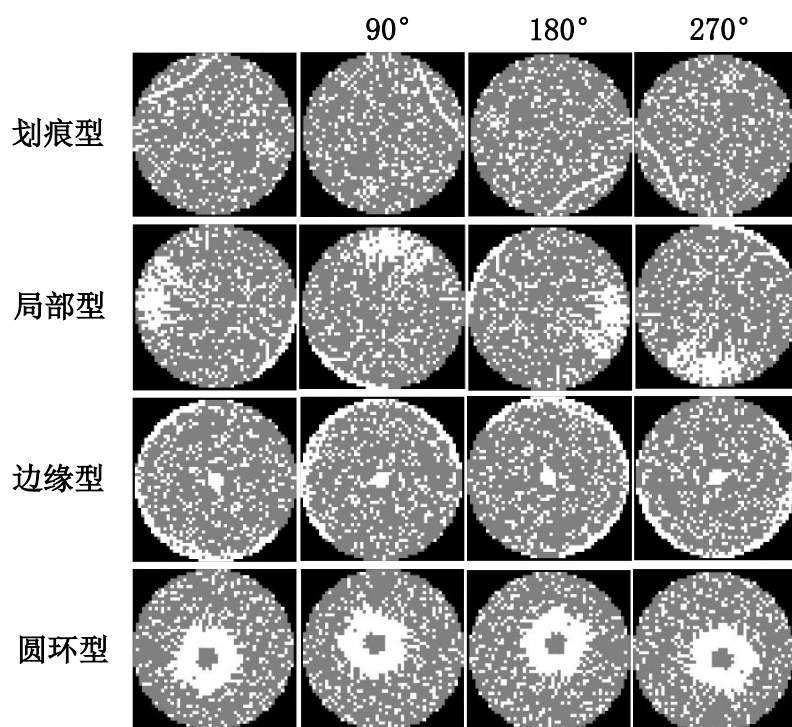


图 2-4 数据增强

2.5 本章小结

本章主要对晶圆图缺陷的定义及晶圆图数据增强技术在半导体中的应用进行介绍，晶圆图缺陷主要是指因生产过程的工艺问题导致的晶圆缺陷，通过分析或预测来解决的关键半导体缺陷问题。由于训练数据集样本类别不平衡问题，晶圆图数据增强技术是提升深度模型性能的有效方法之一。晶圆图数据增强主要通过旋转、缩放、裁切等操作产生数据增强，能增加训练数据的样本多样性，从而提升模型的鲁棒性和泛化能力，本文利用了数据增强对晶圆图进行扩充，实验结果表明，数据增强可以有效加强样本多样性和降低数据标记成本。

第3章 基于深度学习的重叠缺陷晶圆图分析

3.1 引言

随着晶体管的物理尺寸不断缩小而不影响芯片性能，越来越多的集成电路元件可以被图案化然后蚀刻到晶圆上，从而引入更多的功能和存储容量。但是,现代制造工艺（包括光刻、蚀刻沉积和金属化）在晶圆表面产生缺陷的可能性也增加了。各种单一类型的缺陷图案可能会出现并耦合在晶圆图上，从而形成重叠缺陷图案。因此，如何有效识别和处理这些复杂且多样化的缺陷类型，已成为晶圆缺陷检测领域面临的重大挑战。

针对晶圆缺陷检测研究中面临的关键问题，特别是重叠缺陷难以准确定位以及未知缺陷无法检测的挑战，本研究分别提出两种创新性方法，为解决上述难题提供了有效方案。对重叠缺陷难以定位问题，本章提出了一种创新性的分割增强型重叠缺陷识别（Segmentation-Enhanced Overlapped Defect Identification, SEODI）框架，该框架旨在解决晶圆重叠缺陷识别和检测问题。SEODI 框架通过对重叠晶圆缺陷图进行特征提取和学习，实现了重叠有效识别和定位。实验阶段使用两个真实晶圆图数据集（WM-811K 和 MixedWM38）进行验证。本章的主要贡献如下：

1. 本章基于深度学习方法提出了一种用于重叠缺陷检测的新型 SEODI 框架。该框架大大增强了检测模型识别和定位重叠缺陷类型的能力。
2. 提出了一种创新的数据增强方法，利用相似性匹配为训练重叠缺陷自主生成标签。事实证明，这种方法能有效地大幅降低人工标注的相关成本。
3. 提出了一种创新的数据增强方法，利用相似性匹配为训练重叠缺陷自主生成标签。事实证明，这种方法能有效地大幅降低人工标注的相关成本。

3.2 基于分割增强的重叠缺陷识别

在半导体制造中，由于其工艺的高度复杂性，缺陷的发生概率较高，同时在晶圆仓图（WBM）上出现多种重叠缺陷模式的可能性不断增加。然而，现有的缺陷模式研究主要集中于多缺陷分类任务，而未能有效解决重叠缺陷类型的定位问题，并且制造工艺复杂化会导致缺陷相互重叠情况出现，由于缺陷的重叠，原

始特征会被掩盖,从而导致对重叠缺陷的潜在遗漏或错误检测。为了应对这一挑战,本文提出了一个有效的检测框架。本研究针对这一挑战,提出了一种分割增强型重叠缺陷识别(SEODI)框架。该框架通过从重叠晶片缺陷中提取和学习特征,实现对WBM里重叠缺陷的高效检测。具体而言,该框架将晶片缺陷划分为非重叠和重叠两类,并基于此对模型进行差异化训练。经过训练后,模型能够准确检测非重叠缺陷,并识别出重叠缺陷,将其自动转移至U-net^[47]网络进行精确分割。分割完成后,分割结果被反馈至检测模型中,用于进一步优化模型性能,从而实现对重叠缺陷的准确识别与定位。此外,本研究还提出了一种创新性的数据增强方法,进一步提升了重叠缺陷识别的效率。这种方法有效解决了半导体行业中多模式缺陷检测的技术难题,为实际应用提供了更为完善的技术方案。

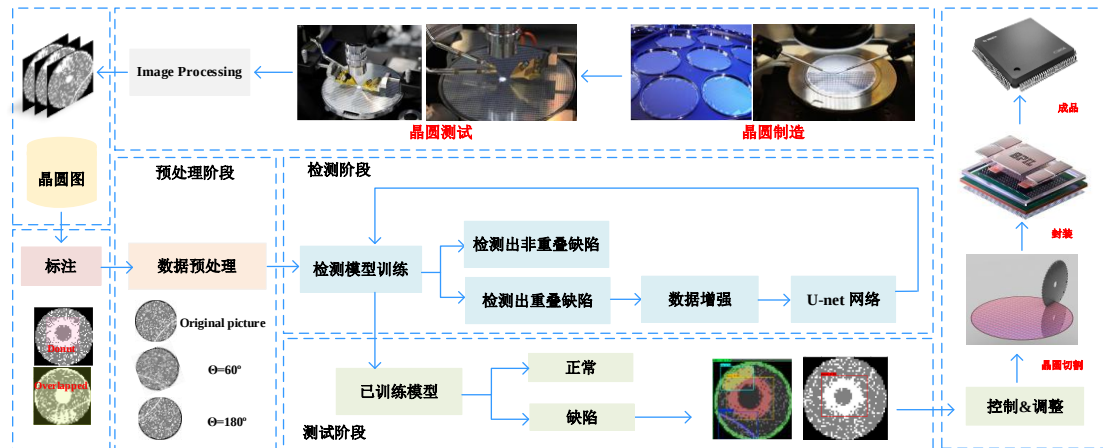


图 3-1 拟提出的 SEODI 框架

SEODI 框架主要三个阶段:数据处理阶段,检测阶段和测试阶段,如图 3-1 所示。在数据处理阶段,首先对部分缺陷模式的轮廓及其类型进行标注,为神经网络提供模型训练和测试所需的基本信息,其中标记过程中对重叠缺陷进行整张标记以便于检测模型进行完整输出。然后利用部分标记的数据进行复制、黏贴和旋转来增加数据容量,避免类不平衡问题并且有助于提升模型的识别精度。检测阶段主要由YOLOv7检测算法和U-net网络组成,利用处理后的数据对检测算法进行训练,使检测算法识别重叠缺陷和非重叠缺陷,对非重叠缺陷进行识别和定位而对重叠缺陷进行整张输出。输出的重叠缺陷进行数据增强操作后,输入到U-net网络中进行训练,训练后的模型能够分割三种包含了大多数类型的重叠缺陷,分割完的缺陷图再次输入到检测模型中进行检测,最后在测试阶段,训练好的模型能够识别和定位重叠缺陷。

3.2.1 重叠缺陷图案分类

随着半导体制造工艺复杂性的增加，遇到多模式缺陷的可能性也随之增加。这些缺陷类型通常包括重叠缺陷，即晶圆缺陷重叠，这给缺陷识别带来了巨大挑战。Ni 等人^[23]采用案例分割算法对这类重叠缺陷进行分类，但发现这些重叠模式的分类性能有限。本节提出了一种基于重叠缺陷显著特征的分类方法，有望提高分割模型的性能。具体来说，重叠模式分为三种类型：交叉型、三明治型和附属型。例如，在交叉类型中，橙色标记的划痕缺陷与红色标记的甜甜圈缺陷类型相交。三明治类型的特点是三个缺陷：边缘位置（蓝色）、中心位置（绿色）和位置（黄色）堆叠在一起，就像一个三明治。在附件类型中，Loc 缺陷似乎附着在中心缺陷上，分类结果如图3-2所示，这表明该分类包含了绝大多数重叠缺陷。

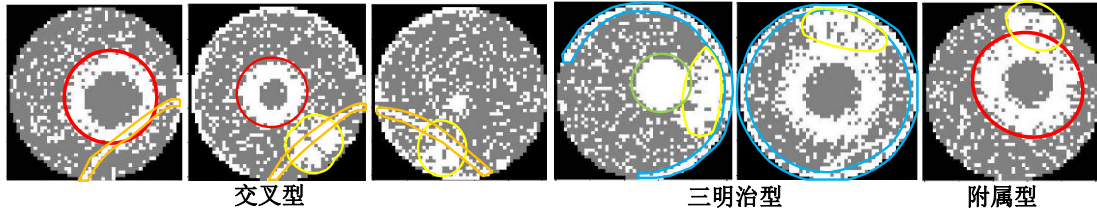


图 3-2 三种重叠缺陷

该分类方法通过整合大多数重叠缺陷的特征，其本身已涵盖了对重叠缺陷的有效识别能力，因此无需对其他类型的缺陷进行分割处理。这种方法显著降低了计算负担和算法复杂度，使得在优化计算资源配置的同时，仍能保持卓越的性能表现。通过减少不必要的分割操作，模型能够在有限的计算资源下实现更高效的检测效果，从而为实际应用中的资源利用提供了更为优化的解决方案。

3.2.2 重叠缺陷图案数据处理

标记晶圆缺陷和选择足够的晶圆缺陷数据是一项耗时的任务，因此本文的框架采用了复制粘贴数据预处理方法。使用这种方法无需选择足够的数据，避免了重复的数据标注，从而大大缩短了数据处理时间。由于芯片在晶圆上的排列近似圆形，因此旋转晶圆不会扭曲图案。由于芯片在晶圆上的排列近似圆形，旋转晶圆不会扭曲图案。因此，将图像的宽度 w 和高度 h 旋转 θ 度即可得到增强图像，旋转后的晶圆图像保持了原始图像的尺寸。如公式(1)和公式(2)所示，获取晶圆图的宽度 n_w 和高度 n_h ，计算掩膜标记多边形坐标的预处理：

$$n_w = (|\sin(\theta) \times h| + |\cos(\theta) \times w|) \quad (3-1)$$

$$n_h = (| \cos(\theta) \times h | + | \sin(\theta) \times w |) \quad (3-2)$$

为了确定适当的数据扩增量,本文进行了交叉验证,并比较了模型在不同数据扩增水平下的性能。本文的实验表明,经过四次旋转增强后,可以生成足够的数据,使模型达到最佳泛化能力。具体来说,晶圆图像和相应的掩膜标签以 $\theta=90^\circ$ 的速度逆时针旋转了3次。这样,训练数据集就扩大了4倍。经过多次试验,数据集经过3次旋转增强后,模型的准确率达到峰值0.97。这表明,3次增强足以提高模型的性能,而无需额外的增强。

3.2.3 重叠缺陷图案检测

SEODI 框架中数据经过处理后将由检测模型进行缺陷检测，而 SEODI 框架采用了一种检测算法，该算法基于 YOLOv7。除了边界框识别，模型输出还包括掩膜。与 SSD 相比，本文提出的架构具有更高的准确性。因此，本文的检测框架在晶圆图上多图案区域的分类和识别方面表现出色。

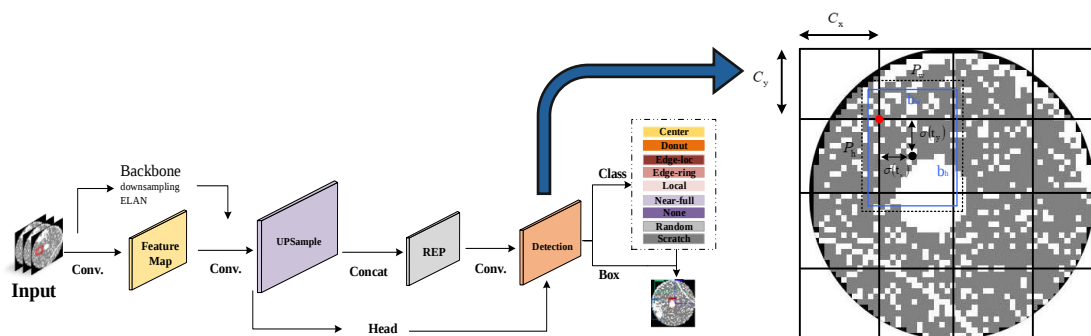


图 3-3 检测模型结构和锚框计算结构

检测算法用于识别晶圆缺陷并精确定位缺陷位置，由三个主要部分组成：输入、主干网络和头部网络，如图 3-3 所示。

1) 输入：从 MixedWM38 数据集中提取的晶圆缺陷图的实际尺寸为 52×52 ，本文需要对输入图像数据进行不失真大小调整操作。重要的是要确保输入晶圆图的大小不仅符合输入要求，还要确保图像的原始比例不被破坏。这样，无论初始图像大小如何，本文都能适应检测算法的输入要求。

2)骨干网络：检测算法的网络由 CBS 和 ELAN 卷积模块组成，用于采样下的特征提取。其中，CBS 模块由 Conv（卷积层）层、BN（归一化层）层和激活函数 Silu 层组成。其计算公式如下：

$$Silu(x)=x \cdot sigmoid(x) \quad (3-3)$$

CBS 模块有三个组成部分，分别是不同的卷积核和步长。这是 1×1 卷积，步长为 1； 3×3 卷积，步长为 1； 3×3 卷积，步长为 2。 1×1 卷积主要用于改变通道数。 3×3 卷积，步长为 1，主要用于特征提取。 3×3 卷积，步长为 2，主要用于降采样。ELAN 是一种特征提取网络架构，通过控制梯度路径的长度，使网络能够捕捉更多的特征并获得鲁棒性。其中，ELAN 有两个分支，第一个分支通过 1×1 卷积改变通道数。第二个分支首先通过 1×1 卷积模块改变通道数，然后通过四个 3×3 卷积模块提取特征。

3) Head 网络：通过上采样后，数据需要由 REP 模型进行处理。REP 模块可分为两个部分：训练和部署。在训练模块中，顶部分支（ 3×3 卷积）用于特征提取。中间分支（ 1×1 卷积）用于特征平滑。最后一个分支是进行识别，这个过程不执行卷积操作，而是合并之前的卷积结果。推理模块由 3×3 卷积和步长组成。推理模块结合了 3×3 卷积和 1×1 卷积，大大提高了模型的运行速度。

CBM 模块和 CBS 模块基本相同。它由卷积层、BN 层和 Sigmoid 层组成。卷积核为 1×1 ，步长为 1。最后，模型开始检测。算法的锚框计算如图 4-3 所示，其计算公式如下：

$$b_x = (2 \cdot \sigma(t_x) - 0.5) + c_x \quad (3-4)$$

$$b_y = (2 \cdot \sigma(t_y) - 0.5) + c_y \quad (3-5)$$

$$b_w = p_w(2 \cdot \sigma(t_w))^2 \quad (3-6)$$

$$b_h = p_h(2 \cdot \sigma(t_h))^2 \quad (3-7)$$

其中， b_w 和 b_h 是掩膜目标的长度和宽度， p_w 和 p_h 是预选框的长度和宽度， $\sigma(t_w)$ 和 $\sigma(t_h)$ 分别是掩膜目标中心点到最近交点的距离。检测模型能够有效检测出输入的晶圆图是重叠缺陷还是非重叠缺陷，对于非重叠缺陷，检测模型直接对晶圆图上的缺陷进行识别和定位，而识别出重叠缺陷则输出完整晶圆图并输入到分割阶段进行进一步的处理，从而实现对复杂重叠区域的精准分割与分析。

3.2.4 重叠缺陷图案分割

重叠缺陷的存在导致检测模型无法准确检测到这些缺陷。因此，利用分割网络将重叠缺陷分割成多个单一缺陷模式。检测模型检测出重叠缺陷后，将缺陷图进行数据增强，由 SIFT 算法提取面积、IoU 及边界特征进行自主构建检测框，辅助完成重叠特征缺陷标注，标注过数据对 U-net 网络进行训练使其具有分割三

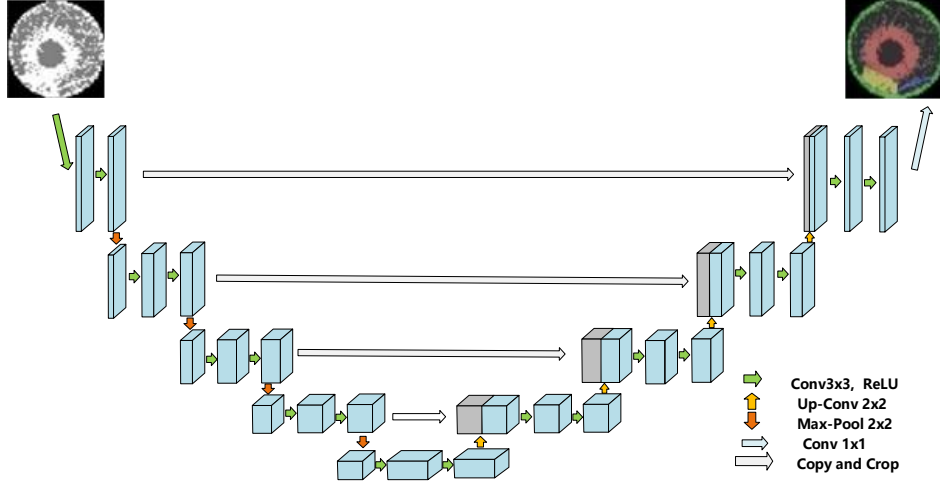


图 3-4 U-net 分割网络

种重叠缺陷能力，最后再将分割后的缺陷图输入到检测模型中进行缺陷检测。分割模型由 U-net 网络组成。分割模型处理检测到的重叠缺陷模式，将其分割成多个单一缺陷。分割的目的是提高重叠区域内缺陷特征的可提取性，使其更容易被检测算法识别。U 形网的结构如图 4-4 所示。模型结构由主干特征提取网络（左侧）和强化特征提取网络（右侧）组成。在骨干特征提取网络中，卷积单元用于特征捕捉。卷积单元以指定的步长沿两个轴遍历输入图，然后执行卷积操作：

$$O_{ij} = \sigma(\sum_{p=1}^{u_x} \sum_{q=1}^{u_y} U(p, q) \times W(P + (i - 1) \times s, q + (j - 1) \times s + b)) \quad (3-8)$$

其中， O_{ij} 是输出图上节点 (i, j) 的值。输入图 W 和卷积单元 U 的大小分别为 $w_x \times w_y$ 和 $u_x \times u_y$ 。 $\sigma(\cdot)$ 表示非线性激活函数，本模型中使用线性整流函数（ReLU）。 b 和 s 是偏置和步长，其中 s 表示卷积单元运动的步长。使用强化特征提取网络提取不同大小的感受野特征。特征图中的信息将被保留下来，以获取更多信息。通过插入零来扩展核单元被称为扩展卷积。超参数扩展率控制着核区间的大小；扩展率越高，特征提取越稀疏。其定义如下：

$$O_{ij} = \sigma(\sum_{p=1}^{u_{dilate_x}} \sum_{q=1}^{u_{dilate_y}} U_{dilate}(p, q) \times W(P + (i - 1) \times s, q + (j - 1) \times s + b)) \quad (3-9)$$

$$u_{dilate_x} = (u_x - 1) \times (r - 1) + u_x \quad (3-10)$$

$$u_{dilate_y} = (u_y - 1) \times (r - 1) + u_y \quad (3-11)$$

其中，稀释卷积单位 U_{dilate} 的大小为 $u_{dilate_x} \times u_{dilate_y}$ ，通过插入零，大于

$u_x \times u_y$ 。而 r 是扩张率。如图 3-4 所示，将重叠的缺陷图像作为分割网络的输入，在骨干特征提取网络中进行下采样和最大池化处理，以获得五个有效特征层。然后，在加强特征提取网络中，对获得的特征层进行上采样，并进行特征融合，以获得融合所有特征的有效特征层。最后，模型将使用最终获得的最后一个有效特征层对每个特征点进行分类，这相当于对每个像素点进行预测分类。

将重叠缺陷送入分割模型中需要对重叠缺陷晶圆图进行数据增强处理，在这一阶段，不仅需要转换数据类型，还要尽量减少人工操作，因此本文提出了一种新的数据增强方法，将检测阶段和分割阶段连接起来，框架如图 3-5（左）所示。

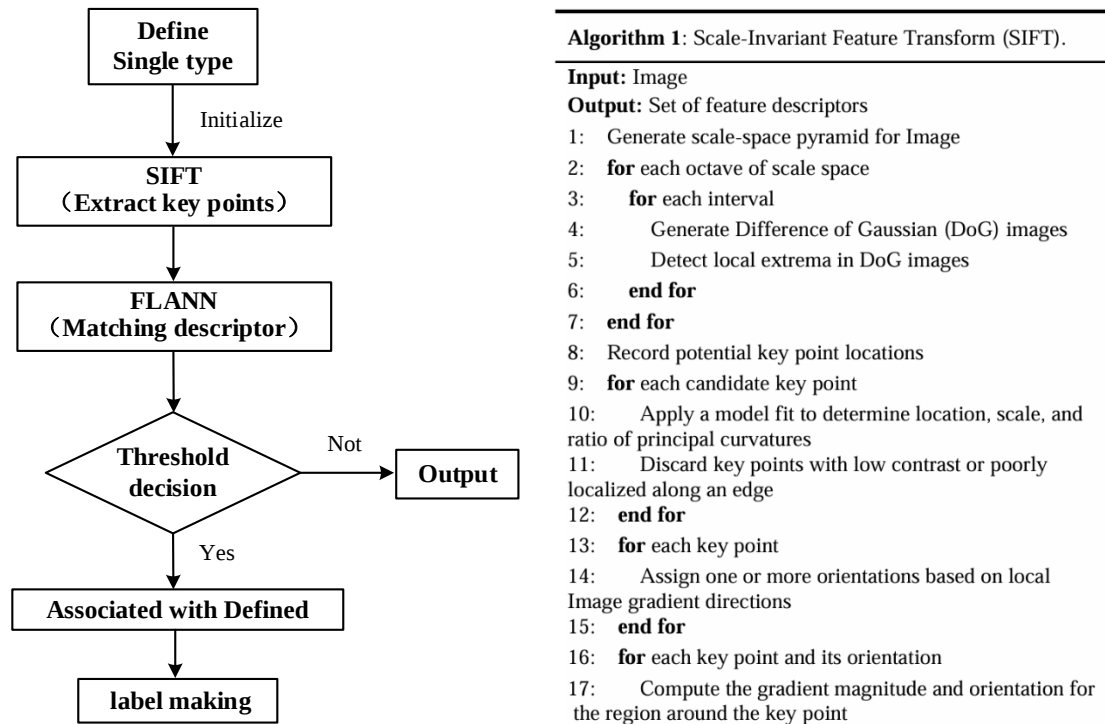


图 3-5 重叠缺陷自主标注流程及尺度不变特征转换（SIFT）伪代码

首先，本文在数据集中定义了六种标准缺陷类型，包括中心（Center）、甜甜圈（Donut）、边缘定位（Edge-loc）、边缘环（Edge-ring）、位置（Loc）和划痕（Scratch）。重叠缺陷由这些单一类型的缺陷组成。循环检测每张图像，并执行以下步骤：

1) 初始化：本文设定最佳匹配和最高匹配分数的初始条件，建立比较基准。

2) 对于每个标准图，执行以下步骤：a) 利用尺度不变特征变换（SIFT），从图像中提取独特的关键点及其相应的描述符，算法如图 3-5（右）所示。b) 快速近邻库（FLANN）用于为上一步提取的描述符有效地找到最佳匹配。这一步对于建立不同图像之间的对应关系至关重要。c) 采用阈值为 0.8 的比率测试来过滤可

靠性较低的匹配。d) 根据过滤匹配的数量和质量计算匹配得分。e) 计算位置差，计算当前数据中关键点的平均位置与图像中心点的距离差，以及标准模式中关键点的平均位置与图像中心点的距离差。f) 综合形状和位置匹配得分，得出综合匹配得分，两者权重相同（各占 50%）。这种整体方法可确保同时考虑几何和空间特征，更新最佳匹配度和最佳匹配度得分。

3) 根据最佳匹配，确定当前图片所匹配的标准图形类型。

4) 将当前图片与匹配的标准图形类型关联起来，比较后生成 Json 文件，训练模型并分割重叠的缺陷瑕疵。

总之，本文使用数据增强技术对输出的重叠缺陷进行转换和增强，然后将重叠缺陷发送到分割阶段。经过分割模型的分割后，重叠缺陷被标注出来再送到检测模型中进行检测，最终完成重叠缺陷的识别与定位。

3.3 实验与结果

本研究旨在探讨如何通过深度学习策略来提升晶圆缺陷中重叠缺陷的检测效果。实验部分系统性地评估了所提出的方法，在不同数据条件和检测场景下，通过对比实验验证了对重叠缺陷的识别和定位能力、增强检测准确率和稳定性方面的有效性。实验结果表明，所提出方法能够有效应对重缺陷的挑战，为晶圆缺陷检测提供了新的思路和解决方案。此外，本文使用平均精度（mAP）、精确度、F1 分数和召回率对模型进行评估，其中 mAP 代表同一类型分类中晶圆图样本的平均精度，是检测模型优劣的重要指标。

3.3.1 实验参数设置

在整个实验部分，本文将评估所提出的框架，并在 PyTorch 1.16.0 和 RTX3090 上执行。本文从 MixedWM38 数据集中随机选择晶圆图像，验证了所提方法的有

表 3-1 各类缺陷的数据分布

Defect type	Single-Type	Multi-Pattern	Overlapped
Original data	700	200	260
Preprocessing	2800	800	1040
Train	2240	640	832
Validation	280	80	104
Test	280	80	104

表 3-2 实验参数

Hyper-parameter	Original Training	Augmented Training
Backbone	ELAN-Net	VGG
Input shape	[416, 416]	[416, 416]
Batch size	16	4
Learning rate	0.001	0.001
Epoch	200	150

效性,该数据集包含 38,014 张晶圆图像。对于实验中的所有模型,本文使用 SGD 作为优化器,网络结构参数如表 3-1 所示。至于本文框架中的其他超参数,本文会根据之前的工作或优化设备性能来进行调整。例如,根据之前的工作,本文将历时和批量大小分别设置为 200 次和 150 次。此外,本文还将学习率调整为 0.001,批量大小调整为 16 和 4,以提高设备性能。

此外,还从 MixedWM38 数据集中随机选取了 1160 张原始晶圆图像进行数据预处理,形成了实验数据集,其中包括单一类型、多重类型和重叠类型缺陷。共选取了 700 个单一缺陷,每个单一缺陷中的缺陷数量几乎相同。混合缺陷是从 200 张纸张中随机选取的,在对单一缺陷进行模型训练后,模型对不包含重叠缺陷的混合缺陷也有很好的识别能力,因此无需对每个缺陷进行单独处理。但是,对于未处理的重叠缺陷,模型会出现遗漏和误检,因此本文首先将重叠缺陷分为交叉型、夹心型和附件型,数据数量分别为 90、90 和 80。这种分类方法已经包含了重叠缺陷的大部分特征,缺陷类型的数量如表 3-2 所示。此外,本文还对原始数据进行了预处理扩充,然后按照 8:1:1 的比例将数据集分为三个训练集、一个测试集和一个验证集。最后,选择部分数据集并结合旋转增强策略,有效减少了模式级标注任务,还提高了模型的鲁棒性和泛化能力。

3.3.2 结果与分析

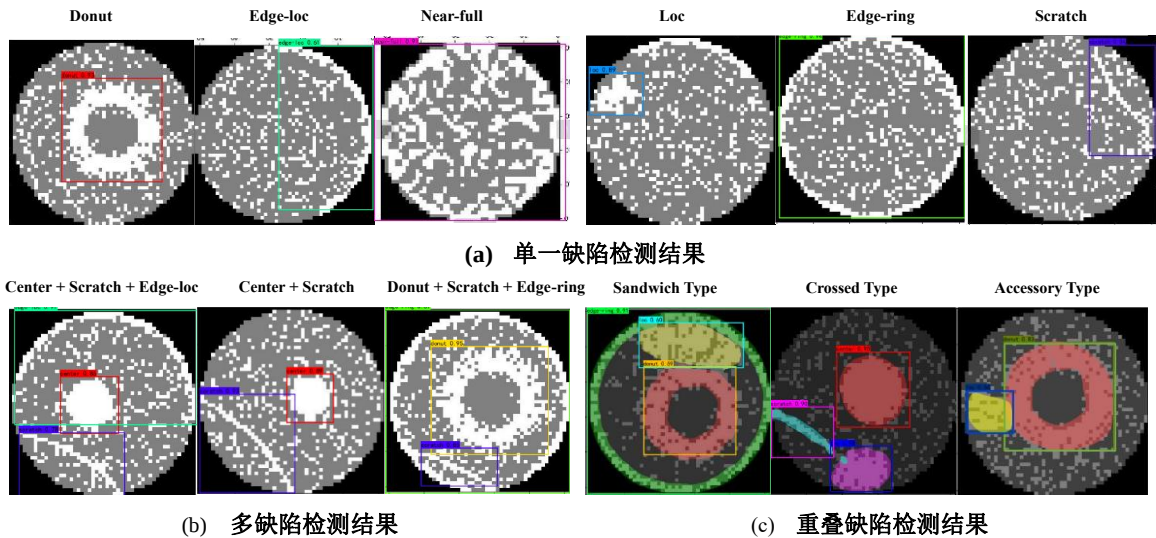


图 3-6 晶圆缺陷检测结果

表 4-3 详细记录了单一缺陷的检测结果,所提出方法在单一类型测试结果优于 Wang 等人^[19]和 Chiu 等人^[21], mAP 和 F1 分数分别达到 89.6%和 99.4%。该框

表 3-3 单一类型缺陷图案的检测性能

Defect Type	Wang <i>et al.</i> [18]			Chiu <i>et al.</i> [21]				Ours			
	Precision	Recall	F1-score	Precision	Recall	F1-score	mAP	Precision	Recall	F1-score	mAP
Center	0.93	0.97	0.95	1.00	1.00	0.97	0.95	1.00	1.00	1.00	0.95
Donut	0.95	0.93	0.94	1.00	1.00	1.00	0.67	1.00	1.00	1.00	0.91
Edge-loc	0.96	0.91	0.93	1.00	1.00	0.95	0.69	1.00	0.94	0.97	0.65
Edge-ring	0.93	0.97	0.95	1.00	1.00	1.00	0.35	1.00	1.00	1.00	0.96
Loc	0.99	1.00	0.99	0.90	0.90	0.947	0.63	0.97	1.00	1.00	0.77
Near-full	0.90	0.94	0.92	1.00	1.00	1.00	1.00	1.00	1.00	1.00	1.00
Scratch	0.60	0.83	0.83	0.95	0.95	0.97	0.30	1.00	1.00	0.99	0.98
Random	0.97	0.93	0.95	\	\	\	\	0.97	1.00	0.99	0.75
None	0.94	0.91	0.92	\	\	\	\	1.00	1.00	1.00	1.00
Average	0.91	0.93	0.93	0.98	0.98	0.98	0.66	0.99	0.99	0.99	0.89

架在中心、甜甜圈、边缘定位、边缘环和近满检测方面都取得了良好的结果。图 3-6 显示了该框架对单个缺陷的检测结果。从图中可以看出，所提出框架能准确识别单个缺陷。在表一中，本文以 Chiu 等人提出的掩码 R-CNN 测试结果，以及 Wang 等人采用的可变形卷积网络（DC-Net）的检测结果作为比较基准。值得注意的是，本文提出的框架优于 DC-Net，而 DC-Net 针对的是分类问题，因此没有 mAP 指标。与 Mask R-CNN 相比，所提出的框架能够检测出更多的缺陷，并产生更优越的结果。

本文使用了 200 个原始混合晶圆图，并通过数据预处理生成了 800 个混合晶圆图，以评估多模态情况下的识别能力。与 Wei^[44]等人提出的代表性 Transformer 结构方法相比，本文的框架在多模式识别方面更胜一筹。从表 3-5 可以看出，所提出方法在精确匹配、多模态类型准确率分别为 89%、93%和 100%。

在相同的环境下进行实验对比，不难看出，与 Wang 等人和 Wei 等人提出的方法相比，本文的框架在混合缺陷和重叠缺陷识别方面更胜一筹，识别结果如图

表 3-4 重叠缺陷结果对比

Mode	F1-score	Precision	Recall
YOLOv7	0.869	0.826	0.833
Wang <i>et al.</i>	0.910	0.877	0.912
Chiu <i>et al.</i>	0.866	0.820	0.827
Ours	0.920	0.893	0.913

表 3-5 实验结果对比

Performance Indicators	Wang <i>et al.</i>	Wei <i>et al.</i>	Ours
Exact Match	82%	87%	89%
Multi-pattern type Accuracy	0.92	0.93	0.93
Hamming Loss	0.187	0.172	0.165

3-6 (b) 所示。从表四可以看出，精确匹配、多模态类型准确率和 Kim 多模态类型准确率分别为 89%、93%和 100%，其中 Hamming loss 和 Exact Match 是混合缺陷检测指标：

$$\text{Hamming loss} = \frac{1}{ND} \sum_{i=1}^N \sum_{j=1}^D I(\hat{y}_i^j \neq y_i^j) \quad (3-12)$$

$$\text{Exact Match} = \frac{1}{N} \sum_{i=1}^N I(\hat{y}_i^j = y_i^j) \quad (3-13)$$

其中，N、D 分别表示晶圆图总数和故障类型数， $\hat{y}_i^j$ 和 y_i^j 分别表示每个晶圆图的预测结果及其标签。Hamming loss 计算的是实际结果与预测结果之间的差异，数值越小越好。Exact Match 通常指的是检测结果与真实标注完全一致。

重叠的缺陷可能导致识别过程中的漏检，最终阻碍晶圆良品率的提高。例如，当“三明治型”缺陷与“甜甜圈型”、“定位型”、“边缘环型”或“边缘定位型”重叠时，就会出现错误检测和漏检“边缘环型”缺陷的情况。这种情况不利于有复杂晶圆缺陷检测，从而无法有效提高晶圆良率。

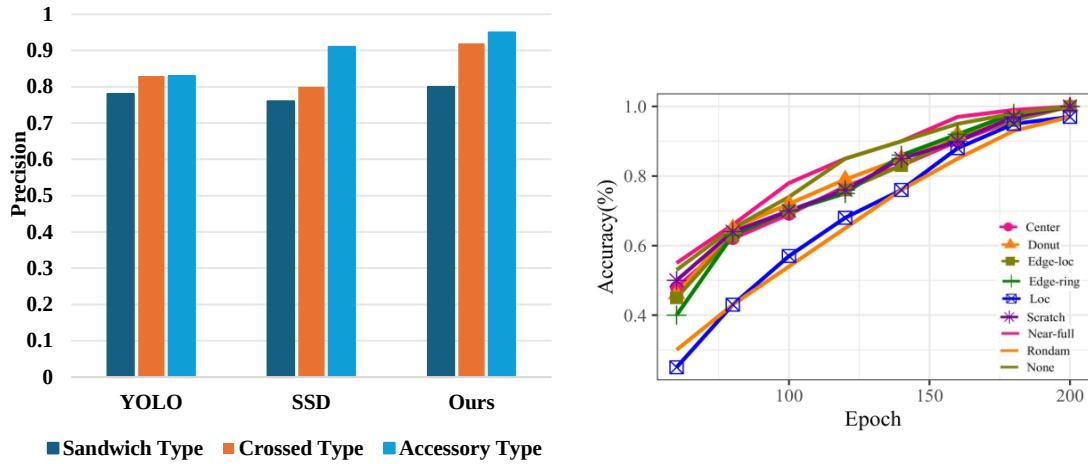


图 3-7 晶圆缺陷检测方法对比结果

本文通过提出的模型识别重叠缺陷，并将其引入分割模型，以增强重叠区域的缺陷检测特征。此外，所提出的框架具有很强的通用性，在不同的检测算法中对重叠缺陷问题都能取得令人满意的性能。与 Kim 等人的检测算法相比，本文框架中重叠缺陷的 F1 分数、准确率和召回率分别提高了 5.1%、6%和 8%。此外，在比较基于三种类型重叠缺陷的结果时，本文的方法优于其他两种不带分割模型的方法，在识别这些重叠缺陷方面达到了最高的准确率，结果如图 3-7 所示。

3.4 本章小结

通过使用 MixedWM38 数据集（包括真实晶圆图）和数据增强技术，本文的方法在重叠缺陷检测方面具有良好的检测精度，在非重叠缺陷检测方面表现出色。与现有方法相比，经过训练后，非重叠缺陷的识别准确率有所提高。表 3-6 显示，所提出的框架提高了 6% 的重叠缺陷识别准确率。此外，假阳性和假阴性的数量也明显减少。图 4-8 显示了该框架对三种重叠类型的识别准确率，证实了本文提出的框架在检测重叠缺陷方面的卓越性能。此外，为了验证实验方法的鲁棒性，本文在不同的数据集上进行了全面的训练和测试。通过绘制不同 Epochs 中不同缺陷的准确率，本文细致地记录了这一过程，图 4-8 显示了说明性结果。

以往的研究旨在对缺陷模式进行分类，无法提供缺陷位置信息。随着晶圆制造工艺的日益复杂，出现了缺陷图案重叠的现象，如果不处理重叠的缺陷图案，就很难有效识别晶圆缺陷。分割任务可以解决重叠缺陷的问题，通过分割重叠缺陷，检测模型可以准确识别缺陷区域，并提供缺陷位置信息。

目前的研究还存在一些局限性，首先即使使用了数据增强技术，也需要对部分掩膜阶段进行标记。其次，Edge-ring 和 Edge-loc 缺陷之间的相似性导致模型在直接分割这些缺陷区域时表现不佳。然而，通过采用统一这两种缺陷的方法，本文可以有效地避免模型直接分割这两种缺陷。

第 4 章 基于深度学习的未知缺陷类型晶圆图分析

4.1 引言

随着半导体制造工艺的不断发展，其复杂性和精细度日益提高，新的工艺故障在整个工艺技术生命周期中不断涌现。传统的缺陷检测方法主要依赖于历史数据和人工特征分析来识别已知的故障模式，并采取相应的纠正措施。然而，对于新出现的工艺故障，往往缺乏有效的自动检测手段，导致问题难以及时发现和解决。缺陷不能及时发现会导致晶圆良率降低，从而影响生产效率。

晶圆图（WBM）是关键的工艺数据之一，能够直观地展示晶圆上缺陷的分布情况。通常，缺陷会聚集形成特定的模式，不同类型的模式往往与不同的工艺故障相关联，因此，WBM 在半导体制造中故障分析中起着至关重要的作用。目前，针对已知缺陷模式的识别和分类已经有较多研究^[48]，但对于未知缺陷的检测和分析仍然面临挑战。因此，开发能够有效未知缺陷检测的方法，对于根本原因分析、提高晶圆良率、产量监控和制造工艺优化具有重要意义。

对于未知缺陷难以检测问题，本研究提出了一种基于对比学习的增量学习方法（Contrastive Incremental Learning, FCCIL），该方法少量未知缺陷数据训练的情况下使模型能够有效检测未知缺陷类型，同时有效缓解模型灾难性遗忘问题。在本研究的实验阶段，采用了两份真实的晶圆图数据集（WM-811K 和 MixedWM38）进行方法验证与性能评估。本章的主要贡献可以总结如下：

1. 未知缺陷类型数量的增加会导致检测模型的灾难性遗忘问题，因此本文提出了一种用于缓解未知缺陷检测问题的少量类对比增量学习（FCCIL）方法，它有助于降低未知缺陷的检测难度，同时有效缓解灾难性遗忘问题。
2. 利用对比网络获取两张晶圆图的相似性，以确定输入数据是否属于未知缺陷，从而提高模型检测的效率，降低人工确定的成本。
3. 在 MixedWM38 数据集上的实验结果表明，与现有方法相比，在对少量未知缺陷实例进行训练后，FCCIL 的抗遗忘能力提高了 4%。

4.2 基于对比增量学习的未知缺陷检测

由于半导体制造工艺不断复杂化,导致晶圆图上出现未标记的缺陷。如果不找到未知缺陷的产生原因将会导致良率的下降。因此,为了减少损失,检测未知缺陷并分析原因变得十分必要。然而,随着半导体制造工艺的复杂化使得传统的故障诊断方法无法处理未知的缺陷类型。基于深度学习的检测模型需要有足够的数据才能达到显著的性能水平,并且模型训练的数据大多是已知。如果遇见未知的数据类型则需要对模型进行重新训练并且需要足够的未知数量。

由于底层机制的限制,传统的卷积神经网络存在一定的局限性。一个主要方面是,在遇到未知缺陷类型时需要对模型进行重新训练,使得模型具有检测新类别的能力。但是随着未知缺陷类型的增多,CNN 模型会出现灾难性遗忘问题,即模型逐渐失去对之前学过缺陷进行识别的能力,如图 4-1 所示。很明显,这种方法不利于未知缺陷的检测且很难应用于半导体实际生产过程中。

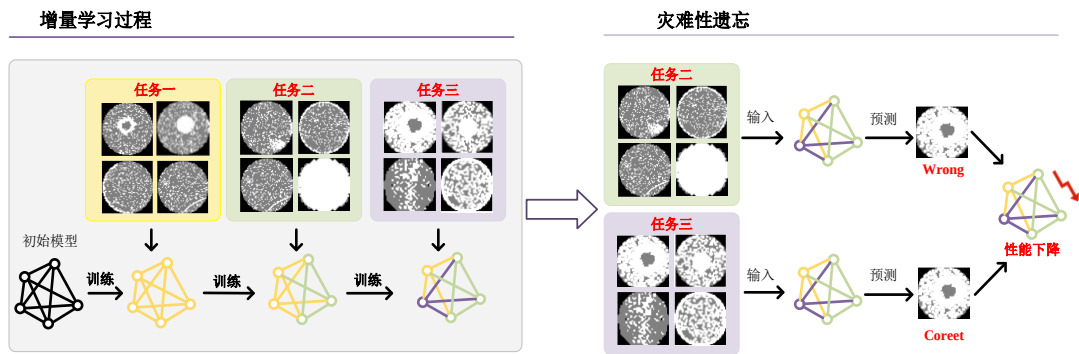


图 4-1 模型灾难性遗忘过程

为了解决这一问题,本文提出了一种基于 FACT^[49]的未知缺陷检测方法,该方法配有对比学习网络且只需要少量样本,称为 FCCIL,以解决检测未知晶圆缺陷的挑战。具体来说,本文先利用已知的缺陷类型数据对模型进行训练,训练完的模型会利用对比学习网络对输入的数据进行判别,判断是否属于未见过的新类。判定为未知的新类后将数据送入到增量学习模型中进行学习,最后模型获得检测未知缺陷的能力。本文提出的方法不仅相对简单,而且它还为传统深度学习模型的提供了一个解决方案,解轻了灾难性遗忘问题。

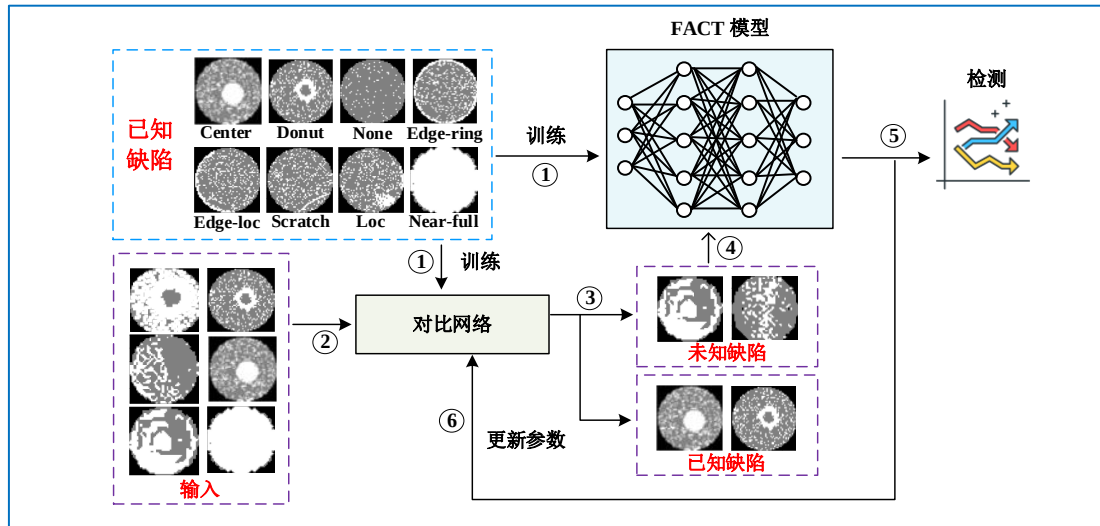


图 4-2 拟提议 FCCIL 框架

在晶圆缺陷检测的实际生产过程中，检测方法需要快速准确地 确定缺陷的位置和类型。同时，该方法还需要具备处理未知缺陷类型的能力。图 4-2 展示了拟议框架的示意图。该框架的具体操作流程概述如下 框架的详细操作流程概述如下：

1) **训练对比网络和增量学习模型（步骤①）**：首先，本文使用包含已知缺陷类型的数据，使用相同的骨干网络训练对比网络模型和增量学习模型。这一步使两个模型都能学习已知缺陷的特征表示，并确保模型能有效区分未知缺陷。

2) **包含未知缺陷的输入（步骤②）**：在已知缺陷数据上训练出模型后，包含未知缺陷类型的数据将作为对比网络模型的输入。对比网络将对这些数据进行判别，并将判定为未知缺陷的数据输入增量学习模型。

3) **对比网络识别未知缺陷（步骤③）**：将包含未知缺陷类型的数据作为 对比网络将识别这些数据。对比网络使用预定阈值评估输入数据，以区分已知和未知缺陷。对比网络使用预先确定的阈值对输入数据进行评估，以区分已知和未知缺陷。被识别为未知缺陷的数据 被输入增量学习模型进行学习。

4) **学习未知缺陷类型（步骤④）**：通过对比分析网络识别出的未知缺陷类型，用作增量学习模型的输入。该模型在保持原有已知缺陷检测能力的同时学习未知缺陷类型特征，以获得识别未知缺陷的能力。同时，增量学习模型还能减轻传统神经网络灾难性遗忘问题的影响，即在模型学习新任务时遗忘之前所学的内容。

5) **增量学习模型的输出（步骤⑤）**：增量学习可识别未知的 并输出相应的分类。增量学习模型可有效地学习识别未知缺陷，同时保留其检测和分类先前遇到的缺陷的能力。增量学习模型可有效地学习识别未知缺陷，同时保持其检测和分

类以前遇到的已知缺陷的能力。

6) **参数更新**（步骤⑥）：增量学习模型学习到未知缺陷后，需要将模型参数传回对比网络进行更新，以避免对比网络在后续迭代中错误地将学习到的缺陷作为未知缺陷传入增量学习模型。在随后的迭代中，将学习到的缺陷作为未知缺陷传递给增量学习模型。

4.3 未知缺陷晶圆图检测

由于生产工艺的复杂性，晶圆图（WM）上的缺陷类型越来越多，传统方法无法有效处理未知类型的缺陷。因此，迫切需要一种更好的方法来检测未知缺陷类型。本文提出了一种用于未知缺陷检测的对比增量学习方法。该方法主要分为两个部分：对比学习网络和增量学习模型。

4.3.1 对比学习网络

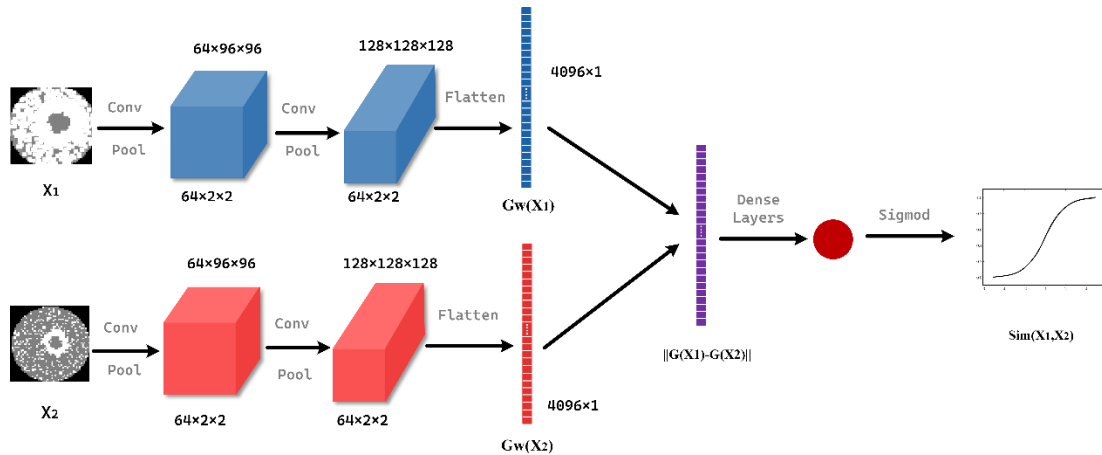


图 4-3 对比学习网络

由于生产工艺的复杂性，晶圆图（WM）上的缺陷类型越来越多，传统方法无法有效处理未知类型的缺陷。因此，迫切需要一种更好的方法来检测未知缺陷类型。本文提出了一种用于未知缺陷检测的对比增量学习方法。在这项工作中，本文构建了一个对比网络来判别输入数据是否与未知类型缺陷相关。对比网络是基于 Koch 团队^[50]提出的连体网络，其结构如图 4-3 所示。网络的输入是包含未知缺陷类型的数据。该模型是 Siamese 卷积神经网络，每层有 L 层，每层有 N 个 l 单元，其中 h_1 表示层 l 中第一个神经网络的特征向量， h_2 表示层 l 中第二个神经网络的特征向量。该模型由一系列卷积组成，每个卷积层使用一个通道，每个通道的滤波器大小不同，步长为 1。该网络对输出特征映射应用 ReL 激活函数，选择最大池化，大小和长度均为 2。每层中第 k 个滤波器的形式如下：

$$h_{1,m}^{(k)} = \max - \text{pool} \left(\max(0, W_{l-1,l}^{(k)} * h_{1,(l-1)} + h_l), 2 \right) \quad (4-1)$$

$$h_{2,m}^{(k)} = \max - \text{pool}(\max(0, W_{l-1,l}^{(k)} * h_{2,(l-1)} + h_l), 2) \quad (4-2)$$

其中 $W_{l-1,l}^{(k)}$ 表示图层 l 特征图的三维张量。 $*$ 被定义为卷积运算，返回每个滤波器的输出单元，与输入特征产生重叠。最后，将提取的特征输入全连接层进行合并扩展，然后计算出每个分支的诱导距离度量层。具体来说，预测向量为

$$P = \sigma(\sum_j \alpha_j | h_{1,L-1}^{(j)} - h_{2,L-1}^{(j)} |) \quad (4-3)$$

其中 $\sigma(\cdot)$ 是激活函数，第 L 层对 $L-1$ 层隐藏层的特征空间进行度量，并对两个层特征向量的相似性进行打分， α_j 是模型学习到的附加参数，用于两个分量重要性的加权。最后将两个分支合并在一起。为了更好提取相似特征，损失函数定义为：

$$L(x_1^{(i)}, x_2^{(i)}) = y(x_1^{(i)}, x_2^{(i)}) \log P(x_1^{(i)}, x_2^{(i)}) + (1 - y(x_1^{(i)}, x_2^{(i)})) \log(1 - p(x_1^{(i)}, x_2^{(i)})) + \lambda^T |w|^2 \quad (4-5)$$

其中当 x_1, x_2 属于同一类时， $y(x_1^{(i)}, x_2^{(i)})=1$ ，否则 $y(x_1^{(i)}, x_2^{(i)})=0$ 。在 3×3 卷积核大小的形态学变化帮助下，可以生成更多未知类型缺陷，用来提高模型的泛化能力。利用 Contrastive Network 来判别输入数据中哪些是未知类型缺陷。判别完成后的数据将送入到增量学习模型中进行学习。

这一目标与标准的反向传播算法相结合，由于权重绑定，梯度在孪生网络中是相加的。我们将最小批次的规模设定为 128，学习率为 η_j ，动量 μ_j 和 L_2 正则化权重 λ_j 分层定义，因此在历时 T 的更新规则如下：

$$W_{kj}^{(T)}(x_1^{(i)}, x_2^{(i)}) = W_{kj}^{(T)} + \Delta W_{kj}^{(T)}(x_1^{(i)}, x_2^{(i)}) + 2\lambda_j |w_{kj}| \Delta W_{kj}^{(T)}(x_1^{(i)}, x_2^{(i)}) = -\lambda_j \nabla W_{kj}^{(T)} + \mu_j \Delta W_{kj}^{(T-1)} \quad (4-6)$$

其中 ∇w_{kj} 是相对于某层第 j 个神经元与连续层第 k 个神经元之间权重的偏导数。

对卷积层中的权重进行了初始化，采用均值为 0、标准偏差为 10^{-2} 的正态分布。

4.3.2 增量学习模型

为了解决晶圆缺陷检测场景中检测未知缺陷类型的挑战，本文使用了 Zhou 等人提出的 FACT 模型通过为未来的新类保留空间来减少训练的新类数量，然后

根据训练的数据学习新类，以解决灾难性遗忘问题，拟议的结构如图 4-4 所示。具体地说，左图：使模型具有可扩展性。通过交叉熵损失 (L_1) 优化已知类别的分类，并通过虚拟类别 (L_2) 为新类别预留空间。右图：使模型具有预见性。虚拟实例（单向箭头所示）通过流混合进行预测，然后通过将其分配到虚拟类别和已知类别的对称保留过程进行预测。训练目标是双峰分布，这就迫使实例被分配到不同的簇，并预留了嵌入空间，其中 L_3 和 L_4 是对称形式的虚拟实例损失函数。

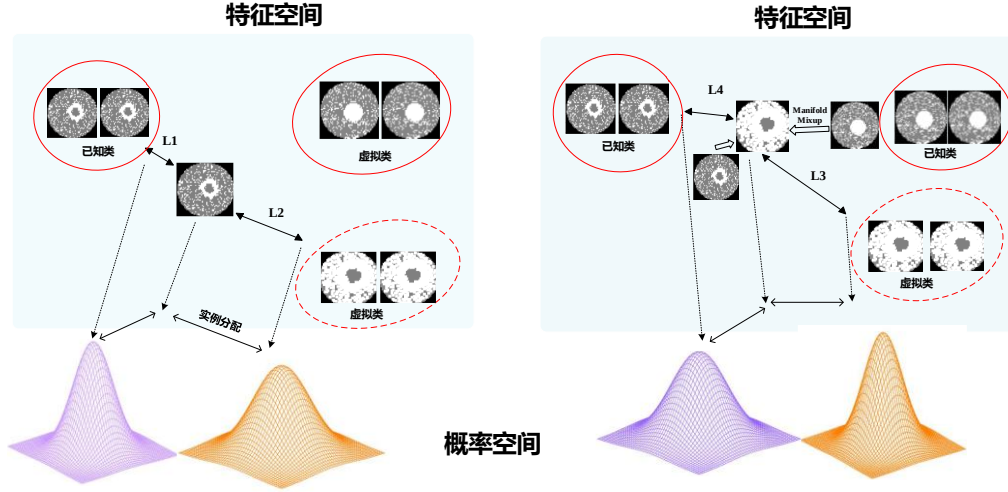


图 4-4 FACT 模型。

1. 利用虚拟原型进行预训练：在以往的增量学习模型中，主要重点是优化训练集上的经验损失，而不考虑未来的学习过程。 D_0 中只有 $|S_0|$ 个样本，但模型最终需要处理 $|S_0| + N$ 个类别。因此，模型需要挤压旧空间来存储新类别，需要多轮训练。而 FACT 的分类基于实例嵌入和类原型之间的相似性，即 $p(y|x) \propto \text{sim}(w_y, \phi(X))$ ，它们越相似， x 属于 y 类别的可能性就越大。并使用余弦分类器作为相似性度量：

$$L_v(X, y) = l(f_v(X), y) + \gamma l(\text{Mask}(f_v(X), y), \tilde{y}) \quad (4-7)$$

$$L_1 = l(f_v(X), y), L_2 = \gamma l(\text{Mask}(f_v(X), y), \tilde{y}) \quad (4-8)$$

$$\text{Mask}(f_v(X), y) = f_v(X) \otimes (1 - \text{OneHot}(y)) \quad (4-9)$$

$$\tilde{y} = \text{argmax}_v P_v^T \phi(X) + |S_0| \quad (4-10)$$

其中，当前模型的输出 $f_v(X) = [W, P_v]^T \phi(X)$ ， $\tilde{y}$ 最大对数的虚类， $\otimes$ 是 Hadamard 乘积（元素相乘）， l 是全 1 向量。掩码函数会屏蔽真实实例，并将其余实例匹配

到虚拟类别中。等式(5)(6)(7)将 $f_v(X)$ 输出为双峰, 其中 L_1 将实例匹配到真实聚类附近, L_2 将实例匹配到最近的虚拟聚类附近。

为了使模型能够预测未来, 即在预训练阶段遇到新模式时, 为模型预留的空间能够更好地应对以后出现的新类别。通过融合两个实例, 然后将融合后的实例视为一个虚拟的新类别。对于 $(x_i, x_j), y_i \neq y_j$, 嵌入被融合为一个虚拟类:

$$z = g[\lambda h(x_i) + (1 - \lambda)h(x_j)] \quad (4-11)$$

其中, $\lambda \in [0, 1]$ 取自贝塔分布。将 z 的当前输出表示为 $f_v(X) = [W, P_v]^T z$ 。根据虚拟实例 z 构建对称损失函数, 以保留嵌入空间:

$$L_v(X, y) = l(f_v(X), \tilde{y}) + \gamma l(\text{Mask}(f_v(X), y), \tilde{y}) \quad (4-12)$$

$$L_1 = l(f_v(X), \tilde{y}), L_2 = \gamma l(\text{Mask}(f_v(X), y), \tilde{y}) \quad (4-13)$$

其中 $\tilde{y}$ 是最大对数的虚拟类, $\tilde{y} = \text{argmax}_k w_k^T z$ 是已知类中的伪标签。 γ 与公式 6 相同。公式(12)是公式(7)的对称形式。生成虚拟类预测新类的分布, L_3 将混合实例推向虚拟原型, 为虚拟类预留空间。 L_4 将混合实例推向已知类。

2. 使用虚拟原型推理: 如何使用虚拟原型: 将虚拟原型视为嵌入空间中的编码基础, 并考虑它们对预测结果的影响。扩展分类器: $W = [W; w_i, i \in Y_b]$ 将类原型视为每个类的表示。由全概率公式可知:

$$p(y_i | \phi(X)) = (w_i | \phi(X)) = \sum_{p_v \in P_v} p((w_i | p_v, \phi(X))) p(p_v | \phi(X)) \quad (4-14)$$

其中, $p(p_v | \phi(X)) = \frac{\exp(p_v \phi(X))}{\sum_{p_v \in P_v} \exp(p_v^T \phi(X))}$, 等式 5 表示在考虑所有信息后对虚拟原型产生的影响的最终预测。本文假设 $p((w_i | p_v, \phi(X))) = \eta N(\phi(X) | w_i, \Sigma) + (1 - \eta) N(\phi(X) | w_i, \Sigma), \phi(X)$, 服从高斯混合分布, 根据贝叶斯定理:

$$p(y_i | \phi(X)) = (w_i | \phi(X)) = \sum_{p_v \in P_v} \frac{p((w_i | p_v, \phi(X))) p(p_v | \phi(X))}{\sum_{j=1}^{|Y_b|} p((w_j | p_v, \phi(X))) p(p_v | \phi(X))} \quad (4-15)$$

其中, $|Y_b|$ 是以前看到过的类别。 $p(w_i | p_v)$ 是均匀分布的。最后, 有了从预训练中学到的虚拟原型, 模型就能获得 $\phi(X)$ 的信息分布, 这有助于在该阶段建立强大的增量分类器。

4.4 实验与结果

在本节中, 本文使用公开的基准数据集对所提出的方法进行了系统评估。本文详细分析了该方法的性能指标, 并特别强调了与现有增量学习模型的比较研究。

此外，为了验证所提方法的鲁棒性和通用性，本文在 WM811k 数据集上进行了验证。通过这些综合评估，本文证明了该方法在各种场景下的有效性和一致性，而实证结果则让本文深入了解了该方法相对于现有增量学习框架的优势。

4.4.1 未知缺陷数据处理

检测未知类型缺陷的前提是将未知缺陷数据输入到模型当中，但是在现有公开的数据集包含未知类型数量相对有限。因此，形态学变换^[51]被用于生成更多未知类型缺陷的数据。形态学变换是图像处理领域中一种基于形状的图像分析技术。它是通过形态学的一系列操作来处理图像中的结构元素，主要用于图像的预处理或后处理阶段。形态学变换通常作用于二值图像，但也可以扩展到灰度图像。形态学变换的基本操作包括：膨胀，腐蚀，开运算，闭运算。为了保持数据的真实性，本文对部分单一特征进行形态学操作，确保生成的缺陷是之前从未见过的未知缺陷，生产的数据如图 4-5 中可见。

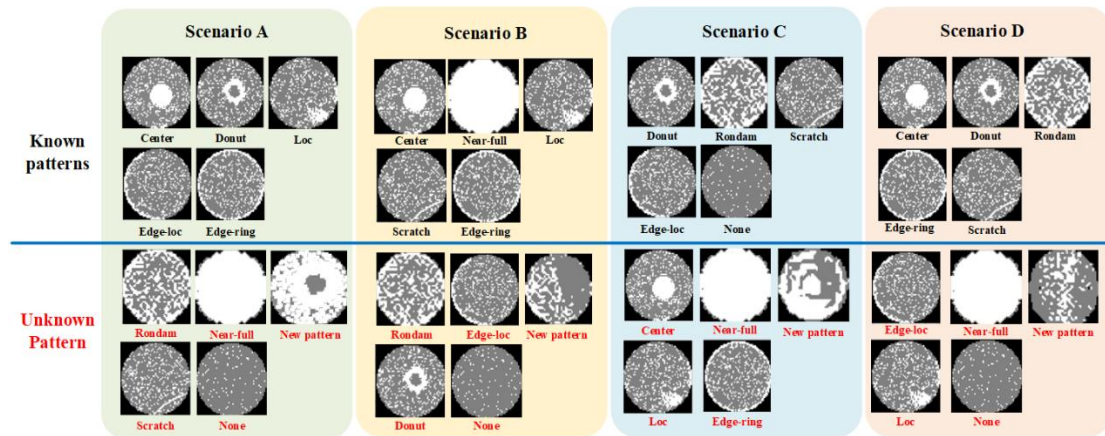


图 4-5 包含未知缺陷类型数据集分类

此外，还有一些方法可以生成未知类型缺陷，包括噪声添加，随机擦除和样本混合，这些方法通过消除或增加晶圆图上的噪声来生产，或者将多个晶圆图混合成一张新的晶圆图。这些生成的缺陷图案可能是现实世界不存在的形状，当它影响模型的训练，所以并不适合作为未知类型缺陷生成的方法。

表 4-2 模型参数

Hyper-parameter	Contrastive Network	FACT
Backbone	ResNet18	ResNet18
Input shape	[105, 105]	[105, 105]
Batch size	32	128
Learning rate	0.001	0.1
Epoch	120	100
Optimizer	SGD	SGD
Schedule	Cos	Step
Drop Path Ratio	0.1	0.1

表 4-1ResNet18 网络参数

Layer	Output size	18-layer
Conv_1	112×112	7×7, 64, stride 2
Conv_2	56×56	3×3 max-pool, stride 2
Conv_3	28×28	$\begin{bmatrix} 3 \times 3 & 64 \\ 3 \times 3 & 64 \end{bmatrix} \times 2$
Conv_4	14×14	$\begin{bmatrix} 3 \times 3 & 128 \\ 3 \times 3 & 128 \end{bmatrix} \times 2$
Conv_5	7×7	$\begin{bmatrix} 3 \times 3 & 256 \\ 3 \times 3 & 256 \end{bmatrix} \times 2$

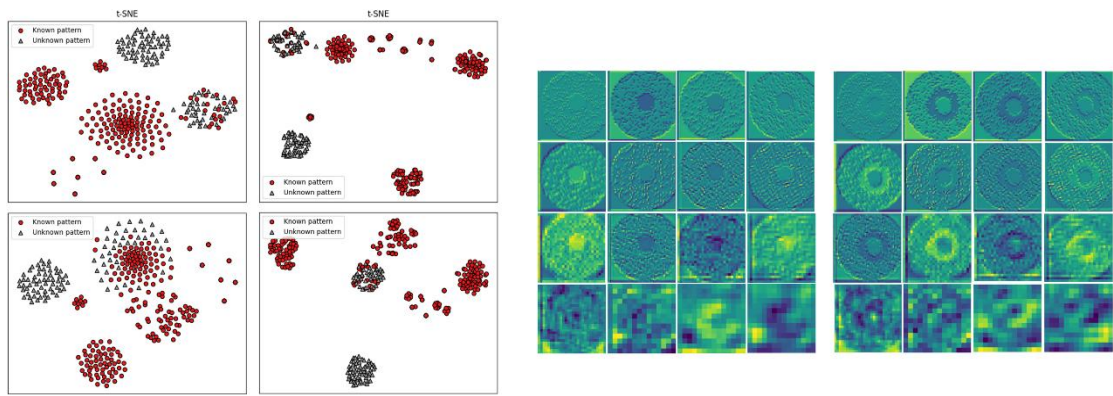


图 4-6 t-SNE 显示缺陷模式和 Resnet18 网络对晶圆图特征提取

4.4.2 实验参数设置

为了评估所提出的框架，本文在 PyTorch1.16.0 和英伟达 3090 GPU 服务器上进行了实验。在对比网络模型和 FACT 模型中，本文设置的参数可能有所不同，具体来说，批量大小分别为 32 和 128，Epochs 分别设置为 120 和 100。优化器均使用 SGD，以方便后期操作中的参数更新，初始学习率分别为 0.001 和 0.1，学习率（LR）的选择采用余弦退火策略，即在训练过程中动态调整学习率，以达到最佳收敛效果。采用余弦退火策略选择学习率（LR），即在训练过程中动态调整学习率。此外，本文主要采用 L2 正则化来限制模型的复杂度，避免模型过度拟合训练数据。为了更直观地展示分类结果，本文利用 t-SNE 对场景 A 中的数据进行了可视化处理，结果如图 4-6 所示。为了实现模型更新功能，本文将对对比网络的骨干网络改进为 ResNet18，这与增量学习的网络一致，网络参数如表 4-2 所示。在 ResNet18 网络中各层可视化的 MixedWM38 数据集结果如图 4-6 所示。此外，为了确保结果的可靠性，本文采用了 K 倍交叉验证法来评估模型的性能。具体来说，本文使用了 5 倍交叉验证，并重复实验 3 次，以尽量减少随机性。

表 4-3 单一类型缺陷图案的检测性能

Types	Experiment Scenarios	iCaRL [52]			CEC [53]			Ours		
		ACS.1	ACS.3	ACS.6	ACS.1	ACS.3	ACS.6	ACS.1	ACS.3	ACS.6
15-Shot	Scenario A	0.850	0.603	0.435	0.957	0.863	0.783	0.965	0.871	0.791
	Scenario B	0.910	0.694	0.534	0.972	0.891	0.796	0.983	0.884	0.787
	Scenario C	0.891	0.688	0.5278	0.945	0.833	0.743	0.955	0.854	0.778
	Scenario D	0.850	0.603	0.465	0.927	0.817	0.737	0.928	0.831	0.763
20-Shot	Scenario A	0.860	0.623	0.455	0.943	0.864	0.782	0.955	0.884	0.801
	Scenario B	0.920	0.790	0.564	0.964	0.876	0.793	0.972	0.895	0.812
	Scenario C	0.893	0.690	0.530	0.951	0.858	0.765	0.965	0.854	0.765
	Scenario D	0.840	0.613	0.475	0.929	0.819	0.742	0.937	0.819	0.742
25-Shot	Scenario A	0.820	0.580	0.415	0.945	0.893	0.784	0.953	0.903	0.792
	Scenario B	0.890	0.670	0.523	0.953	0.894	0.802	0.963	0.912	0.822
	Scenario C	0.872	0.668	0.510	0.936	0.875	0.765	0.945	0.884	0.784
	Scenario D	0.830	0.600	0.525	0.911	0.843	0.748	0.924	0.863	0.751
30-Shot	Scenario A	0.820	0.600	0.430	0.953	0.847	0.763	0.972	0.867	0.775
	Scenario B	0.870	0.650	0.534	0.972	0.866	0.764	0.984	0.871	0.764
	Scenario C	0.851	0.678	0.485	0.926	0.821	0.702	0.931	0.824	0.721
	Scenario D	0.820	0.649	0.465	0.914	0.833	0.723	0.928	0.833	0.714
40-Shot	Scenario A	0.810	0.591	0.430	0.931	0.841	0.767	0.942	0.857	0.775
	Scenario B	0.860	0.654	0.534	0.960	0.873	0.792	0.972	0.886	0.802
	Scenario C	0.831	0.688	0.540	0.928	0.833	0.758	0.937	0.841	0.748
	Scenario D	0.782	0.550	0.400	0.925	0.820	0.730	0.924	0.822	0.739
50-Shot	Scenario A	0.790	0.580	0.460	0.906	0.832	0.725	0.927	0.862	0.755
	Scenario B	0.840	0.634	0.524	0.916	0.827	0.748	0.933	0.864	0.768
	Scenario C	0.821	0.600	0.480	0.905	0.823	0.714	0.905	0.823	0.704
	Scenario D	0.800	0.570	0.445	0.883	0.810	0.6902	0.891	0.816	0.712

在本文的研究中,本文对对比网络模型和 FACT 模型的每个参数都进行了详细说明,其中学习率、批量大小、学习率、优化器和下降路径比等关键超参数被填充到一个表格 4-1 中以供显示。同时,使用 L2 正则化来限制模型的复杂性,避免模型与训练数据过度拟合。

对于数据集的使用,本文选择了 MixedWM38 数据集进行实验,该数据集来源于真实的半导体制造过程,包含 38,014 张晶圆图像,其中有 38 种缺陷类型,包括单一类型缺陷和混合类型缺陷。本文从 MixedWM38 数据集中随机选取了 1,055 张原始晶圆图像来构建数据集,该数据集主要包含单一缺陷类型,并使用形态学运算生成未知缺陷类型,此外,本文还使用 WM-811k 数据集进行比较验证,该数据集包含 811457 张晶圆图,其中每张晶圆图都是从实际生产中收集的。

4.4.3 结果与分析

为了验证所提方法的性能并模拟实际制造过程的随机性, 本文将现有的九种缺陷类型划分为五种已知类型和四种未知类型, 并将多种形态操作产生的未知类型缺陷放入未知类型中构成训练集(图 4-5 仅显示了一种形态操作产生的未知类型缺陷, 以便于理解)。模型在配备 24 GB 内存的 GPU 上执行了 3 个小时。与其他方法相比, 本文的方法在增量任务中获得了更高的精度, 在数量较少的类别中分类效果优于其他方法。

为了评估模型的性能, 本文选择了不同的 Shot (样本) 次数。通过固定已知类别, 增加未知缺陷镜头的数量。具体来说, 10 个类别(数据集中的 9 个类别和由形态学生成的新类别)被分为 5 个基本类别和 5 个新类别。本文以与基准设置相同的方式, 逐步增加数据集中每个类别的镜头数量, 分别为 5、10、15、20、30 和 50 个。从图 8 中可以推断出, 每个类别中的实例越多, 原型估计就越准确, 性能也会相应提高。值得注意的是, 当 Shot 次数大于 20 次时, 改变 Shot 次数对结果影响不大。结果与其他两种方法(即 iCaRL^[52]和 CEC^[53])进行了比较, 结果如图 4-7 所示。模型参数 epoch 设置为 100 次。对模型的评估采用的是每次会话的准确率(Accuracy in each session, ACS), 即每增加一个新类, 就对准确率进行一次评估。模型的学习能力会随着新类别的增加而下降, 表 4-3 列出了每个时段准确率的详细值。与其他两种方法相比, FACT 在添加新类别后, 每次训练的准确率下降幅度最小, 这表明前向兼容训练一直具有抗遗忘的能力。最后, 本文选择了三个 ACS 进行比较, 即一个会话(ACS.1)、三个会话的准确率(ACS.3)和六个会话的准确率(ACS.6), 以比较结果。实验结果表明, 在所有四种缺陷分类情况下, 随着未知缺陷类型数量的增加, 本文提出的方法更加稳定, 能更好地抵抗灾难性遗忘问题, 结果如表 4-3 所示。

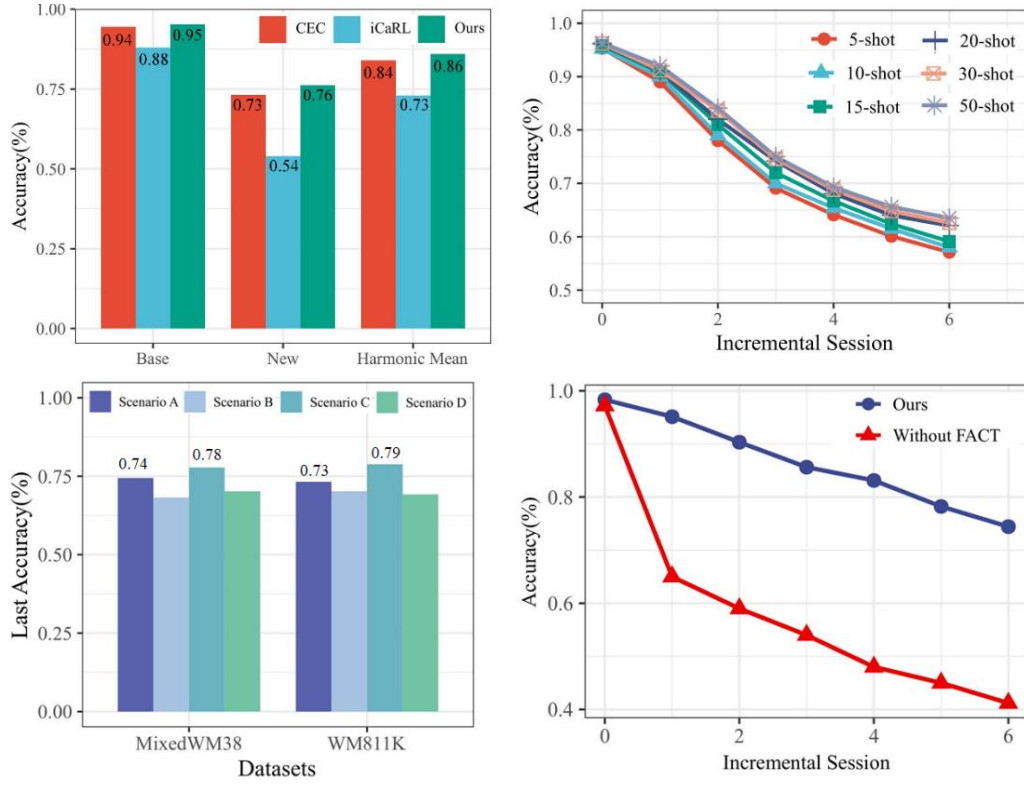


图 4-7 不同数据集、不同增量和消融实验的实验结果

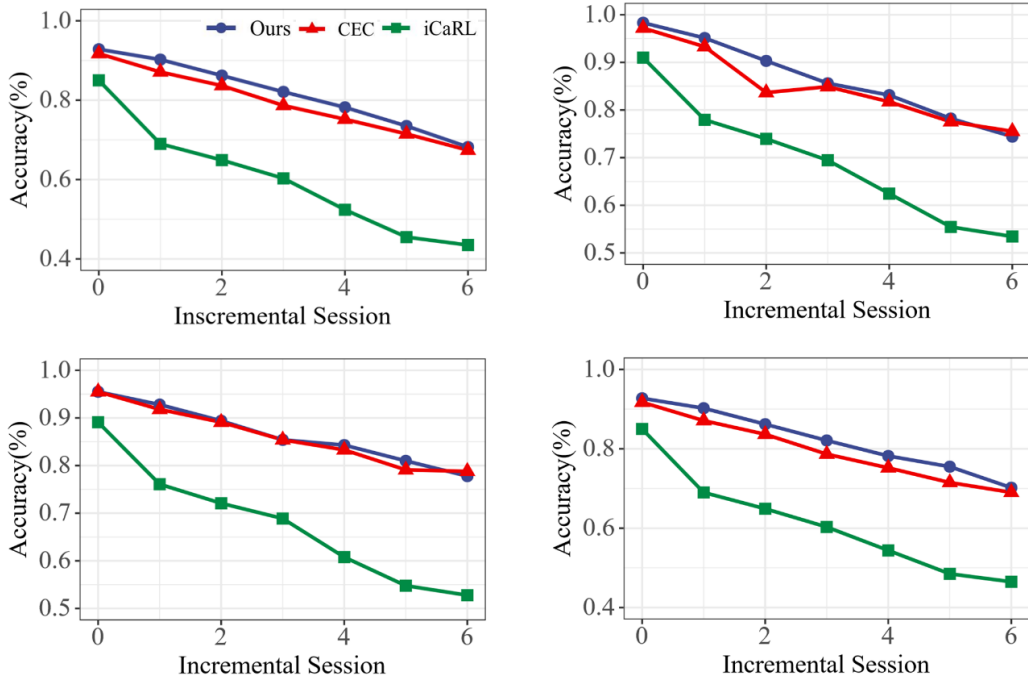


图 4-8 三种增量学习方法在四种场景中不断学习新类别后的性能变化

为了验证所提方法的鲁棒性，本文用不同的数据集进行了测试。实验结果表明，FCCIL 在不同的数据集上都表现出色，最后一类数据的测试准确率可以达到 60% 以上。此外，本文还考虑了不同方法在四种场景下的表现，实验结果表明，

随着位置缺陷数量的增加，模型的准确率逐渐下降，但提出的方法性能下降幅度最小，说明其抗遗忘能力较强，实验结果如图 4-8 所示。与传统方法相比，提出的方法有效地缓解了模型的灾难性遗忘问题。值得注意的是，交叉验证的实验结果与之前的实验结果一致，这说明本文的模型具有较高的稳定性和鲁棒性。

在时间和资源消耗方面，本文的方法为未知类型的缺陷预留了模型训练空间，使得模型在训练时间方面具有优势，FCCIL 只需要 100 个 Epoch 就能达到最佳性能，而 iCaRL 和 CEC 则分别需要 200 和 120 个 Epoch 才能达到最佳性能。

4.5 本章小结

在节中，本文提出了一种用于未知晶圆图少镜头检测的少镜头类对比增量学习（FCCIL）方法，该方法由对比网络和增量学习两部分组成。对比网络对输入的晶圆图进行判别，判断是否存在未知缺陷，然后将判断为存在未知类型缺陷的晶圆图输入增量学习模型进行训练，从而使该模型能够检测未知类型的缺陷。最后，更新比较网络和增量学习模型参数。在 MixedWM38 数据集上的实验结果表明，所提出的方法在未知缺陷检测方面优于 iCaRL 和 CEC，并能有效缓解随着未知缺陷数量增加而出现的检测性能下降问题。FCCIL 为未知缺陷提供了具有良好检测性能的解决方案，为半导体制造奠定了基础。在未来的研究中，本文计划在实现在线检测的同时不断更新模型。此外，本文还将进一步处理未知类型缺陷对实验影响的类不平衡问题。

值得注意的是，本文提出的算法还有提升空间：MixedWM38 数据集是完整的、高质量的数据集，数据集中的缺陷类型分布较均匀。但是在验证阶段，未综合考虑类别不均衡的影响，以后的工作将考虑类不均衡对模型性能产生的影响，纳入数据增强策略，使数据均衡，减轻对模型准确度和泛化性的影响。本文利用形态学操作方法生成未知缺陷类型，实验验证了本文提出的方法对未知缺陷有较好的检测能力，但在学习到未知缺陷后，模型的参数更新是由人工来完成的，以后的工作将改进该部分，使模型的参数进行在线更新，以提升检测的实时性。

第5章 总结与展望

5.1 全文总结

集成电路是现代电子技术的核心，不仅是电子设备最基础的功能支撑，更是推动科技发展的原动力。集成电路作为电子设备中必不可少的一部分存在于所有计算机、手机、家用电器、医疗器械等电子设备中，并以其体积小、性能高、集成度高等特征极大地改变了人们的生活。在“芯片国产化”背景下，集成电路产业的良率关系到集成电路发展，晶圆测试是优化半导体良率的重要手段。随着集成电路制造水平的日益提高，导致晶圆缺陷种类日趋复杂，如何实现复杂缺陷类型的良好检测成为优化半导体良率的重点问题。

晶圆图作为半导体测试分析的反馈数据，经过统计分析发现晶圆图上的典型特征与制造工艺有关，因此通过对晶圆图缺陷寻找半导体制造中的具体工艺问题，进而对问题进行修正，以提升晶圆良率。晶圆图缺陷分析存在的问题主要体现在以下几个方面：（1）缺陷类型多样化和复杂化，晶圆图上存在的缺陷，除了常见的划痕、中心、边缘等图形外，有可能是几种不同类型的缺陷相互重叠，给晶圆检测带来了困难。（2）数据不平衡与标注困难，集成电路生产中，晶圆图生产出的速度较快，尤其是大量生产时，产生数据量是巨大的，而人工标注的方法限制了效率和准确性。这就造成如何从大量数据中获得足够、精确的标注数据来进行训练高效模型是一个难点。（3）缺乏对未知缺陷检索的方法，由于集成电路制造的复杂性和多样性，新工艺、新材料的出现会引起晶圆上新类型缺陷。随着新数据或新任务的习得，模型容易“遗忘”以前学过的东西。本文针对以上难点，提出了基于深度学习方法的复杂晶圆缺陷的检测方法。本文的贡献主要有如下几点：

1. 针对重叠缺陷无法有效定位检测问题，本文提出了一种分割增强重叠缺陷识别框架。该框架能够从重叠晶圆缺陷中提取和学习特征，并检测 WBM 上的缺陷。具体来说，晶圆缺陷分为两种类型——非重叠和重叠，然后对模型进行相应的训练。训练后的模型能够识别出重叠缺陷，并将其发送到 U-net 网络进行分割。分割后，数据被反馈到检测模型中进一步训练。

2. 针对数据不平衡与标注困难问题，出了一种创新的数据增强方法，利用相

似性匹配自主生成用于训练重叠缺陷的标签。这种方法被证明可以有效显著降低与手动标记相关的成本。

3. 针对未知缺陷图案的分析问题, 本文提出了一种对比增量学习, 用于对未知晶圆图进行少量检测。一方面, 设计了一个对比学习网络, 通过少量学习来识别未知缺陷; 另一方面, 识别出具有未知缺陷的晶圆图随后由增量学习模型处理, 从而增强模型识别此类缺陷的能力。

5.2 研究展望

集成电路是信息技术产业的核心, 是支撑国家经济社会发展的战略性、基础性和先导性产业, 也是衡量一个国家的综合国力的重要因素。集成电路晶圆图数据是分析半导体制造过程中的重要数据, 在晶圆图数据中, 借助深度学习模型对其进行合理的分析可有效实现工艺问题的改进从而对晶圆良率的提升。实际分析过程中, 存在多种缺陷的重合、未知缺陷图案的分析等问题是晶圆数据分析面临的挑战。本文以此为分析目标, 提出了基于深度学习算法的晶圆图分析框架。但是, 所提框架能够有效分析处理解决上述的问题, 但是在晶圆缺陷的分析上还存在一些问题需要进一步地研究和探索。在之后的工作中, 主要有以下几个方面方向的研究:

高效的在线参数更新方法。在实际应用中, 检测模型常面临数据分布动态变化(概念漂移)的问题, 如模型需要学习特征的变化或环境变化等, 导致传统静态模型性能迅速退化。为此, 参数在线更新(Online Parameter Update)成为提升检测系统鲁棒性与适应性的关键手段。通过在新数据到达时及时调整模型参数, 在线更新能够持续捕捉数据特性变化, 保持检测准确率, 避免频繁的离线重新训练所带来的高昂成本与延迟。此外, 在线更新机制还能增强模型的个性化和自适应能力, 使检测系统能够针对不同应用场景实现动态优化, 提升长期部署下的稳定性和可靠性。因此, 研究高效、稳定的参数在线更新方法对于构建智能化、低维护成本的检测系统具有重要意义。

针对性的晶圆检测大模型。针对晶圆缺陷的检测大模型, 特别是对于集成电路制造领域的生产良率提升以及工艺控制优化而言极为重要。随着 IC 制造技术的不断升级, 晶圆图数据的维度变得越来越复杂、晶圆缺陷类型也越来越多, 传统的缺陷检测方法已经力不从心了。针对晶圆缺陷的深度学习大模型已经形成研

究的趋势与方向。

EDA 辅助应用工具。EDA（Electronic Design Automation）辅助工具在集成电路中的应用比较广泛，EDA 工具一般用于集成电路的设计、仿真、验证、优化以及测试等，晶圆缺陷分析是保障半导体器件质量和提高产品良率的重要环节；随着晶圆制造工艺的发展和集成电路复杂化程度的提高，EDA 工具在晶圆缺陷检测方面的作用越来越显著，例如实时检测功能，EDA 实时分析可以快速发现和反馈缺陷信息，实时检测能够及时调整工艺参数，防止缺陷扩散至后续流程，降低生产损失。相比离线检测，实时检测大幅缩短了响应时间，提升了生产效率和设备利用率。以下是几种比较常用的 EDA 晶圆缺陷分析工具，这些 EDA 工具对缺陷检测及质量控制有很大的帮助。

参考文献

- [1].石培培, 许旭华, 刘玉书. 芯片半导体产业全国统一大市场建设研究[J]. 国际经济合作, 2023(2): 12-21, 90.
- [2].Airaksinen V M. Silicon wafer and thin film measurements[M]//Handbook of silicon based MEMS materials and technologies. William Andrew Publishing, 2015: 381-390.
- [3].Mohanaiah P. Sathyanarayana, P., & GuruKumar, L. Imagetexture feature extraction using GLCM approach. International Journal of Scientific and Research Publications, 2013, 3(5), 1–5.
- [4].Kyeong. K and Kim. H , "Classification of Mixed-Type Defect Patterns in Wafer Bin Maps Using Convolutional Neural Networks," in IEEE Transactions on Semiconductor Manufacturing, 2018, vol. 31, no. 3, pp.395-402.
- [5].Yu and X. Lu, "Wafer Map Defect Detection and Recognition Using Joint Local and Nonlocal Linear Discriminant Analysis," in IEEE Transactions on Semiconductor Manufacturing, 2016, vol. 29, no.1, pp. 33-43.
- [6].Mengying Fan, Qin Wang and B. van der Waal, "Wafer defect patterns recognition based on OPTICS and multi-label classification," 2016 IEEE Advanced Information Management, Communicates, Electronic and Automation Control Conference (IMCEC), Xi'an, China, 2016.
- [7].Chen, S., Huang, Z., Wang, T. et al. Wafer map defect recognition based on multi-scale feature fusion and attention spatial pyramid pooling. [J] Intell Manuf 36, 271–284 2025.
- [8].Hassan I. Abdalla, Ali A. Amer. Enhancing data classification using locally informed weighted k-nearest neighbor algorithm. [J] Expert Systems with Applications, 2025, ISSN 0957-4174.
- [9].Baly R ,Hajj H . Wafer classification using support vector machines[J]. IEEE Transactions on Semiconductor Manufacturing, 2012, 25(3): 373-383.
- [10].Bahzad Taha Jijo, Adnan Mohsin Abdulazeez. Classification Based on Decision Tree Algorithm for Machine Learning[J].Journal of Applied Science and Technology Trends.2021,20–28.
- [11].Chang C W, Chao T M, Horng J T, et al. Development pattern recognition model for the classification of circuit probe wafer maps on semiconductors[J]. IEEE Transactions on Components, Packaging and Manufacturing Technology, 2012,

- 2(12): 2089-2097.
- [12].Wu M J, Jang J S R, Chen J L. Wafer map failure pattern recognition and similarity ranking for large-scale data sets[J]. IEEE Transactions on Semiconductor Manufacturing, 2015, 28(1): 1-12.
- [13].Piao M, Jin C H, Lee J Y, et al. Decision tree ensemble-based wafer map failure pattern recognition based on radon transform-based features[J]. IEEE Transactions on Semiconductor Manufacturing, 2018, 31(2): 250-257.
- [14].Yuan T, Kuo W, Bae S J. Detection of spatial defect patterns generated in semiconductor fabrication processes[J]. IEEE Transactions on Semiconductor Manufacturing, 2011, 24(3): 392-403.
- [15].Kim B, Jeong Y S, Tong S H, et al. A generalised uncertain decision tree for defect classification of multiple wafer maps[J]. International Journal of Production Research, 2020, 58(9): 2805-2821.
- [16].Saqlain, Muhammad, Bilguun Jargalsaikhan, and Jong Yun Lee. A voting ensemble classifier for wafer map defect patterns identification in semiconductor manufacturing[J]. IEEE Transactions on Semiconductor Manufacturing, 2019,31.2:171-182.
- [17].Tello, Ghalia, et al. Deep-structured machine learning model for the recognition of mixed-defect patterns in semiconductor fabrication processes[J]. IEEE Transactions on Semiconductor Manufacturing,2018,31.2: 315-322.
- [18].Wang, Junliang, et al. Deformable convolutional networks for efficient mixed-type wafer defect pattern recognition[J]. IEEE Transactions on Semiconductor Manufacturing, 2020,33.4 : 587-596.
- [19].Lee, Hyuck, and Heeyoung Kim. Semi-supervised multi-label learning for classification of wafer bin maps with mixed-type defect patterns[J]. IEEE Transactions on Semiconductor Manufacturing, 2020,33.4 : 653-662.
- [20].Kim, Tae San, et al. Novel method for detection of mixed-type defect patterns in wafer maps based on a single shot detector algorithm[J]. Journal of Intelligent Manufacturing,2022 33.6 : 1715-1724.
- [21].Chiu. M. -C and Chen. T. -M. Applying Data Augmentation and Mask R-CNN-Based Instance Segmentation Method for Mixed-Type Wafer Maps Defect Patterns Classification[J]. in IEEE Transactions on Semiconductor Manufacturing,2021,34. 4, pp. 455-463.
- [22].Kong, Yuting, and Dong Ni. Qualitative and quantitative analysis of multi-pattern wafer bin maps[J]. IEEE Transactions on Semiconductor Manufacturing. 2020

33.4: 578-586.

- [23].Cheon, Sejun, et al. Convolutional neural network for wafer surface defect classification and the detection of unknown defect class[J]. in IEEE Transactions on Semiconductor Manufacturing,2019, 32.2 : 163-170.
- [24].Park, Seyoung, Jaeyeon Jang, and Chang Ouk Kim. Discriminative feature learning and cluster-based defect label reconstruction for reducing uncertainty in wafer bin map labels[J]. Journal of Intelligent Manufacturing,2021, 32 : 251-263.
- [25].Kong, Yuting, and Dong Ni. A one-shot learning approach for similarity retrieval of wafer bin maps with unknown failure pattern[J]. IEEE Transactions on Semiconductor Manufacturing,2021, 35.1: 40-49.
- [26].Baek. I, Kim. S B . Contrastive deep clustering for detecting new defect patterns in wafer bin maps[J]. The International Journal of Advanced Manufacturing Technology, 2024,130.7 : 3561-3571.
- [27].Zhao. Z , Wang. J, Tao. Q , et al. An unknown wafer surface defect detection approach based on Incremental Learning for reliability analysis[J]. Reliability Engineering & System Safety, 2024,244: 109966.
- [28].Lee. K. B, Cheon. S and Kim. C. O, "A Convolutional Neural Network for Fault Classification and Diagnosis in Semiconductor Manufacturing Processes," in IEEE Transactions on Semiconductor Manufacturing,2017, 30. 2, pp. 135-142.
- [29].Yu. N , Xu. Q and Wang. H, "Wafer Defect Pattern Recognition and Analysis Based on Convolutional Neural Network," in IEEE Transactions on Semiconductor Manufacturing,2019, vol. 32. 4, pp. 566-573.
- [30].Simonyan K, Zisserman A. Very deep convolutional networks for large-scale image recognition[J]. arXiv preprint arXiv:2014.1409.1556.
- [31].He K, Zhang X, Ren S, et al. Deep residual learning for image recognition[J]. Proceedings of the IEEE conference on computer vision and pattern recognition, 2016: 770-778.
- [32].Nie M, Jiang W, Yang W, et al. Enhancing defect diagnosis and localization in wafer map testing through weakly supervised learning[C]//2023 IEEE 32nd Asian Test Symposium (ATS). IEEE, 2023: 1-6.
- [33].Kong. Y and Ni. D, "Semi-Supervised Classification of Wafer Map Based on Ladder Network," 2018 14th IEEE International Conference on Solid-State and Integrated Circuit Technology (ICSICT), Qingdao, China, 2018.
- [34].易木兰. 基于多路径深度卷积神经网络的混合缺陷模式晶圆图分类研究[D]. 桂林: 桂林电子科技大学, 2022.

-
- [35].Yu. J and Liu. J, Two-Dimensional Principal Component Analysis-Based Convolutional Autoencoder for Wafer Map Defect Detection[J]. in IEEE Transactions on Industrial Electronics, 2021, 68. 9: 8789-8797.
 - [36].Kong. Y and Ni. D, A Semi-Supervised and Incremental Modeling Framework for Wafer Map Classification[J] in IEEE Transactions on Semiconductor Manufacturing, 2020 ,33. 1: 62-71.
 - [37].Yu. J, Zheng, X., & Liu, J. Stacked convolutional sparse denoising auto-encoder for identification of defect patterns in semiconductor wafer map[J]. Computers in Industry,2019, 109: 121–133.
 - [38].Lee. H and Kim. H , Semi-Supervised Multi-Label Learning for Classification of Wafer Bin Maps With Mixed-Type Defect Patterns[J] in IEEE Transactions on Semiconductor Manufacturing,2020, 33. 4: 653-662.
 - [39].Hu. H, He. C and Li. P, Semi-supervised Wafer Map Pattern Recognition using Domain-Specific Data Augmentation and Contrastive Learning[C]// 2021 IEEE International Test Conference (ITC), Anaheim, CA, USA, 2021.
 - [40].Nakazawa. T and Kulkarni. D. V . Wafer Map Defect Pattern Classification and Image Retrieval Using Convolutional Neural Network[J] in IEEE Transactions on Semiconductor Manufacturing,2018, 31. 2: 309-314 .
 - [41].Bella. R. D , Carrera. D , Rossi. B , Fragneto. P , & Boracchi. G , Wafer defect map classification using sparse convolutional networks.[C]// In International Conference on Image Analysis and Processing (pp. 125–136). Springer, Cham (2019,September).
 - [42].Kim. Y , Cho. D and Lee J. -H , Wafer Map Classifier using Deep Learning for Detecting Out-of-Distribution Failure Patterns[C]// 2020 IEEE International Symposium on the Physical and Failure Analysis of Integrated Circuits (IPFA), Singapore, 2020.
 - [43].Du. D. -Y and Shi. Z, "A Wafer Map Defect Pattern Classification Model Based on Deep Convolutional Neural Network[C]// 2020 IEEE 15th International Conference on Solid-State & Integrated Circuit Technology (ICSICT), Kunming, China, 2020.
 - [44].Y. Wei and H. Wang, "Mixed-Type Wafer Defect Recognition With Multi-Scale Information Fusion Transformer," in IEEE Transactions on Semiconductor Manufacturing, vol. 35, no. 2, pp. 341-352, May 2023.
 - [45].Lee. H , Kim .Y and Kim .C. O. , A Deep Learning Model for Robust Wafer Fault Monitoring With Sensor Measurement Noise[J] in IEEE Transactions on

- Semiconductor Manufacturing, 2017, 30.1: 23-31.
- [46].K. S. -M. Li et al. TestDNA: Novel Wafer Defect Signature for Diagnosis and Pattern Recognition[J] in IEEE Transactions on Semiconductor Manufacturing, 2020, 33. 3: 383-390.
- [47].Ronneberger O, Fischer P, Brox T. U-net: Convolutional networks for biomedical image segmentation[C]//Medical image computing and computer-assisted intervention–MICCAI 2015.
- [48].李阳,蒋三新.基于改进生成对抗网络的无监督晶圆缺陷检测[C].电子测量技术,2023.
- [49].Zhou D W, Wang F Y, Ye H J, et al. Forward compatible few-shot class-incremental learning[C]//Proceedings of the IEEE/CVF conference on computer vision and pattern recognition. 2022.
- [50].Koch G, Zemel R, Salakhutdinov R. Siamese neural networks for one-shot image recognition[C]//ICML deep learning workshop. 2015, 2(1): 1-30.
- [51].Kimmel, R., Kimmel, R., Mathematical morphology and distance maps. Numerical Geometry of Images: Theory, Algorithms, and Applications , 2004
- [52].Rebuffi, S.A., Kolesnikov, A., Sperl, G., Lampert, C.H., icarl: Incremental classifier and representation learning, in: Proceedings of the IEEE Conference on Computer Vision and Pattern Recognition (CVPR)2017.
- [53].Chi Zhang, Nan Song, Guosheng Lin, Yun Zheng, Pan Pan,and Yinghui Xu. Few-shot incremental learning with continu ally evolved classifiers. In CVPR, pages 12455–12464, 2021.

攻读学位期间发表的学术论文目录

- [1]. T. Ni, **W. Jiang**, H. Liang, X. Wen and M. Nie, "Segmentation-Enhanced Overlapped Defect Identification for Multi-Patterns Wafer Maps," in **IEEE Transactions on Instrumentation and Measurement**, doi: 10.1109/TIM.2025.3565049. 二区 SCI, 已检索
- [2]. Tianming Ni, **Wen Jiang**, Huaguo Liang, Xiaoqing Wen, and Mu Nie. "Incremental Learning Strategies for Improved Detection of Unknown Defects in Wafer Maps with Limited Samples. " in **Computers in Industry** 一区 SCI, 小修返稿
- [3]. Mu Nie, **Wen Jiang**, Wankou Yang, Senling Wang, Xiaoqing Wen and Tianming Ni, "Enhancing Defect Diagnosis and Localization in Wafer Map Testing Through Weakly Supervised Learning," **2023 IEEE 32nd Asian Test Symposium (ATS)**. CCF-C, 已检索

主持项目介绍:

- [1] 安徽省车载显示集成系统工程研究中心, “基于机器学习的车载芯片晶圆级复杂缺陷测试方法”, 项目编号: VDIS2023D01, 2023.12-2025.5

参与项目介绍:

- [1] 基于机器学习的芯片系统性缺陷诊断关键技术研究, 国家自然科学基金(面上项目), 62174001, 2022-2025.

致谢

光阴似箭，日月如梭，三年研究生时光如白驹过隙，转瞬即逝。

回首三年的求学时光，我深感幸运，能够 I²CAS 在实验室学习与成长，并且得到了许多人的帮助与支持，在此向他们致以最真诚的感谢。我要衷心感谢我的导师倪天明团队。倪老师不仅在学术研究上给予了我悉心的指导和宝贵的建议，更以其严谨的治学态度和渊博的学识为我树立了榜样。倪老师还以其丰富的阅历和智慧，在为人处世方面为我指点迷津，帮助我提升了思想境界和认知水平。在生活中，倪老师也给予了我无微不至的关怀，不仅时常发放生活补贴，更以真诚的呵护让我感受到如家人般的温暖。能够师从倪老师，我深感荣幸与感激。在此，谨向倪老师致以最崇高的敬意和最由衷的感谢！此外，我还要感谢聂牧老师，聂老师无论是在选题、研究方法的确定，还是在论文撰写和修改的过程中，聂老师的耐心指导和鼓励都让我受益匪浅。

其次，我要感谢我的同门李飞、许克捷、俞俊勇和叶新伟，你们在实验设计、数据处理以及问题讨论中给予了我许多启发与帮助。与你们的合作与交流让我在研究过程中少走了许多弯路，也让我感受到了团队协作的力量。感谢你们三年的陪伴，这些时光是我求学生涯中最难忘的时光之一，我也希望大家在奔赴自己的理想生活。

我还要特别感谢我的师弟芮旺盛、吴昊以及师妹俞梅芳。你们在实验过程中给予了我不懈的支持与协助，帮助我完成了许多繁琐的工作。我会怀念与你们一起讨论和学习时光。

在此，我要感谢我的父母。是你们的理解、支持与鼓励让我在学术道路上能够一往无前，使我能够幸福生活、安心学习。无论遇到怎样的困难，你们的陪伴始终让我充满信心与力量，对此我表示深深感谢！

感谢我的母校——安徽工程大学，母校给了我一个宽阔的学习平台，让我不断吸取新知，感恩母校给予的珍贵学习生涯，这是我一生的珍贵体验与收获！

最后，向在百忙之中审阅此文并给出宝贵意见的专家、团队致以崇高的敬意和衷心的感谢！