

分类号: TM46

单位代码: 10363

密 级: 公开

学 号: 2210310112

题 目 车用 SiC MOSFET 电机控制器设计
及保护优化研究

题 目 Research on Design and Protection
Optimization of SiC MOSFET Motor Controller
for Vehicle

学生姓名: 宛新春

指导教师: 陈其工教授

专 业: 电气工程

研究方向: 电力电子与电力传动

论文答辩日期: 2024/05/19

安徽工程大学学位论文原创性声明

本人郑重声明：我恪守学术道德，崇尚严谨学风。所呈交的学位论文，是本人在导师的指导下，独立进行研究工作所取得的成果。除文中已明确注明和引用的内容外，本论文不包含任何其他个人或集体已经发表或撰写过的作品及成果的内容。论文为本人亲自撰写，我对所写的内容负责，并完全意识到本声明的法律后果由本人承担。

学位论文作者签名：范新春

日期：2024年5月27日

安徽工程大学学位论文版权使用授权书

学位论文作者完全了解学校有关保留、使用学位论文的规定，同意学校保留并向国家有关部门或机构送交论文的复印件和电子版，允许论文被查阅或借阅。本人授权安徽工程大学可以将本学位论文的全部或部分内容编入有关数据库进行检索，可以采用影印、缩印或扫描等复制手段保存和汇编本学位论文。

保密 ☐，在 _____ 年解密后适用本版权书。

本学位论文属于

不保密 ☒。

学位论文作者签名：范新春

指导教师签名：陈

日期：2024 年 5 月 27 日

日期：2024 年 5 月 27 日

车用 SiC MOSFET 电机控制器设计及保护优化研究

摘 要

电机控制器作为电动汽车核心部件之一，逐渐朝着高效率、高功率密度及高可靠性的方向发展，其性能主要受所用功率器件影响。相较于传统硅功率器件，以 SiC MOSFET 为代表的第三代功率半导体器件具有高耐压等级、低损耗、高开关速度等优势，采用 SiC MOSFET 设计电机控制器可提高其能量转换效率、降低控制器的重量和体积。在实际应用中，SiC MOSFET 会受电路中寄生参数影响，产生关断过电压的情况，此外 SiC MOSFET 还存在短路耐受时间较短等问题。本文针对电动汽车的 SiC MOSFET 电机控制器设计及 SiC MOSFET 保护优化展开相关研究。

首先介绍了 SiC MOSFET 结构及基本特性，通过建立器件的等效电路，介绍了器件的开关过程，并搭建了双脉冲仿真和硬件实验电路，测试并分析了不同电路参数对 SiC MOSFET 开关过程的影响，此外还对 SiC MOSFET 的各类短路过程进行了分析。

接着设计了一款 SiC MOSFET 电机控制器，包括控制器总体架构设计，器件选型，驱动、检测、保护和电源等电路的硬件设计，以及驱动控制程序和上位机程序的设计。并搭建了 SiC MOSFET 电机控制器样机和实验平台，测试并验证了该控制器设计的有效性。

针对 SiC MOSFET 在工作过程中出现的关断过电压的问题，提出一种基于可变栅极阻抗抑制关断过电压保护电路，通过检测 SiC

MOSFET 漏源极电压，主动调节栅极驱动阻抗来抑制器件的关断过电压，该电路还可兼顾调节 SiC MOSFET 开关速度，达到适应不同外部电路和环境，降低器件开关损耗，提升工作效率等作用。最后通过仿真验证了该电路的可行性和快速性。

针对 SiC MOSFET 短路耐受时间短的问题，分析了传统退饱和保护电路工作原理及不足，提出一种基于栅极和漏极电压检测的短路保护电路。利用器件短路时漏源极电压迅速增加的特点，设计了短路保护电路的拓扑结构和功能：检测 SiC MOSFET 栅极和漏极电压，并将该信号进行分析、锁存、隔离、滤波处理，若器件发生短路，则输出短路信号给栅极驱动芯片。在此基础上，采用基本逻辑器件和高速器件设计了保护电路，计算了该电路在不同短路类型下的响应时间。计入所有影响保护速度因素，该电路能在 600ns 内实现 SiC MOSFET 短路保护，尤其是在发生负载短路故障时能将短路保护时间缩短至 200ns 以内，其响应速度受不同母线电压影响较小。最后搭建实验平台，测试了该电路在不同母线电压、短路类型、驱动能力下的短路保护性能，实验结果与理论分析和设计要求相符合。

关键词： SiC MOSFET，电机控制器，驱动电路，过压保护，短路保护

RESEARCH ON DESIGN AND PROTECTION OPTIMIZATION OF SiC MOSFET MOTOR CONTROLLER FOR VEHICLE

ABSTRACT

As one of the core components of electric vehicles, motor controllers are evolving towards high efficiency, high power density, and high reliability. The performance of motor controllers is mainly influenced by the power electronic devices used. Compared to traditional silicon power devices, the third-generation power semiconductor devices represented by SiC MOSFETs have advantages such as high voltage endurance, low loss, and high switching speed. Designing motor controllers with SiC MOSFETs can improve energy conversion efficiency and reduce the weight and volume of the controller. However, in practical applications, SiC MOSFETs experience issues such as turn-off overvoltage due to parasitic parameters in the circuit, and their short-circuit withstand capability is weak. In this paper, the design of SiC MOSFET motor controller and protection optimization of SiC MOSFETs were studied.

Firstly, the structure and basic characteristics of SiC MOSFETs were introduced. Then, an equivalent circuit of the device was established, and the switching process of the device was analyzed. Through simulation and hardware circuit construction, the impact of different circuit parameters on

the SiC MOSFET switching process was tested and analyzed. Finally, the types and processes of short circuits in SiC MOSFETs were analyzed.

Subsequently, a SiC MOSFET motor controller was designed, including the overall architecture design of the controller, device selection, hardware design of circuits such as drive, detection, protection, and power supply, as well as the design of drive control and host computer programs. Finally, a prototype of the SiC MOSFET motor controller and experimental platform were built to test and verify the feasibility of the controller design.

To address the issue of turn-off overvoltage during the operation of SiC MOSFETs, a protection circuit based on variable gate impedance to suppress turn-off overvoltage was proposed. By detecting the leakage source-drain voltage of the SiC MOSFET and actively adjusting the gate drive impedance, the circuit can suppress turn-off overvoltage of the device. Moreover, the circuit can adjust the switching speed of the SiC MOSFET, adapt to different external circuits and environments, reduce device switching losses, and improve operational efficiency. The feasibility and speed of this circuit are verified through simulation.

To tackle the problem of short tolerance time of SiC MOSFETs, the working principle and deficiencies of traditional desaturated protection circuit was analyzed. Taking advantage of the rapid increase in drain-source voltage during device short-circuiting, the topology and

functionality of the short-circuit protection circuit were designed: utilizing gate and drain voltage detection of the SiC MOSFET for decision-making. Subsequently, the signal underwent analysis, latching, isolation, and filtering procedures. If a device experiences a short circuit fault, the corresponding signal triggers output to activate gate driver chips for effective device protection against such faults. Based on these principles, a short-circuit protection circuit for SiC MOSFETs was designed by using some logic and high-speed components. The response time of the circuit under different short-circuit types was calculated. Considering all factors affecting the protection speed, the short-circuit protection can be achieved within 600ns, In case of a fault under load, the short circuit protection time can be minimized to less than 200ns. The protection time is minimally affected by the bus voltage. Finally, an experimental platform was built to test the short-circuit protection performance of the circuit under different bus voltages, short-circuit types, and drive capabilities. The experimental results align with theoretical analysis and design requirements

Wan Xin Chun (Electrical Engineering)

Supervised by Professor Chen Qi Gong

KEY WORDS: SiC MOSFET, motor controller, drive circuit, overvoltage protection, short circuit protection

目录

摘 要.....	I
ABSTRACT.....	III
第 1 章 绪论.....	1
1.1 本课题的研究背景及意义.....	1
1.2 国内外研究现状.....	2
1.2.1 SiC MOSFET 电机控制器研究现状.....	2
1.2.2 SiC MOSFET 关断过电压保护研究现状.....	4
1.2.3 SiC MOSFET 短路保护研究现状.....	5
1.3 本文主要研究内容.....	7
第 2 章 SiC MOSFET 特性及开关过程分析.....	9
2.1 SiC MOSFET 基本特性.....	9
2.1.1 SiC MOSFET 的结构及工作原理.....	9
2.1.2 SiC MOSFET 静态特性.....	10
2.2 SiC MOSFET 等效电路及开关过程分析.....	11
2.2.1 SiC MOSFET 等效电路.....	11
2.2.2 SiC MOSFET 开关过程分析.....	13
2.3 电路参数对开关过程的影响.....	17
2.3.1 仿真及硬件平台.....	17
2.3.2 栅源极电容对 SiC MOSFET 开关过程的影响.....	18
2.3.3 栅漏极电容对 SiC MOSFET 开关过程的影响.....	19
2.3.4 功率回路寄生电感对 SiC MOSFET 开关过程的影响.....	20
2.3.5 驱动电阻对 SiC MOSFET 开关过程的影响.....	21
2.4 SiC MOSFET 短路特性.....	24
2.4.1 SiC MOSFET 短路类型.....	24
2.4.2 SiC MOSFET 硬开关故障过程分析.....	25
2.4.3 SiC MOSFET 负载短路故障过程分析.....	26

2.5 本章小结.....	27
第 3 章 SiC MOSFET 电机控制器设计.....	28
3.1 SiC MOSFET 电机控制器总体架构.....	28
3.2 SiC MOSFET 电机控制器硬件设计.....	29
3.2.1 关键器件选型.....	29
3.2.2 SiC MOSFET 驱动电路设计.....	30
3.2.3 电机控制器检测电路设计.....	33
3.2.4 电机控制器保护电路设计.....	36
3.2.5 电机控制器电源电路设计.....	37
3.3 SiC MOSFET 电机控制器程序设计.....	38
3.3.1 矢量控制原理分析.....	38
3.3.2 电机控制器程序设计.....	39
3.3.3 上位机程序设计.....	40
3.4 SiC MOSFET 电机控制器实验测试.....	41
3.5 本章小结.....	44
第 4 章 SiC MOSFET 关断过电压保护优化研究.....	45
4.1 典型的抑制 SiC MOSFET 关断过电压保护电路.....	45
4.2 基于可变栅极阻抗抑制关断过电压保护电路结构及原理.....	46
4.2.1 电路拓扑及原理.....	46
4.2.2 电路参数设计.....	48
4.2.3 保护过程分析.....	49
4.3 抑制关断过电压保护电路仿真验证.....	50
4.4 本章小结.....	53
第 5 章 SiC MOSFET 短路保护优化研究.....	54
5.1 典型的 SiC MOSFET 短路保护电路分析.....	54
5.2 基于栅极和漏极电压检测的短路保护电路结构及原理.....	55
5.2.1 电路拓扑及原理.....	55
5.2.2 电路参数设计.....	57
5.2.3 保护过程分析.....	58

5.2.4 HSF 保护响应速度分析	59
5.2.5 FUL 保护响应速度分析	60
5.3 短路保护电路硬件实验测试.....	60
5.3.1 传统 DESAT 电路测试	61
5.3.2 不同母线电压和故障类型下的短路响应速度.....	62
5.3.3 不同栅极驱动能力及驱动器下的保护响应速度.....	64
5.4 本章小结.....	66
第 6 章 总结与展望.....	67
6.1 全文总结.....	67
6.2 工作展望.....	68
参考文献.....	69
攻读硕士期间取得的学术成果.....	74
致谢.....	75

第1章 绪论

1.1 本课题的研究背景及意义

随着全球能源及气候等问题日益突出，在 2020 年，习近平总书记提出“碳达峰、碳中和”的发展目标。随着“双碳”目标的不断推进，新能源汽车销量逐年递增，以电能作为驱动的新能源汽车正在逐步替代传统燃油汽车。此外，绿色清洁的太阳能和风力发电等新能源领域的发展也得到了全方面的支持。这些行业的进步也在不断推动电力电子技术的应用和发展。

功率半导体器件作为电力电子技术的核心之一，承担着控制和电能变换的作用。以碳化硅(Silicon Carbide, SiC)为代表的第三代半导体材料具有宽禁带、高击穿场强、高导热率和低损耗等优势^[1-3]。表 1-1 给出了 SiC 与其它几种常用的半导体材料的物理参数。

表 1-1 各代半导体材料的主要性能参数

半导体材料	Si	GaAs	3C-SiC	6H-SiC	4H-SiC
禁带宽度 (eV)	1.12	1.43	2.2	3	3.26
击穿场强 (kV/cm)	300	60	3000	5000	3000
导热系数 (W/cm·K)	1.3	0.55	3.6	4.9	4.9
电子迁移率 (cm ² /V·s)	1350	8500	800	400	800
空穴迁移率 (cm ² /V·s)	480	400	320	90	115

目前 SiC 的肖特基势垒二极管 (Schottky Barrier Diode, SBD) 和金属氧化物半导体场效应管 (Metal-Oxide-Semiconductor Field-Effect Transistor, MOSFET) 的研究较为成熟，并开始商用，已经有多家半导体器件厂商提供该类产品。SiC 绝缘栅双极晶体管 (Insulated Gate Bipolar Transistor, IGBT) 目前还处于实验研发阶段，其相关技术尚未成熟。SiC MOSFET 继承了硅 MOSFET 的高开关速度以及硅 IGBT 的高耐压能力和低损耗等优势，并将这些性能进一步提升^[4-6]，故 SiC MOSFET 在高频和高压等应用领域的优势相较于传统硅功率器件越来越明显^[7-9]。

新能源电动汽车的核心技术在于其“三电系统”，即电池、电机和电机控制器。电动汽车的电机控制器的主要作用是将动力电池的直流电转变为交流电驱动电机旋转，并实现对电机的转速和转矩进行调整，以满足驱动汽车行驶的要求。车用电机控制器须具备高可靠性、高效率、高功率密度、低噪声等特点。随着新能源汽车的发展，将会有越来越多的汽车搭载高压平台、高速电机等硬件，这对电机控制器的性能要求进一步提高，通过采用 SiC MOSFET 设计车用电机控制已经成为电动汽车发展的一大趋势^[10-12]。

SiC MOSFET 相较于传统硅功率器件具有高开关速度、低损耗和高耐压值等优势。然而在实际应用中，因器件封装的引脚及 PCB 布线等线路上会存在寄生和杂散电感。在高压及高开关速度的使用场景中，功率回路中会产生较高的电流变化率，当该电流变化率作用在寄生电感上，会造成 SiC MOSFET 出现关断过电压以及电压震荡等问题，严重的时候会造成器件损坏。所以在设计某些电路时，需选用更高耐压等级的 SiC MOSFET 以提高系统的可靠性，但会增加使用成本，并造成资源浪费^[13,14]。因此，研究一种抑制 SiC MOSFET 关断过电压保护电路具有较大的意义。

SiC MOSFET 的短路耐受能力较差^[15]。与同量级硅功率器件相比，SiC MOSFET 的芯片面积更小、电流密度更大，导致其在短路状态下承受更强的电热应力，并且随着工作温度、驱动电压和母线电压的升高，其短路耐受时间也会越短^[16]。目前商业用 SiC MOSFET 的短路耐受时间约为 2 μ s，如果进一步考虑重复短路对器件寿命的影响，该时间会更短^[17,18]。因此在 SiC MOSFET 短路发生时，需要保护电路快速检测和动作，同时还要求该电路具有对原电路影响小、精度高、损耗低、可靠性高等特点。因此，研究一种快速、准确且可靠的 SiC MOSFET 短路保护电路具有较大的意义。

1.2 国内外研究现状

1.2.1 SiC MOSFET 电机控制器研究现状

在新能源电动汽车上，电机控制器除了驱动电机外，还需实现能量回收的功

能,即在汽车制动时,通过控制电机工作在发电模式,将车辆动能转变为交流电,再经电机控制器处理,将其转变为直流电为动力电池充电,来提升电动汽车的续航里程。采用 SiC MOSFET 器件设计的电机控制器,可减少功率器件带来的开关和导通损耗,从而使器件的发热量下降,降低对散热系统的要求。还可通过 SiC MOSFET 的高频开关特性,降低电机运行时的电流谐波含量,减少用于滤波的无源器件数量,进一步缩小控制器体积,提高其功率密度,降低电机转矩脉动,改善新能源电动汽车的振动、噪声及声振粗糙度等特性,提升电动汽车的经济性和驾驶性舒适性^[19-22]。

因电动汽车续航和高速充电桩建设等问题,大部分用户购买电动汽车的主要用途为市区通行,长时间高速行驶的情况只占其使用时间一小部分。电动汽车在城市工况中电机主要工作在低速低扭矩区,高速路工况电机工作在高速中扭矩区,加速和爬坡工况电机工作在高扭矩区。因此只有在少数工况下,电机控制器需要通过大电流。所以在市区通行时, SiC MOSFET 电机控制器工作在高效区的时间占大部分。相比于 Si 基功率器件的电机控制器, SiC MOSFET 可以为电动汽车带来更高的续驶里程。

国内外众多学者对 SiC MOSFET 电机控制器设计进行了相应研究:文献[12]用了 72 个 SiC MOSFET,采用多管并联的方式,设计了一款 85kW,最高效率 98.6%的 SiC 电机驱动控制器,其功率密度可达 37.1kW/L。文献[23]采用 SiC 混合功率器件(IGBT 和 SiC SBD),搭建了 2kW 电机控制器样机,并优化了高频电压信号注入的无位置传感器控制方法,降低了电机控制器的噪音及电磁干扰问题。文献[24]设计了一款 SiC 电机控制器,提出一种新型串扰抑制电路,增加了控制器的可靠性,并在矢量调制策略基础上加入了一种电压重构型过调制策略,提高了电机控制器的母线电压利用率。文献[25]完成了碳化硅电机控制器设计,并分析了通过减小死区时间降低系统输出电流的谐波。文献[26]设计一款集成多种功能的智能高侧功率开关芯片,解决了传统结构使用电阻充电造成的损耗问题。文献[27]搭建了 150kW 的碳化硅电机控制器硬件系统,并采用谐波电流补偿算法降低了近场噪声,提高了汽车的 NVH 性能。文献[28]通过建立碳化硅逆变器的热阻模型,对其散热器进行了设计。

1.2.2 SiC MOSFET 关断过电压保护研究现状

SiC MOSFET 的关断过电压保护是其安全运行的保证。其工作时的电流、电压、寄生参数以及所接入外部系统的运行条件以及寄生参数等因素都会对器件关断时的漏源极电压尖峰产生影响^[29-31]。在使用 SiC MOSFET 并设计驱动电路时，需根据产品自身参数选取合适大小的栅极驱动电阻，若阻值选取过小可能造成较大的关断过电压，选取过大则会产生较大的开关损耗。采用较大的栅极驱动电阻抑制关断过电压方法只能用于个别使用场景，且过大的栅极电阻还会限制 SiC MOSFET 高速开关的优势^[32,33]。

通过优化 PCB 及电路设计，减少功率回路寄生电感，可有效降低 SiC MOSFET 关断电压尖峰，但该方法并不能完全消除寄生参数带来的影响，此外还会增加设计成本，提高系统复杂性和增长开发周期等问题。

目前，抑制 SiC MOSFET 关断过电压的电路还包括 RCD 吸收电路、有源钳位电路等，前者在 SiC MOSFET 漏源极间或者功率回路中并联一个由电阻、电容及二极管的电路，在器件工作时吸收电压尖峰并使用电阻将该部分能量消耗。RCD 吸收电路多用于开关电源和 DC/DC 等电路，可直接并联在电路电感上，对功率器件影响较小。在桥式结构的电路中，将 RCD 吸收电路并联在 SiC MOSFET 漏源极会影响其开关性能，且还需考虑额外的散热等问题，故其在逆变电路中使用较少^[34,35]。

有源钳位电路利用快恢复二极管和瞬态二极管串联，接入栅极和漏极，在漏源电压超过所设定的阈值时，二极管导通向栅极充电来降低漏源极电流变化率，从而抑制电压尖峰。该方法对器件的栅极冲击较大，容易造成 SiC MOSFET 误开通，甚至损坏器件。

为推广 SiC MOSFET 的使用，国内外众多学者对 SiC MOSFET 的关断过电压保护进行了相应研究：文献[14]提出了一种基于 TVS 二极管的变阻驱动电路，兼顾了开关的快速性和抑制电压电流过冲能力，但其没有考虑 TVS 二极管的击穿恢复过程对 SiC MOSFET 工作频率的影响。文献[36]通过建立 SiC MOSFET 关断震荡的小信号模型，分析了高低频震荡，提出一种低频振荡谐振分析模型，并验证了其准确性。文献[37]针对 SiC MOSFET 短路保护时关断过压的情况，采用

降栅压以及使用大栅极驱动电阻的软关断方式,来降低其电流下降速度,从而抑制器件短路时关断过电压。文献[38]提出了一种含辅助栅极电流控制的驱动电路,可将电流过冲减小 20A,过电压减小 70V,但其提出的电路没能更好的平衡开关速度以及开关损耗与开关振荡和过冲之间的关系。文献[39]对功率回路寄生电感计算进行详细研究,提出低杂散电感功率回路计算方法,从源头上减少了 SiC MOSFET 关断过电压,但其设计过程较为繁琐。文献[40]研究了一种主动驱动电路,通过检测电流变化率并控制其大小,实现降低关断过压,但未进行实物验证。

1.2.3 SiC MOSFET 短路保护研究现状

目前, SiC MOSFET 的短路保护方法主要是在 IGBT 短路保护的基础上,针对 SiC MOSFET 短路时表现出的外在特性进行的改进,具体包含 5 种方案^[41]: 退饱和检测(Desaturation Fault Protection, DESAT)、寄生电感电压检测、PCB 罗氏线圈检测、分流器检测和栅极电荷检测。

DESAT^[42-46]是最典型的短路保护电路,其原理简单、成本低,被广泛应用于 IGBT 短路保护中。为了避免误保护,需要在器件开通时添加一段消隐时间屏蔽短路检测,这使得其保护速度减慢。若将 IGBT 的 DESAT 电路直接应用于 SiC MOSFET,会导致器件因保护时间过长而损坏,以及因判断不准确而使器件误关断等问题。文献[42]改进了 DESAT 方案,在电路中增加 GaN 器件,提高了短路保护速度,并将保护动作时间减少了 23.2%。文献[45]主要针对固态断路器及半桥拓扑中的 DESAT 方案进行了分析与优化,提高了 DESAT 对硬开关故障的响应速度。文献[46]对 SiC MOSFET 在不同母线电压下的短路保护进行分析,提出了一种基于漏源电压积分的短路检测电路,该电路在母线电压越大的情况下,短路保护动作越快,但若母线电压较低时,其短路检测时间较长。

寄生电感电压检测^[47-49]使用 SiC MOSFET 器件的功率源极和辅助源极之间的寄生电感,短路发生时通过器件的电流迅速增加,较大的 di/dt 会在寄生电感上产生压降,经处理后可得到器件漏源极电流大小,进而判断其是否发生短路^[47]。该方案成本低、无盲区,易于集成于驱动芯片内。但当短路回路中的电感值较大时, di/dt 小,会导致测量精度下降,且器件开通时也会产生较大 di/dt ,造成保护

电路误触发，此外该方案还对寄生电感上的噪声特别敏感。

PCB 罗氏线圈检测^[50,51]方案，直接检测通过 SiC MOSFET 的漏源极电流，判断器件是否短路。该方案测量元件与主电路相隔离，安全性高，且测量迅速，但 PCB 罗氏线圈的设计和短路信号处理较为复杂难以实现，且检测易受到干扰。文献[50]将 PCB 罗氏线圈的信号处理电路进行了简化，降低了使用成本，但其罗氏线圈设计过程较为复杂。

分流器检测通过测量串接在主电路中的采样电阻两端压降，利用欧姆定律求得回路电流判断器件是否发生短路。该方案结构简单、检测速度快、测量精度高。但由于采样电阻的存在，会导致成本增加、发热量大、以及额外的功率损耗等问题。

电力电子器件在正常开通时其栅极电荷值大于发生硬开关短路时的电荷值，通过对栅极电荷检测^[52]，可实现快速判断其是否发生硬开关故障，但 SiC MOSFET 的米勒电容较小，正常开通时米勒效应不明显，易造成保护误触发，且该方案无法实现负载短路故障的检测及保护。

上述 5 种对 SiC MOSFET 的短路保护方法各有优劣，表 1-2 对各个方法优缺点进行总结与对比。

表 1-2 不同短路检测方案优缺点对比

短路检测方法	优点	缺点
退饱和检测	电路简单、成本低	检测慢、易误动作
寄生电感电压检测	电路简单、检测快	精度低、易误动作
PCB 罗氏线圈检测	安全性高、检测快	电路复杂、易受干扰
分流器检测	检测快、精度高	损耗大，成本高
栅极电荷检测	检测快	只适用于硬开关故障

综上所述，尽管后四种方法的短路保护速度较快，但由于它们各自存在一些缺点，因此并未得到广泛应用。相比之下，DESAT 方案具有电路简单、低成本和易于集成等优势，在实际应用中使用场景更为普遍，但其检测过程存在盲区，且短路保护速度较慢，通常保护时间大于 $1\mu\text{s}$ ，且只能设定一个固定的消隐时间，无法适应多种使用工况等问题待解决。

1.3 本文主要研究内容

本文的主要研究对象为 SiC MOSFET，通过对 SiC MOSFET 基本特性及开关过程进行分析，并以此为基础，设计了一款车用 SiC MOSFET 电机控制器。针对 SiC MOSFET 在工作过程中出现的关断过电压的问题，提出一种基于可变栅极阻抗抑制关断过电压保护电路。此外，还设计了一种基于栅极和漏极电压检测的短路保护电路，为 SiC MOSFET 提供了快速、准确且可靠的短路保护。本文主要研究内容如下：

第 1 章：绪论。介绍了本课题的研究背景与研究意义，并从 SiC MOSFET 电机控制器、SiC MOSFET 关断过电压保护以及 SiC MOSFET 短路保护三个方面，分别阐述了其国内外研究现状。

第 2 章：SiC MOSFET 特性及开关过程分析。介绍了 SiC MOSFET 结构和工作原理及其静态特性，通过建立器件的等效电路，分析了其动态特性（开关过程），搭建了双脉冲测试电路的仿真和硬件实验平台，对不同电路参数如 C_{gs} 、 C_{gd} 、 L_p 以及 R_g 对 SiC MOSFET 开关过程的影响进行了测试和分析，最后对 SiC MOSFET 各类短路过程进行了分析。

第 3 章：SiC MOSFET 电机控制器设计。设计了一款用于电动汽车的 SiC MOSFET 电机控制器样机。包括电机控制器总体架构设计，器件选型，和驱动、检测、保护和电源等电路的硬件设计，并完成 DSP 主程序和 FOC 控制程序以及上位机程序的编写。最后搭建样机和实验平台，对所设计的电机控制器及上位机的软硬件进行测试。通过对实验结果的分析，验证了该 SiC MOSFET 电机控制器样机设计的有效性。

第 4 章：SiC MOSFET 关断过电压保护优化研究。针对 SiC MOSFET 在工作过程中出现的关断过电压的问题，分析了典型的有源钳位电路工作原理及不足，并提出一种基于可变栅极阻抗抑制关断过电压保护电路，介绍了该电路拓扑和参数设计方法，并对其工作原理及保护过程进行分析。最后对该电路进行仿真测试，通过对实验结果的分析，验证了该电路的可行性及快速性。

第 5 章：SiC MOSFET 短路保护优化研究。针对 SiC MOSFET 短路耐受时间短的问题，分析了经典的 DESAT 保护电路工作原理及不足，并提出一种基于

栅极和漏极电压检测的短路保护电路，介绍了该电路拓扑和参数设计，对其工作原理及保护过程进行分析，还研究了该电路在不同短路类型下的响应速度，最后搭建硬件实验平台，与 DESAT 方案进行对比实验，验证了该电路在不同的母线电压、短路类型、驱动能力以及栅极驱动器下的保护响应速度、准确性及可靠性。

第 6 章：全文总结与展望。

第2章 SiC MOSFET 特性及开关过程分析

随着 SiC MOSFET 技术的不断发展和成熟，其在高压、高频条件下的应用日益增多。但 SiC MOSFET 与传统的硅功率器件的特性存在一些差异，因此在设计 SiC MOSFET 电机控制器和优化其保护之前，有必要深入了解器件的工作原理和特性。本章通过分析 SiC MOSFET 的结构、原理和特性，建立其等效电路模型，对其开关过程进行了分析。同时搭建仿真和硬件平台，通过实验研究了电路参数对 SiC MOSFET 开关过程的影响。此外，还对 SiC MOSFET 的短路类型及其故障过程进行了分析。

2.1 SiC MOSFET 基本特性

2.1.1 SiC MOSFET 的结构及工作原理

SiC MOSFET 根据导电沟道的不同，可以分为电子占多数的 N 沟道型与空穴占多数的 P 沟道型；还可根据在不施加栅源极电压的情况下器件是否存在导电沟道，将其分为耗尽型与增强型。目前市面上 N 沟道增强型的 SiC MOSFET 占多数^[53]，故以此为例进行介绍。

SiC MOSFET 与 Si MOSFET 的结构类似，其横截面如图 2-1 所示。

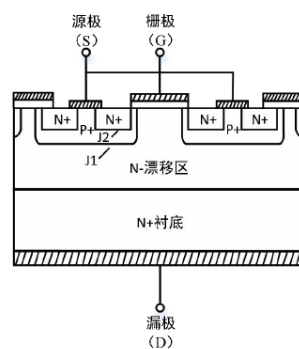


图 2-1 MOSFET 结构截面图

SiC MOSFET 存在三个电极：栅极 G、漏极 D 以及源极 S。如果栅源极上在的电压低于器件的开启阈值电压，漏源极间的 PN 结状态与普通二极管一样处于反向偏置。此时，器件处于截止状态，漏源极之间没有电流通过。只有当栅源极的驱动电压大于阈值电压时，P 区表面的电子浓度超过空穴浓度，使 P 型半导体

反型成 N 型，从而使 PN 结消失，漏源极间开始导电。

2.1.2 SiC MOSFET 静态特性

SiC MOSFET 的静态特性包括输出特性和转移特性。以 Wolfspeed(原 CREE)公司生产的型号 C3M0040120K 为例，其输出特性曲线如图 2-2 所示。器件的输出特性，也称为伏安特性，是在不同栅极电压 V_{GS} 下的一组曲线，反映了漏极电流 I_{DS} 、漏源极电压 V_{DS} 以及栅源极电压 V_{GS} 之间的对应关系。由于 SiC 器件的电子迁移率高及跨导系数小，SiC MOSFET 的输出特性曲线变化相较于硅 MOSFET 更明显。通常当驱动电压 V_{GS} 大于 8V 后，硅 MOSFET 的输出特性曲线基本保持稳定，而在 SiC MOSFET 中，驱动电压 V_{GS} 越高，其导通能力越强，同时考虑防止过高的栅压损坏器件，SiC MOSFET 通常采用 15V 到 20V 的正向驱动电压，这样可以使输出电流达到最大值，降低导通损耗，充分发挥其高频特性。

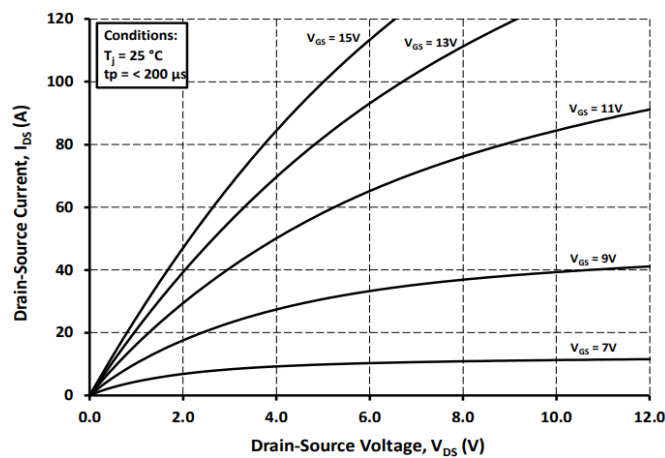


图 2-2 结温 25°C，C3M0040120K 输出特性

根据 SiC MOSFET 的输出特性可将器件的工作状态分为截止区、非饱和区以及饱和区三个部分^[54]。

(1) 截止区：当栅源极电压 V_{GS} 小于开启阈值电压 V_{th} 时，即使漏源极电压 V_{DS} 正向偏置，由于 P 基区与 N 漂移区之间形成的 PN 结处于反向偏置状态，未形成导电通道，漏源极间没有电流流过，SiC MOSFET 表现出高阻态，不导电。

(2) 非饱和区（线性区）：当驱动电路给输入电容充电， V_{GS} 升高，当 V_{GS} 大于开启阈值电压 V_{th} 时，SiC MOSFET 产生导电沟道，器件开始导通。由于导

通后 V_{DS} 迅速下降，且导通压降接近于零，只需要很小的漏源极电压就可以流过一定的漏极电流 I_{DS} 。该区域 V_{DS} 较小，对沟道的影响几乎可以忽略，因此沟道宽度和沟道电子的迁移率几乎不变，故 I_{DS} 与 V_{DS} 几乎成线性关系。

(3) 饱和区：随着 I_{DS} 继续增加，并超过一定阈值，SiC MOSFET 退出非饱和区进入电流饱和区。在这个区域， V_{DS} 的增加导致漏源极电流 I_{DS} 增加，但增加速度减缓。该工作区通常出现于器件短路的情况， V_{DS} 的值远大于正常导通压降，此时器件的功耗较大，因此 SiC MOSFET 不允许长期工作在饱和区。

通过上述分析可知，当 SiC MOSFET 导通时， I_{DS} 会随 V_{GS} 的值变化，二者之间的关系曲线如图 2-3 所示，称为转移特性曲线。 I_{DS} 与 V_{GS} 关系式如(2-1)所示，其中 g_m 记为跨导，是 V_{GS} 对 I_{DS} 的控制能力的一种表述。

$$g_m = \frac{\Delta I_d}{\Delta V_{gs}} \quad (2-1)$$

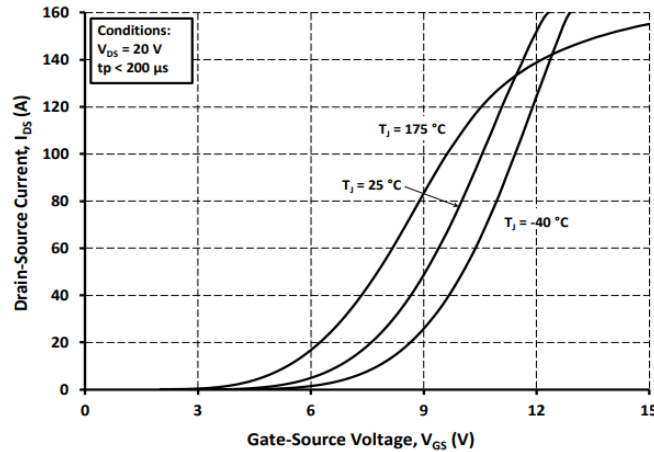


图 2-3 C3M0040120K 转移特性

由 SiC MOSFET 转移特性曲线还能得到其开启阈值电压 V_{th} 。在结温为 25℃ 时，C3M0040120K 的典型阈值电压为 2.7V，随着温度升高，器件的阈值电压逐渐减小，故在设计电路时需注意温度对器件的影响，防止器件损坏。

2.2 SiC MOSFET 等效电路及开关过程分析

2.2.1 SiC MOSFET 等效电路

SiC MOSFET 作为压控型功率半导体器件，主要工作状态通常集中在截止区

和非饱和区。在这两个工作区域，SiC MOSFET 可以被视为一个理想的开关器件，具有快速开关特性和高频特性，能够在瞬间完成开通和关断操作。但在现实中，要使 SiC MOSFET 发挥出最佳性能，需要考虑到器件的结构特性和制作过程引入的寄生参数。这些寄生参数包括寄生电容、寄生电感、漏源极电阻等，会影响 SiC MOSFET 的开关过程，特别是在高频和高压应用中，这些寄生参数会对器件的开关速度、导通损耗、电压波形等产生重要影响。因此，为了更加准确地分析 SiC MOSFET 的开关特性和工作性能，需要建立含寄生参数的等效电路模型，并对器件的开关过程进行详细分析。

SiC MOSFET 的等效电路模型如图 2-4 所示，其中 D、G、S 分别为 SiC MOSFET 的漏极、栅极、源极。 C_{gs} 、 C_{gd} 、 C_{ds} 分别为栅源极、栅漏极和漏源极电容， L_g 、 L_d 、 L_s 分别为栅极、漏极和源极电感， $R_{g(in)}$ 为内部栅极电阻，VD 为二极管^[55]。

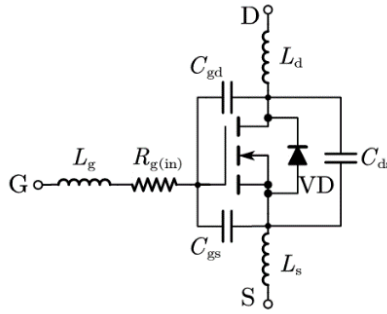


图 2-4 SiC MOSFET 的等效电路模型

SiC MOSFET 开关过程为外部栅极驱动电路向器件极间电容充放电的过程。通常情况下，SiC MOSFET 的数据手册不会直接给出 C_{gs} 、 C_{gd} 和 C_{ds} 的具体参数，反而以输入电容 C_{iss} 、输出电容 C_{oss} 和反向传输电容 C_{rss} 代替，其中输入电容 C_{iss} 与转移电容 C_{rss} 决定 SiC MOSFET 开关时的充放电时间，即决定 SiC MOSFET 的开关速度。SiC MOSFET 各电容之间的换算关系可由公式(2-2)、(2-3)和(2-4)表示。

$$C_{iss} = C_{gs} + C_{gd} \quad (2-2)$$

$$C_{oss} = C_{ds} + C_{gd} \quad (2-3)$$

$$C_{rss} = C_{gd} \quad (2-4)$$

2.2.2 SiC MOSFET 开关过程分析

为了分析 SiC MOSFET 的开关过程，需搭建双脉冲测试电路。双脉冲测试常用于评估功率半导体器件耐受能力和响应特性，其电路结构及等效模型如图 2-5 所示。该电路通过在被测 SiC MOSFET 上施加两个短脉冲电压信号来模拟实际工作条件下的瞬态过压和过电流情况。电路通常包括脉冲发生器、电源、数据采集设备以及控制电路等组件。通过对功率器件进行双脉冲测试，可以帮助工程师评估器件的可靠性和性能，从而指导产品设计和制造过程。

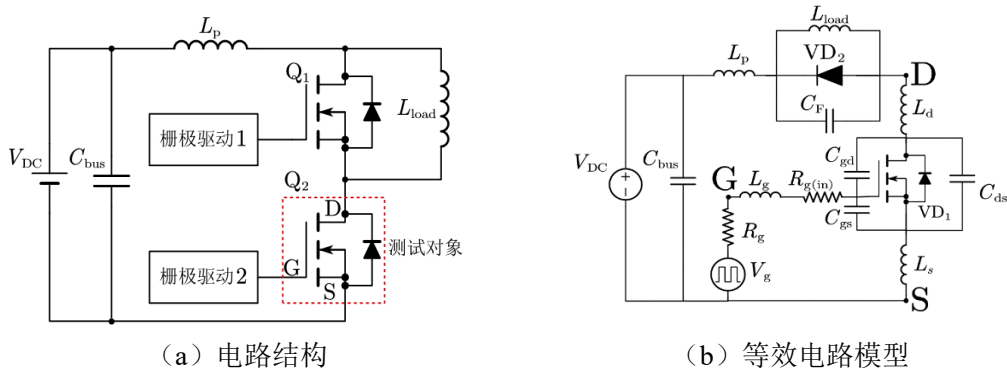


图 2-5 双脉冲测试电路

图 2-5 (a) 中 Q_1 、 Q_2 为 SiC MOSFET， Q_2 为测试对象， V_{DC} 为直流电压源， C_{bus} 为母线支撑电容， L_{load} 为感性负载， L_p 为电路寄生和杂散电感。图 2-5 (b) 中 R_g 为外部驱动电阻， V_g 为驱动 SiC MOSFET 的栅极脉冲电压信号， VD_2 及 C_F 分别为二极管及其寄生电容。为了更直观的体现器件的开关过程，选用合适的阻性负载代替 L_{load} ，在此条件下的 SiC MOSFET 的开关过程分析如下：

(1) 开通过程

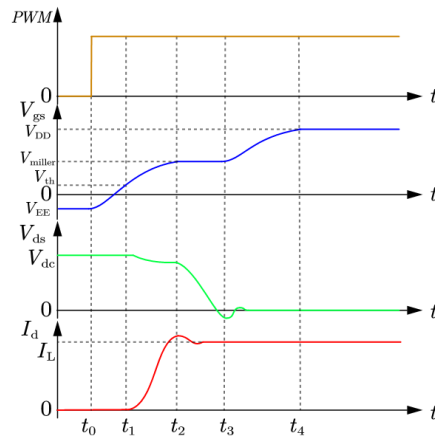


图 2-6 SiC MOSFET 开通过程

SiC MOSFET 开通过程的电流电压波形如图 2-6 所示。该过程主要分为四个阶段：延时阶段、电流上升阶段、电压下降阶段和导通阶段。接下来将对 SiC MOSFET 的开通过程进行详细分析：

1) 延时阶段 (t_0-t_1): t_0 时刻 PWM 信号变为高电平, 栅极驱动输出的电压 V_g 从负压 V_{EE} 变为正压 V_{DD} , 并通过 R_g 、 $R_{g(in)}$ 、 L_g 对输入电容 C_{iss} 进行充电, SiC MOSFET 的栅极电压 V_{gs} 开始上升。在此阶段, 因为 V_{gs} 未达到器件的开启阈值电压 V_{th} , 故器件还处于截止状态, SiC MOSFET 的漏源极电压 V_{ds} 约等于母线电压 V_{dc} , 漏极电流 I_d 等于零。忽略 L_g 的影响, 栅极电压 V_{gs} 可由公式(2-5)表示, 此阶段的保持时间 t_{delay1} 可由公式(2-7)表示。

$$V_{gs}(t) = (V_{DD} - V_{EE}) \left(1 - e^{-(t-t_0)/\tau_{gs}} \right) + V_{EE} \quad (2-5)$$

$$\tau_{gs} = (R_g + R_{g(in)}) C_{iss} \quad (2-6)$$

$$t_{delay1} = t_1 - t_0 = \tau_{gs} \ln \left(\frac{V_{DD} - V_{EE}}{V_{DD} - V_{th}} \right) \quad (2-7)$$

2) 电流上升阶段 (t_1-t_2): t_1 时刻, 栅极电压 V_{gs} 上升至阈值电压 V_{th} , SiC MOSFET 沟道形成开始导通。在此阶段, V_g 继续对 C_{iss} 充电, V_{gs} 持续上升, 漏源极电压 V_{ds} 有下降趋势, 漏极电流 I_d 逐渐上升至负载电流 I_L , 受双脉冲测试电路上桥臂 SiC MOSFET 及其二极管寄生电容充电电流 I_{rr} 影响, I_d 会超过 I_L 并出现电流尖峰 I_{peak} , I_{peak} 可由公式(2-8)表示。

$$I_{peak} = I_L + I_{rr} \quad (2-8)$$

$$I_{rr} = \sqrt{Q_{rr} \cdot \frac{dI_d}{dt} \Big|_{I_d=I_L}} \quad (2-9)$$

$$\frac{dI_d}{dt} = g_m \cdot \frac{i_g}{C_{iss}} \quad (2-10)$$

其中 Q_{rr} 为寄生电容充电电荷量, g_m 为 SiC MOSFET 的跨导, i_g 为栅极电流。将公式(2-10)带入(2-9), 得到 I_{rr} 与 i_g 的关系由公式(2-11)表示。

$$I_{rr} = \sqrt{\frac{g_m Q_{rr} i_g(t_2)}{C_{iss}}} \quad (2-11)$$

由(2-9)和(2-11)可以看出栅极电流 i_g 越大, SiC MOSFET 开启时的漏极电流

尖峰 I_{peak} 也会越大, 故在设计驱动电路时需考虑此参数的影响。此阶段内 I_d 及保持时间 t_{delay2} 分别可由公式(2-12)和(2-13)表示。

$$I_d(t) = g_m(t) \times (V_{gs}(t) - V_{th}) \quad (2-12)$$

$$t_{\text{delay2}} = t_2 - t_1 \approx \frac{C_{iss}(V_{\text{miller}} - V_{th})}{i_{g(\text{av})}} \quad (2-13)$$

其中 i_g 为此过程栅极电流的平均值, V_{miller} 为米勒平台电压。

3) 电压下降阶段 (t_2-t_3): t_2 时刻, 栅极电压 V_{gs} 上升至米勒平台电压 V_{miller} 。在此阶段, 漏极电流 I_d 恢复到负载电流 I_L 并保持不变。漏源极电压 V_{ds} 迅速降低到零, 由于栅漏极电容 C_{gd} 的存在, V_g 需给 C_{gd} 充电, 导致 V_{gs} 被钳位于 V_{miller} 。栅极电流 i_g 和 V_{ds} 分别可由公式(2-14)和(2-15)表示。

$$i_g = \frac{V_{DD} - V_{\text{miller}}}{R_g + R_{g(\text{in})}} \quad (2-14)$$

$$\frac{dV_{ds}}{dt} = -\frac{i_g}{C_{gd}} \quad (2-15)$$

4) 导通阶段 (t_3-t_4): t_3 时刻, 漏源极电压 V_{ds} 降低到零电位。在此阶段, V_g 继续向栅源极电容 C_{gs} 充电, 栅极电压 V_{gs} 从 V_{miller} 持续升高至 V_{DD} , SiC MOSFET 完全开通, 器件进入线性区工作, 漏极电流 I_d 同电压下降阶段一样维持在负载电流 I_L 不变, 此时器件的导通电阻可由 R_{dson} 表示。

(2) 关断过程

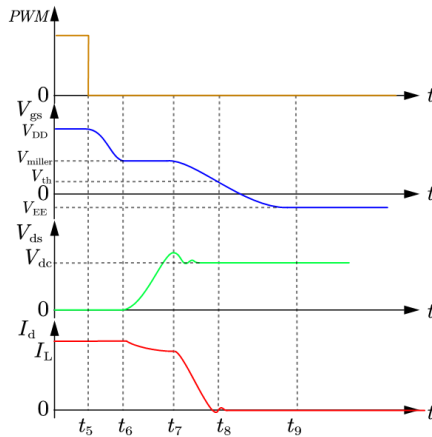


图 2-7 SiC MOSFET 关断过程

SiC MOSFET 关断过程的电流电压波形如图 2-7 所示。该过程主要分为四个

阶段：延时阶段、电压上升阶段、电流下降阶段和关断阶段。接下来将对 SiC MOSFET 的开通过程进行详细分析：

1) 延时阶段 (t_5-t_6): t_5 时刻 PWM 信号变为低电平, 栅极驱动输出的电压 V_g 从正压 V_{DD} 变为负压 V_{EE} , 并通过 R_g 、 $R_{g(in)}$ 、 L_g 对输入电容 C_{iss} 进行放电, SiC MOSFET 的栅极电压 V_{gs} 开始下降。在此阶段, 因为 V_{gs} 未达到米勒平台电压 V_{miller} , 故器件还处于非饱和状态, SiC MOSFET 的漏极电流 I_d 等于负载电流 I_L , 漏源极电压 V_{ds} 等于零。忽略 L_g 的影响, 栅极电压 V_{gs} 和此阶段的保持时间 t_{delay3} 可分别由公式(2-16)和(2-17)表示:

$$V_{gs}(t) = V_{DD} - (V_{DD} - V_{EE}) \left(1 - e^{-(t-t_5)/\tau_{gs}} \right) \quad (2-16)$$

$$t_{delay3} = t_6 - t_5 = \tau_{gs} \ln \left(\frac{V_{DD} - V_{EE}}{V_{miller} - V_{EE}} \right) \quad (2-17)$$

2) 电压上升阶段 (t_6-t_7): t_6 时刻, 栅极电压 V_{gs} 下降至米勒平台电压 V_{miller} 。在此阶段, V_{gs} 被钳位于 V_{miller} , 漏极电流 I_d 有下降趋势, 漏源极电压 V_{ds} 迅速上升至母线电压 V_{dc} 。

3) 电流下降阶段 (t_7-t_8): t_7 时刻, 漏源极电压 V_{ds} 上升至母线电压 V_{dc} 。在此阶段, 栅源极电容 C_{gs} 继续放电, 栅极电压 V_{gs} 从 V_{miller} 持续降低至阈值电压 V_{th} , 漏极电流 I_d 快速降低至零, 受双脉冲测试电路及 SiC MOSFET 上的杂散和寄生电感影响, 过快的电流变化率在这些电感式产生反电动势并叠加在母线电压 V_{dc} 上, 使得漏源极电压 V_{ds} 过冲并产生震荡, 电压尖峰 V_{peak} 可由公式(2-18)表示:

$$V_{peak} = V_{dc} - (L_p + L_d + L_s) \frac{dI_d}{dt} \quad (2-18)$$

$$\left. \frac{dI_d}{dt} \right|_{V_{ds}=V_{peak}} = g_m \cdot \frac{i_g}{C_{iss}} \quad (2-19)$$

由公式(2-19)可知, 在电压上升阶段减小栅极电流 i_g 可以有效减小电压过冲量, 若 V_{peak} 超过 SiC MOSFET 的绝缘耐受值则会发生击穿损坏器件, 故在设计驱动电路时也需考虑此参数的影响。

4) 关断阶段 (t_8-t_9): t_8 时刻, 栅极电压 V_{gs} 下降到阈值电压 V_{th} , SiC MOSFET 的导电沟道完全关闭, 进入截止区。在此阶段, 栅源极电容 C_{gs} 会继续放电, V_{gs} 从 V_{th} 持续降低至 V_{EE} , 漏极电流 I_d 等于零, 漏源极电压 V_{ds} 维持在母线电压 V_{dc}

附近。在 t_9 时刻 V_{gs} 到达 V_{EE} ，器件完全关断。

2.3 电路参数对开关过程的影响

通过上文的分析可知 SiC MOSFET 本身和其所在电路的部分参数会对器件的开关过程产生一定的影响。本节将分析电路参数 C_{gs} 、 C_{gd} 、 L_p 以及 R_g 对 SiC MOSFET 开关的影响，同时通过仿真和硬件实验对其进一步说明。

2.3.1 仿真及硬件平台

本文仿真及硬件实验所采用的 SiC MOSFET 均为 Wolfspeed（原 CREE）公司的 C3M0040120K 型号器件，其输出特性曲线和转移特性曲线在前文均已介绍，器件的基本电气参数如表 2-1 所示：

表 2-1 C3M0040120K 基本电气参数

电气参数	数值
额定电压 V_{ds}	1200V
额定漏极电流 I_d	66A
最大/最小栅源极电压 V_{gs}	-8V/+19V
阈值电压 V_{th}	2.7V
输入电容 C_{iss}	2900pF
输出电容 C_{oss}	103 pF
转移电容 C_{rss}	5 pF
内部栅极电阻 R_g (in)	3.5Ω
导通电阻 R_{dson}	40mΩ

所采用的仿真软件为 Linear Technology（现在的 ADI）公司开发的 LTspice，其具有强大的电路仿真功能，能够对各种类型的电路进行模拟，包括模拟电路、数字电路和混合信号电路等，并支持多种元件模型和自定义元件模型。由于其功能强大、易于使用且免费，LTspice 被广泛应用于教育、科研和工程设计领域。

使用 LTspice 根据图 2-5（a）搭建的双脉冲电路仿真如图 2-8 所示。

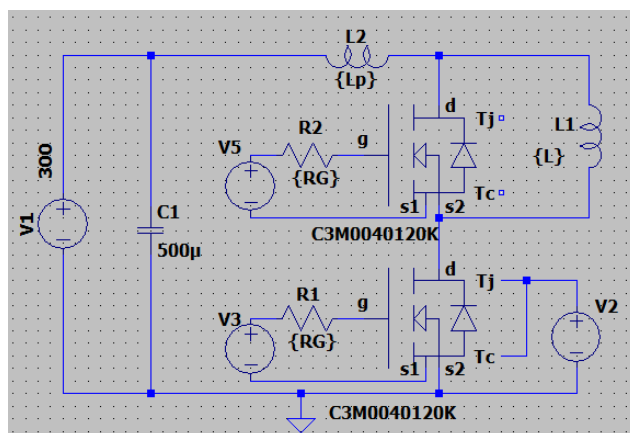


图 2-8 双脉冲电路仿真

为了得到更符合实际的实验数据，搭建双脉冲测试硬件平台：采用 DSP 产生 PWM 信号给栅极驱动芯片，进而驱动 SiC MOSFET，栅极驱动芯片为 TI 公司 UCC21750。硬件实验平台如图 2-9 所示。



图 2-9 双脉冲电路硬件实验平台

双脉冲测试电路中下桥臂的 SiC MOSFET 为测试对象，利用合适的阻性负载代替电感连接上桥臂 SiC MOSFET 的漏源极。实验过程中上桥臂保持关断状态，利用 PWM 信号控制栅极驱动器驱动被测 SiC MOSFET 开通和关断，即可观察其在各种电路参数下的开关过程。

2.3.2 栅源极电容对 SiC MOSFET 开关过程的影响

为研究栅源极电容 C_{gs} 对 SiC MOSFET 开关过程的影响，用 LTspice 搭建双

脉冲电路仿真，并在被测 SiC MOSFET 栅源极间并联一个小电容，通过改变此电容的容值来模拟不同的 C_{gs} 进行开关测试。仿真测试的条件为：母线电压 $V_{dc}=300V$ ，驱动电阻 $R_g=5\Omega$ ，栅极驱动电压 $V_{EE}=-2V$ 、 $V_{DD}=+18V$ ，负载电感 $L_{load}=5\mu H$ ，寄生电感 $L_p=50nH$ 。因 SiC MOSFET 的 C_{gs} 为纳法级别，故选择 $C_{gs}=1nF$ 、 $C_{gs}=5nF$ 以及 $C_{gs}=10nF$ 进行对比实验。测试结果的 SiC MOSFET 电压和电流波形如图 2-10 所示，其中绿蓝红色曲线分别对应 1nF、5nF 和 10nF，图从上到下依次为 SiC MOSFET 的栅极电压 V_{gs} 、漏源极电压 V_{ds} 以及漏极电流 I_d 波形。

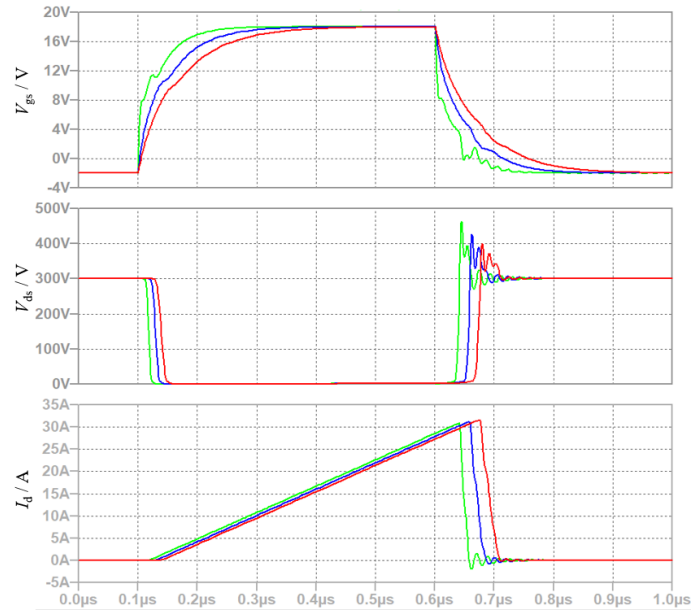
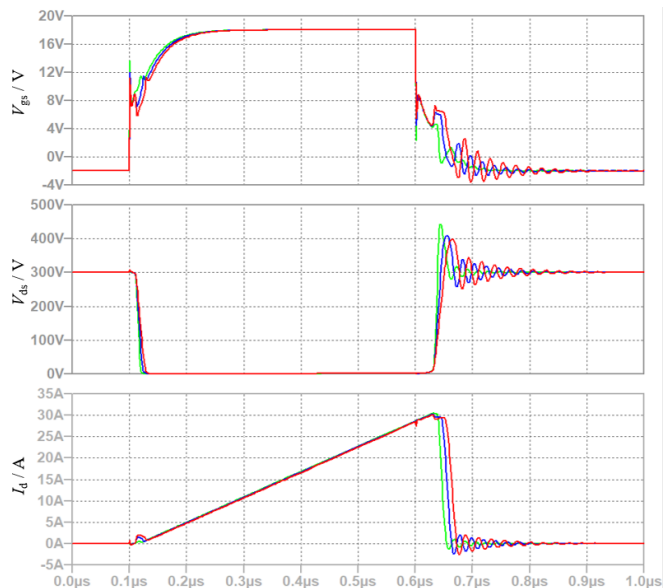


图 2-10 不同 C_{gs} 对 SiC MOSFET 开关过程影响

通过对比实验波形，可见随着 C_{gs} 的增大，SiC MOSFET 的 V_{gs} 、 V_{ds} 以及 I_d 的波形都会后移，表明 C_{gs} 的大小会影响器件的开关速度，且 C_{gs} 越大，器件开关速度越慢。同时增大 C_{gs} 还能降低器件关断过程中的电压过冲 V_{peak} ，降低 SiC MOSFET 的电压应力。

2.3.3 栅漏极电容对 SiC MOSFET 开关过程的影响

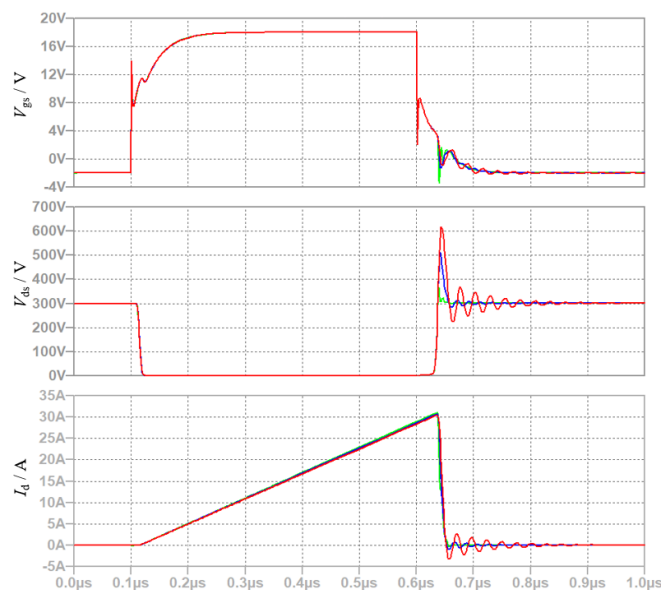
通过在被测 SiC MOSFET 栅漏极间并联一个小电容模拟不同的 C_{gd} 进行开关测试，实验条件同上。因 SiC MOSFET 的 C_{gd} 为皮法级别，故选择 $C_{gd}=10pF$ 、 $C_{gd}=50pF$ 以及 $C_{gd}=90pF$ 进行对比实验。测试结果的电压和电流波形如图 2-11 所示，其中绿蓝红色曲线分别对应 $C_{gd}=10pF$ 、 $C_{gd}=50pF$ 以及 $C_{gd}=90pF$ 。

图 2-11 不同 C_{gd} 对 SiC MOSFET 开关过程影响

因 SiC MOSFET 的 C_{gd} 为 pF 级别，故适当改变 C_{gd} 对 SiC MOSFET 整体的开关过程影响较小。实验结果显示，随着 C_{gd} 的增加，SiC MOSFET 开关速度减慢，器件关断的漏源极电压尖峰降低，但整体效果没有改变 C_{gs} 明显。

2.3.4 功率回路寄生电感对 SiC MOSFET 开关过程的影响

L_p 对 SiC MOSFET 开关过程影响如图 2-12 所示，测试条件同上绿蓝红色曲线分别对应 $L_p=10\text{nH}$ 、 $L_p=60\text{ nH}$ 以及 $L_p=110\text{nH}$ 。

图 2-12 不同 L_p 对 SiC MOSFET 开关过程影响

从实验结果看出,随着 L_p 的增加, V_{peak} 有明显升高。 L_p 对 SiC MOSFET 开关过程中 V_{gs} 和 I_d 波形影响较小,几乎不影响器件的开关速度。由前文对 SiC MOSFET 开关过程分析可知 L_p 是造成关断过电压的主要原因,故降低 L_p 可减小 SiC MOSFET 的电压应力。

2.3.5 驱动电阻对 SiC MOSFET 开关过程的影响

为了更加准确地分析栅极电阻 R_g 对 SiC MOSFET 的开关过程的影响,利用所搭建的双脉冲硬件平台,将 R_g 分别设置为 5Ω 、 10Ω 、 15Ω 以及 20Ω ,进行硬件实验,测试 SiC MOSFET 开通和关断波形。因 SiC MOSFET 的正常使用环境中,需考虑器件的导通损耗,较大的 R_g 产生较高的开关损耗,从而导致器件温升增大,同时还会影响 SiC MOSFET 的高频特性。正常工况中 R_g 不会高于 20Ω ,故不考虑测试更大的 R_g 。

为加快器件关断速度,在 R_g 两端反并联一个肖特基二极管,为输入电容放电提供一个更低阻抗的回路。实验的母线电压设为 $100V$,去除感性负载,在上桥臂 SiC MOSFET 漏源极间并联合合适大小的电阻来模拟带载情况,利用短脉冲驱动下管开关进行实验。

为了方便对比分析,对实验波形进行整合,得到 SiC MOSFET 在是否带载和不同栅极电阻的情况下,开通过程栅极电压 V_{gs} 和漏源极电压 V_{ds} 波形分别如图 2-13、图 2-14 所示。

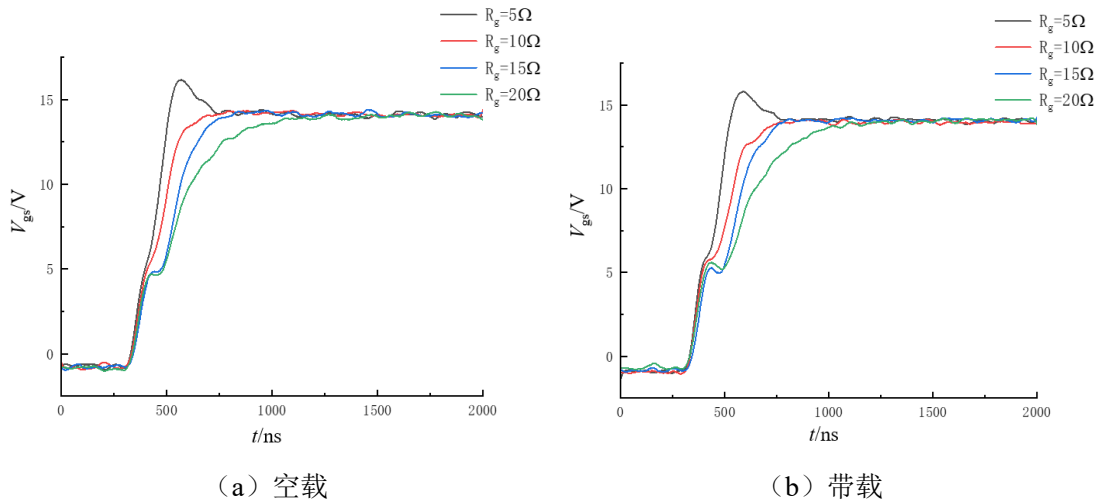
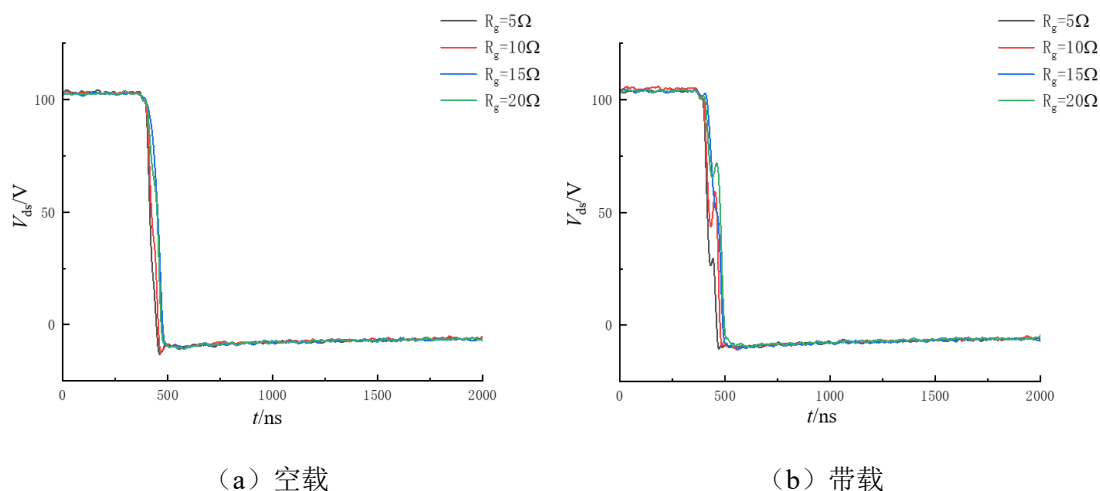
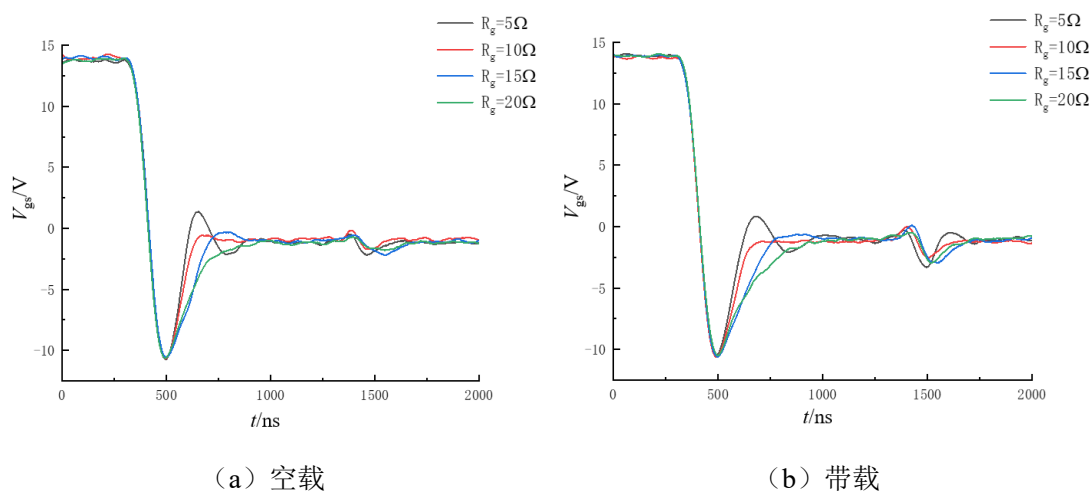


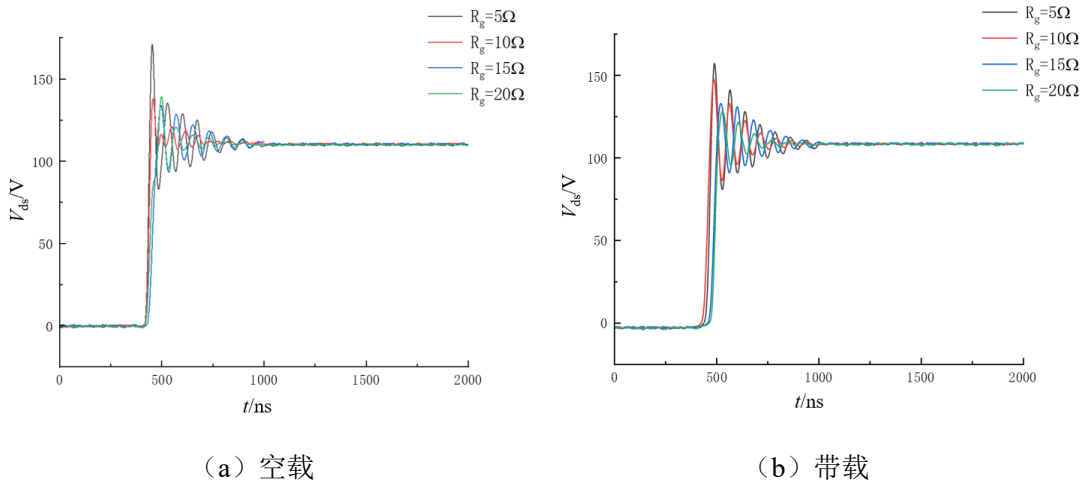
图 2-13 不同栅极电阻下开通过程栅极电压 V_{gs} 波形

图 2-14 不同栅极电阻下开通过程漏源极电压 V_{ds} 波形

实验结果显示, 随着栅极电阻 R_g 的增加, 栅极电压 V_{gs} 的斜率会减小, SiC MOSFET 的开通时间也会相应地增加。如果栅极电阻过小, 会导致较大的栅极电流变化率, 作用在驱动回路和 SiC MOSFET 的寄生电感上, 当 V_{gs} 达到驱动电压 V_{DD} 后, 由于电感上的电流不能突变并叠加在驱动电压 V_{DD} 上, 就会导致 V_{gs} 上出现电压尖峰, 严重的情况会导致器件损坏。图 2-13、图 2-14 还显示, 在 SiC MOSFET 开通过程中, 器件带载会导致 V_{gs} 停留在米勒平台电压上的时间长于空载情况。

SiC MOSFET 在关断过程中, 是否带载和不同栅极电阻情况下的栅极电压 V_{gs} 和漏源极电压 V_{ds} 波形分别如图 2-15 和图 2-16 所示。

图 2-15 不同栅极电阻下关断过程栅极电压 V_{gs} 波形

图 2-16 不同栅极电阻下关断过程漏源极电压 V_{ds} 波形

实验结果显示, 在 SiC MOSFET 关断过程中, 随着栅极电阻 R_g 的增加, 当栅极电压 V_{gs} 达到最低点后, 其恢复速度有较明显的差异, R_g 越大恢复速度越慢, 由于实验电路在 R_g 两端反并联了一个肖特基二极管, 故 SiC MOSFET 在关断前期, 输入电容 C_{iss} 主要通过二极管放电, R_g 对 V_{gs} 波形前期影响较小, 较大的栅极电流变化率 dI_{gs}/dt 作用在寄生电感上, 导致 V_{gs} 上出现负向电压尖峰并震荡的现象。

从图中还可看, 在 SiC MOSFET 关断过程中, 不同的 R_g 还会对器件的漏源极电压 V_{ds} 变化产生影响, 由于功率回路中同样存在寄生电感 L_p , 关断时较大的漏源极电流的变化率 dI_d/dt 也会使 V_{ds} 产生电压尖峰和震荡现象, 且 R_g 越小, 器件关断速度越快, 电流变化率 dI_d/dt 越大, 则 V_{ds} 的电压尖峰越大, 当 V_{ds} 超过器件的额定电压, 则可能会击穿器件, 造成设备损坏甚至威胁到操作人员的安全。

通过改变 C_{gs} 、 C_{gd} 、 L_p 以及 R_g 的仿真和硬件实验的结果可以得出, C_{gs} 会影响器件栅极电压 V_{gs} 变化速度从而影响开关速度; C_{gd} 因为数量级很小, 对器件的开关过程影响较小; L_p 是造成关断过电压的主要原因, L_p 越大, 则器件关断时漏源极电压尖峰也会越大; R_g 对 SiC MOSFET 开关速度有较强的可控性, 同时对器件的电压和电流应力也有较强控制作用。在设计 SiC MOSFET 的驱动电路时, 需综合考虑这些参数对器件开关过程的影响, 在保证器件安全工作的前提下, 最大的发挥出其优势特性, 以提高电路的性能及可靠性。

2.4 SiC MOSFET 短路特性

2.4.1 SiC MOSFET 短路类型

SiC MOSFET 的短路类型按故障发生时器件的开关状态可分为两类：1 硬开关故障(Hard Switching Fault, HSF)；2 负载短路故障(Fault Under Load, FUL)^[56]。

HSF 指的是 SiC MOSFET 在开通前，其漏源极的电压较高，且回路中阻抗较小，当器件开通则立即发生短路，类似的情况如串扰引起的 SiC MOSFET 误开通或器件损坏导致的桥臂直通。FUL 指 SiC MOSFET 在正常工作且完全开通后，由于外部发生故障导致其漏源极电流迅速增加，达到短路状态，类似的状况有相间短路、对地短路等。以理想状态下的单相全桥电路为例，如图 2-17 所示，正常工作时上下管开关状态属于互补状态，即若 Q_1 导通则 Q_2 关断，反之亦然。

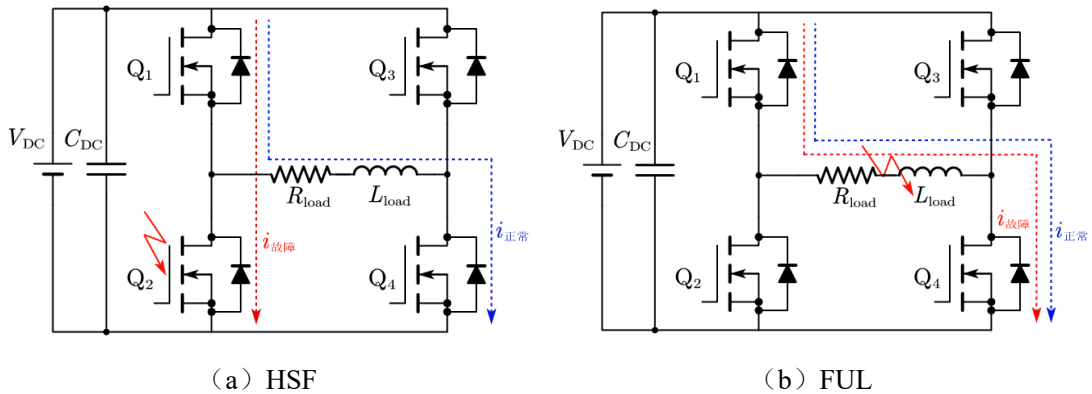


图 2-17 单项全桥的短路类型

取单相全桥电路某一工作状态进行分析，例如如图 2-17 (a) 中 Q_1 、 Q_4 处于开通状态， Q_2 、 Q_3 处于关断状态，电流流向如图中蓝线所示，处于正常运行状态。若此时 Q_2 误开通，则 Q_1 、 Q_2 会形成桥臂直通，短路电流如图中红线所示。其中 Q_2 导通前其漏源极压降约等于母线电压 V_{DC} ，且短路回路中阻抗约等于零， Q_2 一开通就发生 HSF。若 Q_2 没有误开通，但负载 R_{load} 和 L_{load} 由于某些原因短路，此时 Q_1 、 Q_4 同样形成桥臂直通，短路电流如图 2-17 (b) 中红线所示，因故障发生前 Q_1 、 Q_4 已经完全开通，故 Q_1 、 Q_4 发生 FUL。

为分析 SiC MOSFET 短路特性，同样采用双脉冲测试电路进行实验。用于短路测试的双脉冲电路等效拓扑结构如图 2-18 所示，其中 L_{sc} 为短路时拓扑等

效电感。

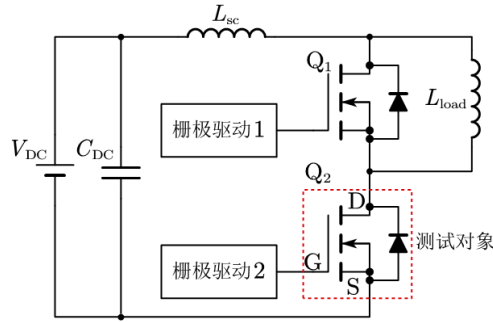


图 2-18 短路测试的双脉冲电路等效拓扑

测试前需保持栅极驱动 1、2 输出低电平。用短粗铜棒代替负载电感 L_{load} ，此时测试对象 Q_2 漏源极电压 V_{ds} 约等于母线电压 V_{DC} ，当栅极驱动 2 输出高电平时，由于主回路阻抗较小， Q_2 即发生 HSF；用合适的阻性负载代替 L_{load} ，让栅极驱动 2 输出高电平，使 Q_2 处于开通状态并保持，当栅极驱动 1 输出高电平使 Q_1 开通，就可让 Q_2 实现 FUL。

2.4.2 SiC MOSFET 硬开关故障过程分析

当 SiC MOSFET 发生 HSF 时，其短路阻抗较小，回路的电感值通常只有零点几微亨，所以短路时电流变化率较大，其漏源极电流能迅速超过器件的额定值，造成严重的短路。SiC MOSFET 发生 HSF 过程可分为五个阶段，其电压电流波形如图 2-19 所示。

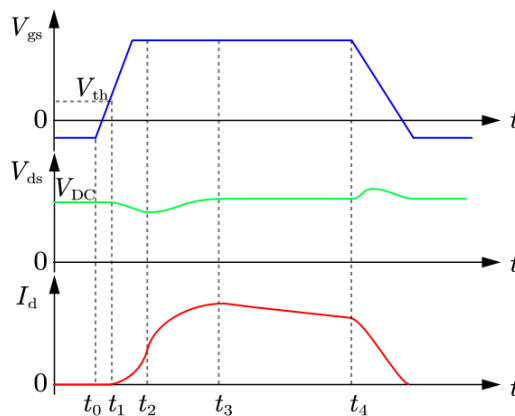


图 2-19 HSF 波形

第一阶段 (t_0-t_1): t_0 时刻，栅极驱动器输出高电平，栅极电压 V_{gs} 开始升高，

在 V_{gs} 未到达开通阈值 V_{th} 之前, 器件处于截止状态, 漏源极电压 V_{ds} 约等于母线电压 V_{DC} , 漏极电流 I_d 约等于零。

第二阶段 (t_1-t_2): t_1 时刻, V_{gs} 达到阈值电压 V_{th} , 器件开始导通, 短路发生。随后 I_d 加速上升, 过大的 I_d 使得其结温不断升高, 由于 SiC MOSFET 导通电阻与结温正相关, 也将不断增加, 所以 di/dt 在 t_2 时刻达到一个最大值之后降低。同时过大的 di/dt 在短路等效电感 L_{sc} 上产生电压, 导致 SiC MOSFET 的 V_{ds} 下降。

第三阶段 (t_2-t_3): 随着 di/dt 的不断降低, I_d 增长速度逐渐减慢, 在 t_3 时刻达到电流最大值。此过程中还伴随着 V_{ds} 上升至 V_{DC} 附近。

第四阶段 (t_3-t_4): 加载在 SiC MOSFET 上的 V_{ds} 和 I_d 产生较大的功率, 以热能的形式损耗使得器件结温迅速升高, 导致沟道载流子迁移率降低, di/dt 变为负数, I_d 下降。

第五阶段 t_4 之后: 若短路保护及时动作, 驱动 SiC MOSFET 关断, 则 I_d 会迅速下降, 同时伴随着因 di/dt 作用在 L_{sc} 上引起的 V_{ds} 电压上升, 直至 SiC MOSFET 完全关断。

2.4.3 SiC MOSFET 负载短路故障过程分析

SiC MOSFET 发生 FUL 时的电压电流波形如图 2-20 所示, 其过程也分为五个阶段

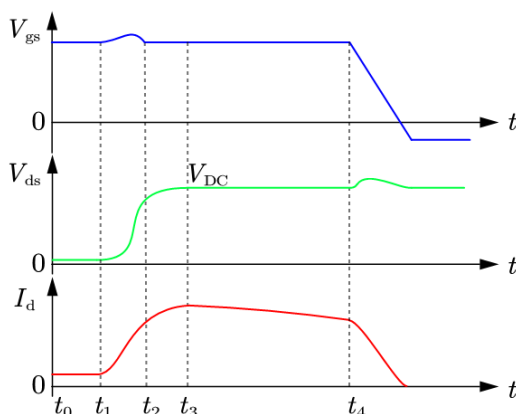


图 2-20 FUL 波形

第一阶段 (t_0-t_1): SiC MOSFET 正常工作且处于完全导通状态, 其 V_{gs} 为

高电平， V_{ds} 为器件的正向导通压降， I_d 为正常的负载电流。

第二阶段 (t_1-t_2): t_1 时刻短路发生， I_d 迅速上升至饱和电流， V_{ds} 也迅速上升至 V_{DC} 附近，由于 di/dt 作用在 L_{sc} 上，使得 V_{ds} 比 V_{DC} 小，同时较大的漏源极电压变化率 du/dt 会产生位移电流对米勒电容充电，造成 V_{gs} 出现电压尖峰。

第三、四、五阶段 t_2 之后：同 HSF，不再赘述。

2.5 本章小结

本章首先介绍了 SiC MOSFET 的结构和工作原理及其静态特性，通过建立器件的等效电路来分析其动态特性（开关过程），通过 LTspice 仿真软件和硬件平台搭建了双脉冲测试电路，对不同电路参数如 C_{gs} 、 C_{gd} 、 L_p 以及 R_g 对 SiC MOSFET 开关过程的影响进行了仿真和硬件实验，并其结果进行分析。此外，还分析了 SiC MOSFET 的短路类型及其短路过程。本章为后续章节设计 SiC MOSFET 电机控制器和优化 SiC MOSFET 的保护提供理论和实验基础。

第3章 SiC MOSFET 电机控制器设计

由于 SiC MOSFET 具有较高的开关频率和功率密度的特点，其在电动汽车领域越来越备受关注。本章将设计一款适用于内置式永磁同步电机（Interior Permanent Magnet Synchronous Motor,IPMSM）作为驱动的电动汽车 SiC MOSFET 电机控制器。首先，提出了电机控制器总体架构并对器件进行选型，在前文的理论和实验基础上，设计了 SiC MOSFET 的驱动电路和电机控制器的检测、保护以及电源等电路，以 TI 公司的型号为 TMS320F28335 的 DSP 作为主控芯片，完成了电机控制器主程序、矢量控制程序以及上位机程序的编写。最后搭建了一台 10kW 的车用 SiC MOSFET 电机控制器样机以及测试平台，对所设计的电机控制器进行测试，通过对实验结果的分析，进一步验证了该 SiC MOSFET 电机控制器设计的有效性。

3.1 SiC MOSFET 电机控制器总体架构

本文所设计的 SiC MOSFET 电机控制器硬件结构框图如图 3-1 所示。主要包括：逆变电路（主电路）、SiC MOSFET 驱动电路、母线电压和电机转速相电流以及逆变器温度的检测电路、电机控制器保护电路、控制电路以及电源电路等。

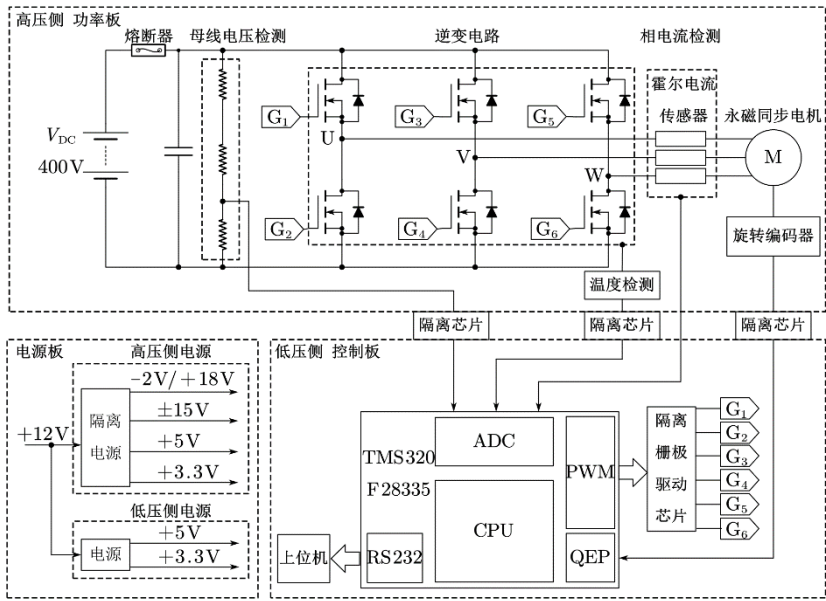


图 3-1 SiC MOSFET 电机控制器硬件结构框图

SiC MOSFET 电机控制器整体技术指标参数如表 3-1 所示

表 3-1 SiC MOSFET 电机控制器参数

电气参数	数值
母线电压	400V
逆变器额定功率	10kW
逆变器开关频率	10kHz—50 kHz（随软件控制）
微控制器	TMS320F28335
保护电路	过载、过压、欠压、超温、过流
位置环路	QEP
通讯协议	RS232

3.2 SiC MOSFET 电机控制器硬件设计

3.2.1 关键器件选型

电机控制器的最大功率、效率以及电压等关键参数主要由其所使用功率器件的性能决定^[57]。在对 SiC MOSFET 选型时，重点需考虑其额定电压和额定漏极电流的大小。

由前文功率回路寄生电感对 SiC MOSFET 开关过程影响分析可知，在器件关断时，其漏源极上会出现很大的电压尖峰，严重情况下的会超过母线电压一倍多。在母线电压为 400V 的基础上，需选用更高耐压等级的 SiC MOSFET 以提供一定的漏源极电压冗余，防止损坏器件。经过综合考虑，选择耐压等级为 1200V 的 SiC MOSFET。因所设计电机控制器额定功率 P_{out} 为 10kW，母线电压 $V_{DC}=400V$ ，假设逆变器输出效率 η 为 90%，取 0.9 作为功率因数 $\cos \phi$ 可由公式(3-1)得出母线电流 $I_{DC}=30.86A$ ，在考虑一定冗余后，最终选择 Wolfspeed（原 CREE）公司的 C3M0040120K 型号器件，其在结温为 100℃ 时，仍具有 48A 连续漏极电流。器件 C3M0040120K 的基本电气参数在上文表 2-1 已经给出。

$$I_{DC} = \frac{P_{out}}{\eta \cdot U_{DC} \cdot \cos \phi} \quad (3-1)$$

电机控制器的母线电容具有平滑输出电压、降低谐波、改善功率因数、缓冲电流脉冲等作用，随着 SiC MOSFET 等高频开关器件在电机控制器中的应用，传统的电解电容已经不能满足设计所需，且其在高温下会有一定安全隐患。

SiC MOSFET 电机控制器对母线电容的耐压等级、充放电速度以及功率密度要求较高。利用具有高稳定性、低损耗、高绝缘性、体积小重量轻等优点的聚丙烯薄膜电容（Polypropylene film capacitors, CBB）作为电机控制器的母线电容已成为发展趋势。故采用单个容量为 $20\mu\text{F}$ ，耐压为 600V 的 CBB 进行多个并联，以满足减小电机控制器电压纹波的要求，母线电容的容量可通过公式(3-2)进行计算。

$$C_{\text{DC}} = \frac{P_{\text{max}}}{4fU_{\text{DC}}\Delta U_{\text{DC}}} \quad (3-2)$$

其中 P_{max} 为电机控制器最大输出功率， f 为 SiC MOSFET 开关频率， U_{DC} 为直流母线电压， ΔU_{DC} 为母线纹波电压。

3.2.2 SiC MOSFET 驱动电路设计

近年来，SiC MOSFET 驱动电路朝着高度集成、高效率、高频率、高速度、高可靠性和高稳定性的方向不断发展，以满足不断增长的电力电子应用需求。由于电机控制器的控制电路通常输出逻辑信号的电压为 3.3V 或 5V ，且输出电流较小，只有毫安级别，无法直接驱动 SiC MOSFET。因此，需要在控制电路和 SiC MOSFET 之间增加驱动电路，以更好地发挥 SiC MOSFET 的全部性能。

为满足 SiC MOSFET 的驱动需求，本文选用 TI 公司生产的适用于电动汽车电机控制器的隔离式单通道栅极驱动器，型号为 UCC21750。该驱动器电气隔离电压高达 5.7kVRMS ，拉电流和灌电流均可达 10A ，最大驱动电压（ $V_{\text{DD}}-V_{\text{EE}}$ ）可达 33V 。此外，其还具备退饱和保护、有源米勒钳位、故障软关断和欠压保护等功能，并集成了单路具有 PWM 输出的隔离式模拟传感器，UCC21750 的功能框图如图 3-2 所示。

为了提高系统的安全性和可靠性，驱动芯片低压侧和高压侧存在电气隔离，使功率回路与控制回路不共地。隔离功能可以有效防止高压侧的噪声、干扰或故

障对低压侧的影响，同时保护低压侧的电路和控制器不受高压侧的电气威胁。这种隔离可以降低系统中的地回路干扰和减少电气冲击，提高整个系统的安全性和稳定性，同时保护操作人员免受高电压的危险。

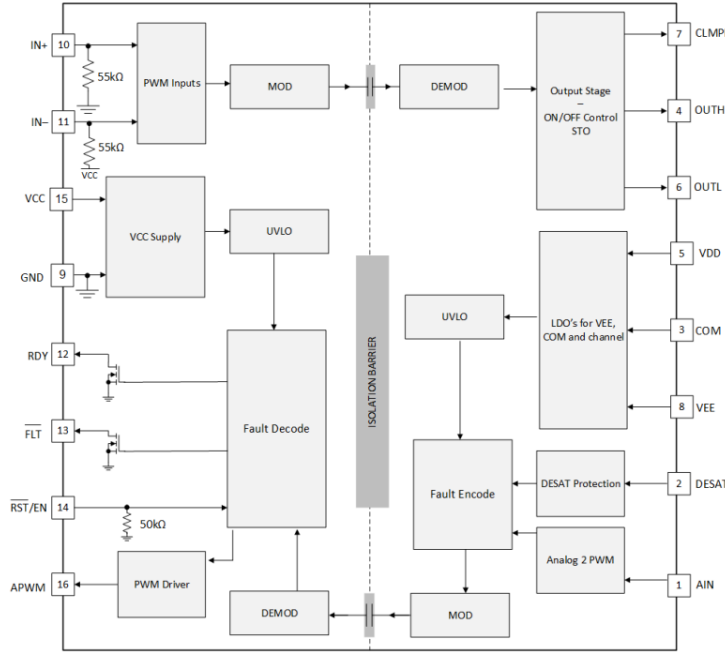


图 3-2 UCC21750 的功能框图

由前文分析可知，SiC MOSFET 的输入和输出电容较小，驱动电路的参数变化对器件的开关性能会产生较大影响。其次，SiC MOSFET 的栅极耐压和阈值电压相较于传统器件更低，这增加了驱动电路在工作过程中产生震荡或串扰的风险，可能导致栅源极氧化层的击穿或器件的误导通，从而严重影响系统的可靠性和稳定性。因此，在设计 SiC MOSFET 的驱动电路时，需要综合考虑这些因素，并采取相应的措施来确保系统的稳定运行。

为防止驱动电路发生振动，需保证该回路的阻尼比大于 1，即

$$R_g + R_{g(in)} \geq 2 \sqrt{\frac{L_g + L_{gp}}{C_{iss}}} \quad (3-3)$$

$$L_{gp} = 2X \left(\ln \frac{2X}{W} + 0.5 + 0.2235 \frac{W}{X} \right) \quad (3-4)$$

其中 L_{gp} 为驱动电路 PCB 的寄生电感， X 和 W 分别为 PCB 导线的长度和宽度。

此外，为防止 SiC MOSFET 产生过高的开关损耗造成器件损坏，其栅极电阻 R_g 不能设置过大，通常小于 20Ω 。同时还需兼顾器件开关速度对电压和电流

尖峰的影响，以及栅极驱动器最大驱动电流限制等问题。实际运用中，通常需进行大量双脉冲测试，以选取合适的 R_g 值。C3M0040120K 内部栅极电阻 $R_{g(in)} = 3.5\Omega$ ，经综合考虑，此处 R_g 取 5Ω 。

在逆变电路中，由于寄生参数的影响，常常出现串扰问题。当任意一个 SiC MOSFET 开关产生较大的电压变化率，作用在同一桥臂中另一个器件的米勒电容上时，会导致其栅极电压波动。如果栅极电压超过了阈值电压，则 SiC MOSFET 会因误开通形成桥臂直通，从而引发功率回路的短路。为了防止器件误导通，通常采用负压关断或增加米勒钳位功能，以减小串扰影响。此外，负压关断还能加速器件的关断过程，提高系统的可靠性。

由 SiC MOSFET 的输出特性可知，器件的导通能力随着驱动电压升高而越强。为使器件输出电流达到最大值，降低导通损耗，充分发挥其高频特性，同时防止过高的栅压损坏器件，经综合考虑采用 +18V 与 -2V 的驱动电压。

栅极驱动峰值电流 I_{gmax} 可通过公式(3-5)得出，其中 ΔU_G 为栅极电压最大变化量，经计算栅极驱动器 UCC21750 的 $\pm 10A$ 的拉电流和灌电流完全满足驱动要求，无需外加推挽或其他电路以增强驱动能力。

$$I_{gmax} = \frac{\Delta U_G}{R_g + R_{g(in)}} \quad (3-5)$$

综合考虑前文所述的器件选型、栅极驱动器介绍和驱动参数计算等内容，本文所设计的 SiC MOSFET 驱动电路图如图 3-3 所示。为更直观的展示该电路结构，故并未绘出去耦、旁路及滤波电容等器件，图中红点为电源或其他电路信号连接点。

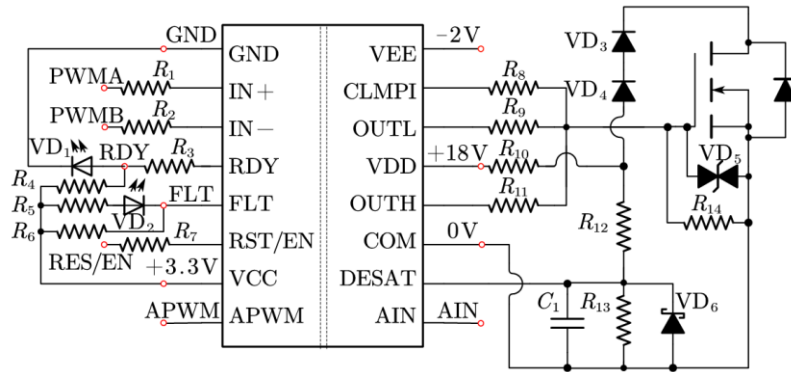


图 3-3 SiC MOSFET 驱动简化电路

在低压侧，DSP 产生互补的 PWMA 和 PWMB 信号传递给栅极驱动器，进而驱动高压侧的 SiC MOSFET 开关。栅极驱动器集成有欠压保护和退饱和保护功能，若任意一侧的供电达不到要求，芯片的内部电路会将 RDY 引脚电位拉低至地电平，并封锁芯片高压侧输出。假如 SiC MOSFET 发生短路，FLT 引脚电位也会被芯片内部电路拉低至地电平，并封锁输出。分别在 RDY 和 FLT 外部电路中加入发光二极管，可以更加直观地观察芯片的工作情况。

在高压侧，OUTH 和 OUTL 为 SiC MOSFET 的驱动回路， R_{11} 为驱动开启电阻， R_9 为驱动关断电阻。为加速器件关断，关断电阻通常很小。此外芯片集成米勒钳位功能，在 SiC MOSFET 关断时，为栅极提供一个低阻抗的放电回路，以减小串扰影响。退饱和保护电路原理及特点会在后续章节详细论述。 R_{14} 是 SiC MOSFET 的放电电阻，其作用是在驱动或其他电路意外停止工作时，对器件的栅极放电并使器件关断。通过在 SiC MOSFET 栅漏极之间增加瞬态抑制二极管 VD_5 ，以抑制因寄生电感造成的栅极电压尖峰，防止器件损坏。

3.2.3 电机控制器检测电路设计

SiC MOSFET 电机控制器的检测电路包括：母线电压检测、电机相电流检测、逆变器温度检测以及电机转子位置检测等。

母线电压检测对于电机控制器的安全性、稳定性、可靠性和效率都具有重要意义，通过检测母线电压可以及时发现电压过低或过高的情况，从而避免出现电路无法正常工作或损害电路元件的情况。所设计的母线电压检测简化电路如图 3-4 所示。

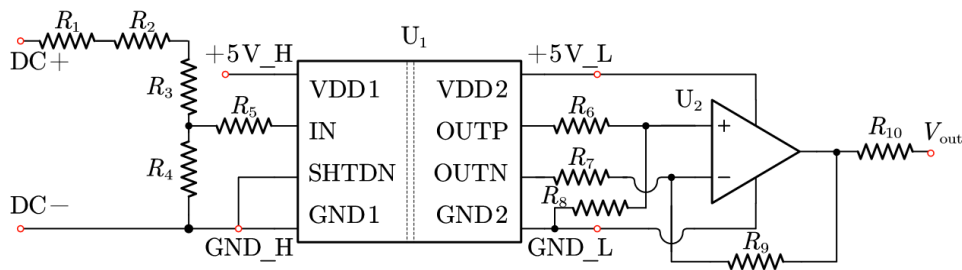


图 3-4 母线电压检测简化电路

母线电压检测电路主要由分压电阻以及运算放大器组成。由于所用 DSP 的

ADC 最高输入电压为 3V，而额定母线电压为 400V，所以需要利用分压电阻降低所采集的电压，再通过运放对该电压信号进行处理，最后传输到控制器的 ADC 端口进行模数转换。电路高低压侧采用 AMC1311 增强型隔离放大器进行电气隔离，其固定增益为 1，输入和输出的额定线性量程为 0V—2V，故需选择合适的分压电阻，将 R_4 上的电压 V_{R4} 控制在 2V 内，即：

$$V_{R4} = \frac{V_{DC} R_4}{R_1 + R_2 + R_3 + R_4} \leq 2V \quad (3-6)$$

考虑到 DSP 的模数转换输入范围为 0V—3V，为了提高电压检测准确率，还需在隔离器件 U_1 后面增加一个运放 U_2 ，并设计一个增益为 1.5 倍的减法电路，其中电阻 R_6 至 R_9 的阻值需满足公式(3-7)。

$$R_8 = R_9 = 1.5R_6 = 1.5R_7 \quad (3-7)$$

SiC MOSFET 电机控制器通过控制电机相电流，进而控制电机转矩大小。为实现对电机相电流的控制，首先需完整检测其三相电流，或者采集某两相电流，再经计算得出第三相。

目前常用于检测相电流方法主要有两种：1) 通过在电机控制器输出端串联电流检测电阻，再采集电阻两端电压利用欧姆定律算出电机的相电流；2) 在电机控制器输出端连接电流传感器，即可得到电机相电流。

前者由于在电路中增加了电阻，会导致电机控制器的效率降低，同时需设计电压检测以及高低压侧隔离电路，此外还要考虑电流检测电阻的功率、发热以及选型等问题。后者采用电流传感器直接测量，基于霍尔效应的电流传感器可实现电气隔离功能，且具有高压侧阻抗小、电流检测精度高和响应速度快等优点，可以简化设计过程。

因电机控制器功率为 10kW，在功率因数为 0.9，输出相电压为 220V 的情况下，由公式(3-8)可算出逆变器额定相电流约为 17A，考虑一定冗余后，选用 LEM 公司型号为 LAH25-NP 的电流传感器，其最大检测电流为 25A。

$$I = \frac{P_N}{3U \cos \varphi} \quad (3-8)$$

所设计的电机相电流检测简化电路如图 3-5 所示。

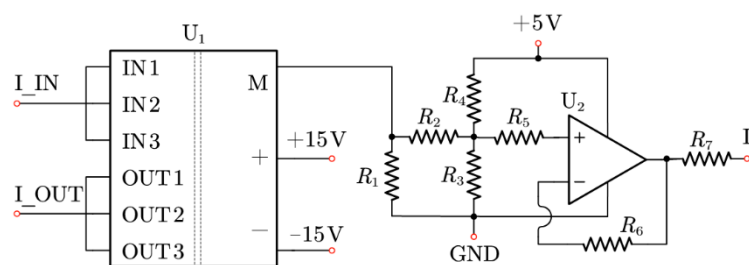


图 3-5 电机相电流检测简化电路

电流传感器 U_1 用于检测电流信号并进行隔离，输入电流与输出电流的比值为 1000:1。利用电阻 R_1 将电流信号转换为电压信号。为了满足电流传感器在供电电压为 $\pm 15V$ 时的要求， R_1 的阻值需要在 67Ω 到 263Ω 范围内。通过计算可知 R_1 两端电压变化范围在 $\pm 1.675V$ 到 $\pm 6.575V$ 之间，该电压峰峰值均超过 $3V$ ，且存在负压的情况，故不能直接连接 DSP 的 ADC 端口。为了减小对原检测电路的影响，通过在 R_1 后端增加阻值较大的分压电阻 R_2 和 R_3 ，并检测 R_3 端的电压，就可以降低采集电压的峰峰值。然后增加电阻 R_4 来利用叠加定理，在 R_3 上叠加一个固定的直流分量，以提高 R_3 端电压大小，从而防止负压损坏 DSP。通过配置电阻阻值，即可将 R_3 端电压调整到 $0V$ 到 $3V$ 内。最后，在该电路中增加电压跟随器，以减小后级电路对该测量电路的影响。

功率器件在工作过程中会产生开关损耗和导通及截止损耗，这些能量将以热能的方式消耗，造成功率器件发热。SiC MOSFET 对工作温度较为敏感，且温度越高，器件老化速度越快，故需要对器件的温度进行监测。

NTC 热敏电阻的阻值可以随温度变化，故采用 NTC 测量 SiC MOSFET 的温度。所设计的温度检测电路通过检测 NTC 两端电压，对其进行隔离和放大后，输出到 DSP 的模数转换端口，进而实现对 SiC MOSFET 的温度监测。该设计简化电路原理图如图 3-6 所示。

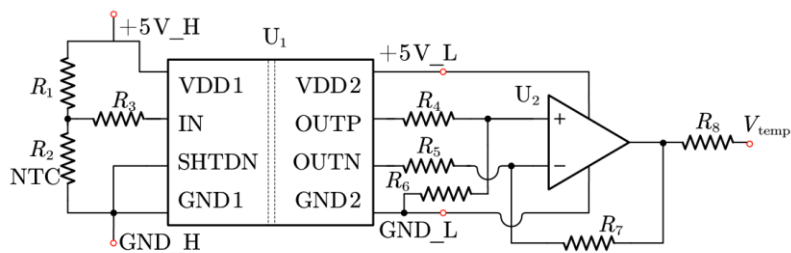


图 3-6 温度检测简化电路

采用 VISHAY 公司型号为 NTCS0603E3472FHT 的 NTC 热敏电阻, 其电阻精度为 $\pm 1\%$, 当温度在 25°C 时, 阻值为 $4.7\text{k}\Omega$ 。通过 AMC1311 增强型隔离放大器对 NTC 两端电压采样并实现电气隔离, 再由运算放大器对信号进行 1.5 倍放大后输出给 DSP, 通过计算 NTC 端电压, 最后经查表即可得知 SiC MOSFET 的实时温度。

在电动汽车上, 检测转子位置可以帮助控制器正确地转换电流坐标和控制脉冲宽度, 以实现所需的运动轨迹或转矩输出。常用的转子位置可以通过霍尔传感器、编码器和旋转变压器等元件进行检测, 也可通过测量电机反电动势进行检测。相较于其它几种方法, 编码器对转子位置测量更精确, 加上所用 DSP 集成有 eQEP 功能, 故选用增量式编码器作为电机转子位置传感器。

增量式编码器通常由一个光电传感器和一个光栅盘(或编码盘)组成。光栅盘上有一系列的透明和不透明的条纹, 光电传感器安装固定部件上, 当光栅盘转动时, 这些条纹会使光线在传感器上产生交替的明暗变化, 从而产生交替的光电信号。光电传感器将光信号转换成电信号, 输出一系列脉冲信号。每个脉冲代表编码盘旋转一个固定的角度。通过计数脉冲的数量, 可以确定旋转角度或位移的变化量。通常, 增量式编码器会输出两路正交的信号, 称为 A 相和 B 相信号。这两路信号的相位差为 90° , 可以用来确定旋转方向和转子的位置。同时还会输出 Z 相信号, 用于标记一个完整的旋转周期或线性位移的起始位置, 即零位。

所设计电机转子位置检测电路主要包括编码器和隔离芯片两部分。因脉冲信号对隔离芯片的响应速度有一定要求, 故选用磁隔离器件。所选用隔离芯片型号为 ADI 公司的 ADUM1201ARZ, 相较于光耦隔离, 其响应速度更快, 通常为纳秒级别。将编码器输出的 A、B 和 Z 信号连接到隔离芯片, 由芯片隔离后并将电平降低至 3.3V 内, 然后接入 DSP 的 QEP 端口即可实时计算出电机转子位置。

3.2.4 电机控制器保护电路设计

电机控制器的保护通常包括过电流保护、过压保护、欠压保护、过温保护以及过载保护等。前三种保护对响应速度要求较高, 为实现保护快速响应, 防止电机控制器和电机及其它器件受损, 通常采用硬件电路对其进行保护。由于在设计

电机及其控制器时通常会考虑一定的参数冗余,因此对于过温以及过载的保护速度要求相较于其他三种较低,为降低成本,可以直接使用软件对其进行保护。

前文已对电机控制器的驱动和检测电路进行分析并设计,在此基础上还需设计过流、过压、欠压保护电路和保护处理电路。因过流、过压和欠压保护电路结构类似,故对其进行统一分析和设计。所设计的过流、过压和欠压保护简化电路和保护处理简化电路如图 3-7 所示。

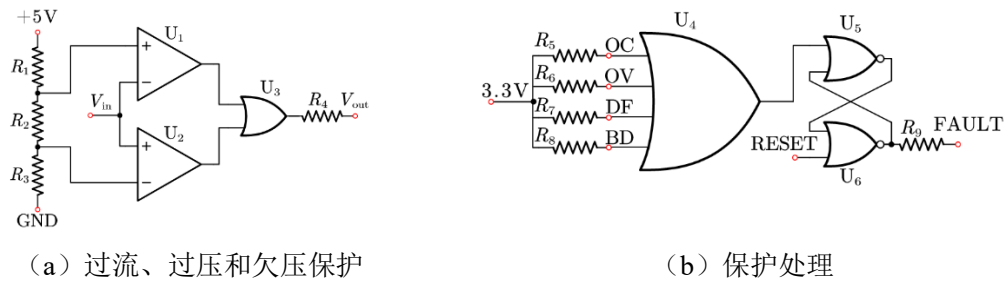


图 3-7 保护简化电路

为满足电机控制器在发生过流、过压和欠压等故障情况下的保护速度要求,将采集到的信号接入比较器,并通过电阻分压设置其上下限值。当故障发生时,由比较器判断并输出故障信号,使用硬件保护能将故障检测时间缩短至 100ns 内。

对于过温以及过载保护,则利用 DSP 对所检测的温度和电流进行处理,若发生的情况较为严重,则由 DSP 输出故障信号。

图 3-7(b)为保护处理电路,或门 U_4 输入分别为过流 OC、过压或欠压 OV、栅极驱动错误 DF、过温过载或程序错误 BD。当其中某个或多个信号为高电平时,则 U_4 输出高电平给 U_5 和 U_6 组成的 SR 锁存器中,将信号锁存后输出到栅极驱动芯片和 DSP,使 SiC MOSFET 关断,以起到保护电机控制器及其他器件的作用。当故障消除后可通过给 RESET 置高电平以复位电机控制器的保护功能。

3.2.5 电机控制器电源电路设计

电动汽车的电机控制器负责将动力电池上的直流电转换为交流电,并将其输出交流电给 IPMSM。在电动汽车上除动力电池为整个汽车提供能量外,通常还存在着为基本电器供电的 12V 电源,故选用 12V 作为电机控制器的辅助电源。在电机控制器的高压侧,需要给驱动电路、检测电路等供电。低压侧同样也需要给驱动电路、检测电路以及微处理器等器件供电。

因电机控制器逆变电路的结构限制,至少需要 4 路隔离电源才能使 6 个 SiC MOSFET 正常开通关断,通常情况下为增加栅极驱动的能力,会设置 6 路隔离电源分别用于驱动每个器件。实现 SiC MOSFET 驱动高压侧供电的方法主要有自举电路和隔离 DC/DC 电源两种。前者结构相对简单,成本低,主要利用电容和自举二极管等器件,使电容电压和电源电压相叠加,为高侧器件提供足够高的驱动电压,以确保其能完全开通,但其无法产生负压。后者直接利用变压器实现电气隔离,其输出电压稳定,安全性较高。综合考虑选用 6 个 12V 输入, -2V/+18V 输出, 功率 1W 的隔离 DC/DC 模块分别为每个 SiC MOSFET 的驱动侧供电。

此外,在高压侧还要为给各类芯片和其他器件供电,故选用 12V 输入, 5V、3.3V 输出的隔离 DC/DC 模块作为电源。

低压侧通过 DC/DC 的方式将 12V 转为 $\pm 15V$ 为电流传感器提供电源,并采用 LDO 将 12V 将至 5V 和 3.3V,为 DSP 和其他芯片以及器件进行供电。

3.3 SiC MOSFET 电机控制器程序设计

3.3.1 矢量控制原理分析

在 SiC MOSFET 电机控制器的程序设计中,选择合适的电机控制算法至关重要。矢量控制(Field Oriented Control,FOC)具有精确控制、高效率、低噪音和高动态性能等优点,在工业驱动、电动汽车、风力发电等领域得到了广泛应用^[58]。

常用的 FOC 系统由转速外环及电流内环组成,其核心思想是将电机相电流通过坐标变换,转换分解为励磁电流 i_d 和转矩电流 i_q 两部分,对于 IPMSM 通常采用 $i_d=0$ 的控制策略,故只需控制 i_q 就可以实现对电机电磁转矩 T_e 进行控制^[59], T_e 可用公式(3-9)表示, IPMSM 的机械运动方程由(3-10)表示。

$$T_e = \frac{3}{2} P_n \psi_f i_q \quad (3-9)$$

$$T_e - T_L = J \frac{d\omega_m}{dt} + B \omega_m \quad (3-10)$$

其中, P_n 为 IPMSM 的极对数, ψ_f 为永磁体磁链, T_L 为负载转矩, J 为转动惯量, B 为阻尼系数, ω_m 为电机的机械角速度。

FOC 通过对检测到的电机转速和电流进行 PI 调节，并通过空间矢量脉宽调制（Space Vector Pulse Width Modulation, SVPWM）策略控制电机控制器的逆变电路，进而实现对电机精准的转速及转矩控制^[60]。由于 IPMSM 属于感性器件，其电流不能突变，故 SVPWM 通过控制的 6 个 SiC MOSFET 按一定规律进行开关，使电机控制器输出三相正弦电流，进而驱动 IPMSM 旋转。

3.3.2 电机控制器程序设计

本文采用型号为 TMS320F28335 的 DSP 作为主控芯片，用于实现 FOC 算法，控制逆变器及其外设，并完成与上位机的数据交换。为提高计算精度和程序的可移植性，采用 IQmath 函数库以实现浮点运算。需要用到 DSP 的主要功能及外设：通用输入输出 GPIO、CPU 定时器、中断系统、数模转换器 ADC、增强型脉宽调制模块 ePWM、增强型正交编码脉冲模块 eQEP、串口通讯 SCI 等。

本文采用 Code Composer Studio 11.0 软件进行 DSP 的程序编写，所设计的电机控制器程序按照功能可划分为用于初始化和执行其他任务的的主程序，以及运行 FOC 算法的中断程序，其流程图如图 3-8 所示。

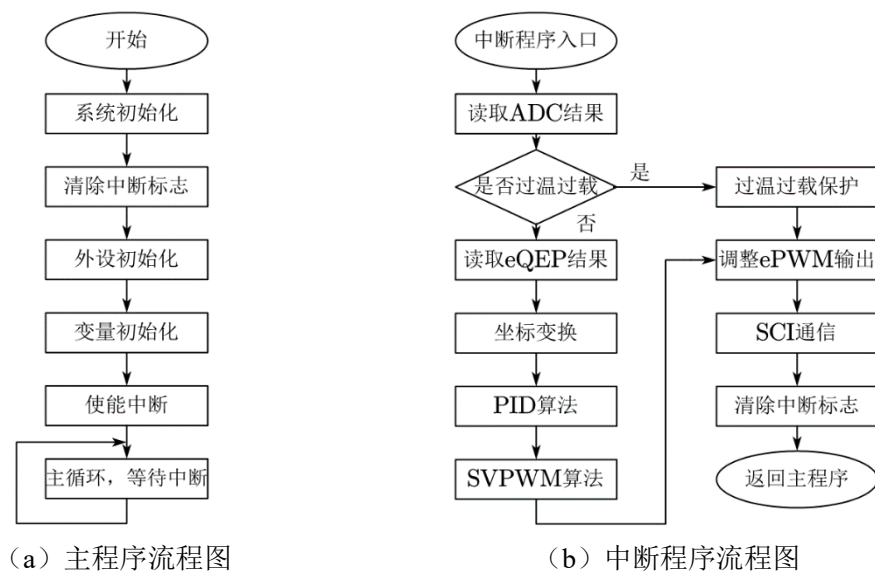


图 3-8 SiC MOSFET 电机控制器程序流程图

主程序的作用是在 DSP 上电后，对所用的各个外设及参数等进行配置，为后续运行中断程序做好准备。通过对 DSP 内部寄存器进行配置，即可完成对 GPIO、定时器、中断、ADC、ePWM、eQEP、SCI 等所需功能的初始化。等初始化完成

后则可使能中断，允许中断程序运行。最后在主程序中加入循环函数，以等待中断触发，在主循环中还可添加例如显示器驱动、按键等其它非控制电机的程序，以提高用户体验。

当中断触发时，DSP 会暂停执行主程序，并转去执行中断程序，故选择将电机控制程序放在中断程序内，以获得较高的优先级。所设计的中断程序主要为 FOC 算法，故其为 SiC MOSFET 电机控制器程序的核心。该程序通过读取 ADC 的结果，从而得知电机相电流、母线电压及温度等参数。通过对这些参数进行判断，决定是否运行保护程序。若参数都正常，则读取 eQEP 的结果，从而得知电机转子位置和转速以及转向等信息。再通过对电流进行坐标变换以及反变换，结合转速和电流 PID 算法得到静止坐标系下的 u_α 和 u_β ，并将其输出给 SVPWM 算法即可计算出调制比 T_a 、 T_b 、 T_c 。再由 T_a 、 T_b 、 T_c 控制输出 PWM 的占空比驱动电机控制器的 SiC MOSFET 开关，从而控制 IPMSM。最后通过 SCI 建立起 DSP 与上位机的通信，实现对电机控制器的控制和实验数据的导出。

3.3.3 上位机程序设计

上位机需实现对电机控制器的数据采集和控制等功能，本文选用搭载 Windows10 操作系统的电脑作为上位机，并利用 LabVIEW 软件进行上位机程序编写。其程序流程图如图 3-9 所示。

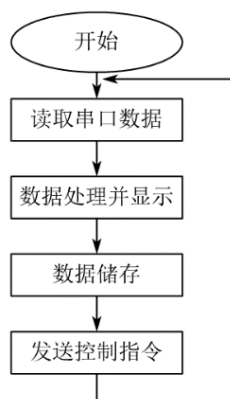


图 3-9 上位机程序流程图

通过利用 LabVIEW 的图形化编程功能，可以简化上位机程序的设计过程。使用软件内置的 VISA 配置串口功能，建立起与 DSP 的双向通信，在完成上位机的端口配置后，即可读取电机控制器数据并对其进行处理。为了方便观察电机

控制器的运行状况,将一些主要运行参数以图像的形式显示在所设计的程序界面,并将实验数据进行保存,以便后续对其进行分析。还可通过串口向 DSP 发出控制指令,实现电机启停或调节转速等功能。最后将所设计程序直接封装为.exe 格式文件,以提高该程序的可移植性。

3.4 SiC MOSFET 电机控制器实验测试

根据前文对 SiC MOSFET 电机控制器硬件及程序的分析,最终完成了车用 SiC MOSFET 电机控制器设计,并搭建了 10kW 的实验样机及其测试平台如图 3-10 所示,其中测试平台包括:所设计 SiC MOSFET 电机控制器、STM320F28335 开发板、调压器、整流电路、上位机、示波器、辅助电源、IPMSM、转矩转速测量仪、磁滞制动器等。

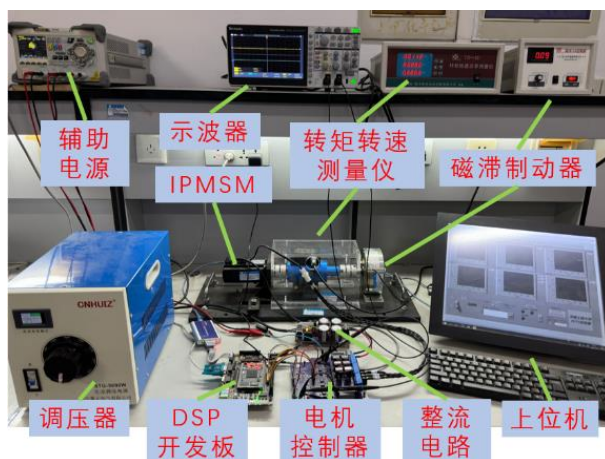


图 3-10 电机实验平台

被测电机为 ESTUN 公司的 EMJ-04APB22,其主要参数如表 3-2 所示。

表 3-2 被测 IPMSM 主要参数

电气参数	数值	电气参数	数值
额定功率	0.4kW	额定转速	3000r/min
额定电流	2.8A	极对数	4
额定转矩	1.27N•m	定子电阻	4.7Ω

利用调压器和整流电路给 SiC MOSFET 电机控制器提供直流母线电压,此外,电机控制器所需的 12V 则有辅助电源提供。将 ePWM 的死区设置为 1μs, SiC MOSFET 开关频率 20kHz,电机转速 1500 r/min,得到的实验波形如下所示。

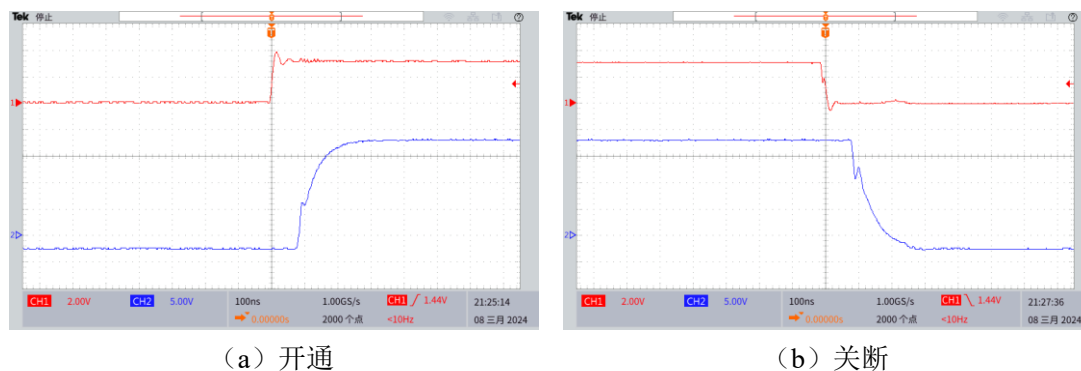


图 3-11 SiC MOSFET 开关波形

图 3-11 为电机控制器核心器件 SiC MOSFET 的开关波形，其中红色曲线为 DSP 输出给栅极驱动器的 PWM 信号，蓝色曲线为 SiC MOSFET 栅极电压。当 PWM 信号电平变化时，栅极驱动器经过一段传播及响应延时后，输出也会变化以驱动 SiC MOSFET 开关。

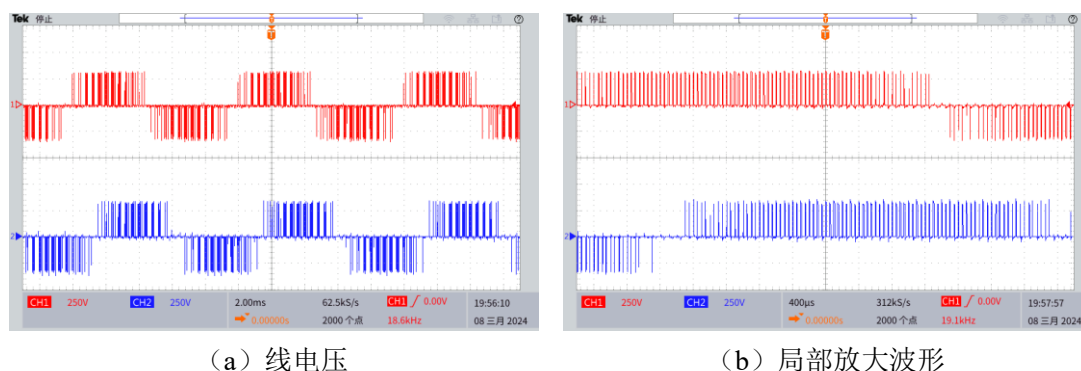


图 3-12 电机控机器输出线电压波形

图 3-12 为电机控制器输出的线电压波形，其中红蓝的曲线为控制器输出 U、V、W 三相中某两相线电压，其由若干段电压脉冲组成，利用伏秒平衡原理，最终合成类似正弦的电压信号。

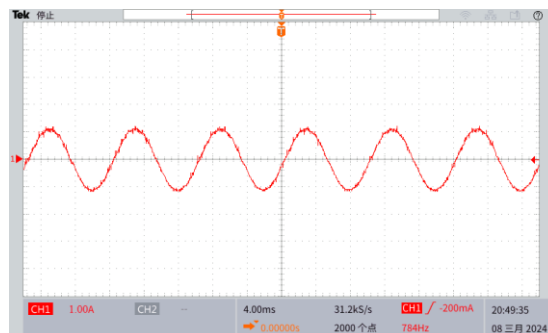


图 3-13 为电机控制器输出的三相电流中的某一相电流波形，其电流畸变率

较小，正弦度较高。

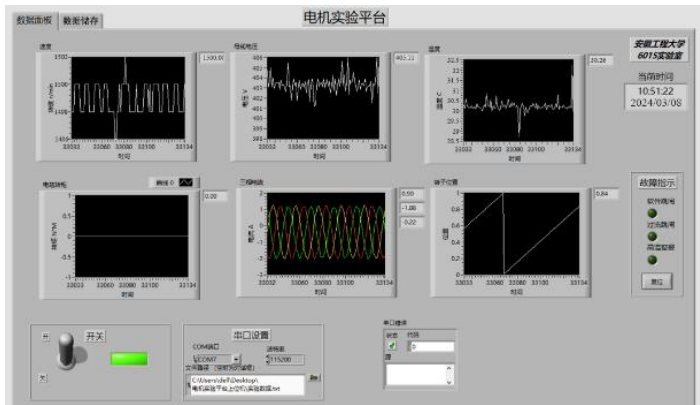


图 3-14 上位机程序界面

图 3-14 为电机控制器运行时的上位机程序 UI 界面，主要用于显示电机控制器及电机运行时的各种波形，包括:电机转速、母线电压、逆变器温度、电机三相电流及转子位置等。还可以更改电机运行状态和显示电机控制器故障等功能。

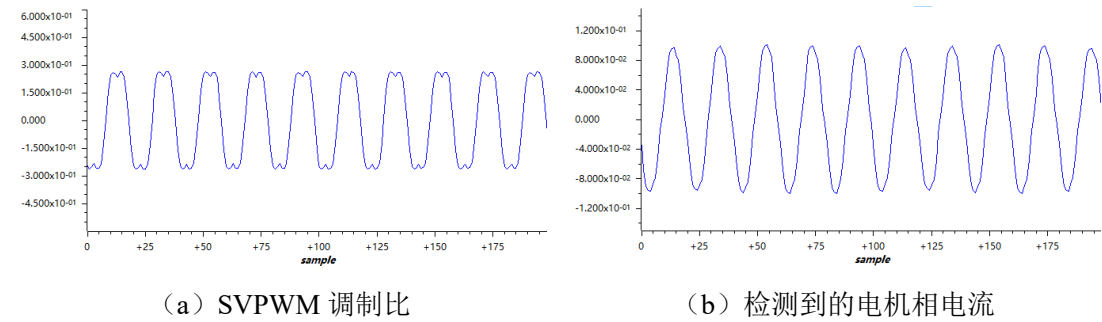


图 3-15 调制比及检测到的电机相电流

图 3-15(a)为 DSP 执行的 FOC 控制算法中 SVPWM 输出的调制比 T_a 、 T_b 、 T_c 中的某一项，其图像为标准的马鞍形。图 3-15 (b) 为 DSP 所检测到的电机某一相电流，其中纵坐标为电流标么值。

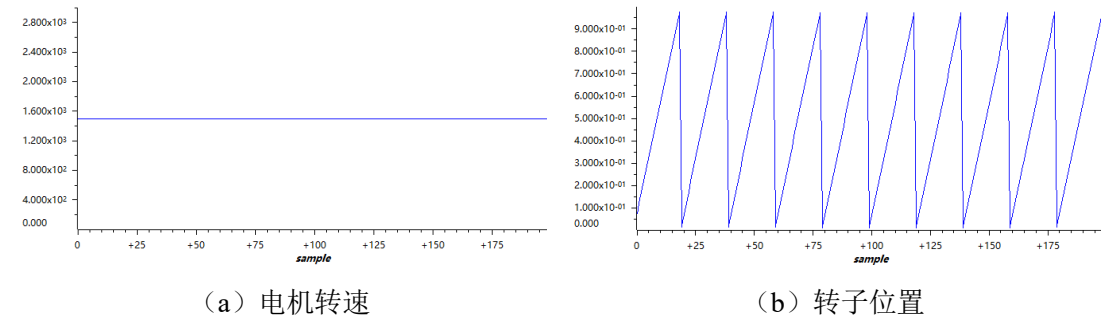


图 3-16 电机转速与转子位置波形

图 3-16 (a) 为电机实际转速，电机运行时转速基本保持在所设定的 1500

r/min, 无较大波动。图 3-16 (b) 为电机转子位置, 同样为方便观察, 采用标幺值进行表示。

综上所述, 所设计的 SiC MOSFET 电机控制器软硬件设计方案具有一定的可行性, 其测试数据表现良好, 能够稳定的控制和驱动 IPMSM 运行。

3.5 本章小结

本章设计了一款用于电动汽车的 SiC MOSFET 电机控制器。包括电机控制器总体架构设计, 器件选型, 完成了驱动、检测、保护和电源等电路的硬件设计, 以及 DSP 主程序、FOC 控制程序和上位机程序的编写。最后搭建样机和实验平台, 对所设计的电机控制器及上位机的软硬件进行测试。通过对实验结果的分析, 进一步验证了该 SiC MOSFET 电机控制器样机设计的可行性。

第4章 SiC MOSFET 关断过电压保护优化研究

SiC MOSFET 在实际应用中, 由于 PCB 走线、其他线路以及器件引脚上的寄生和杂散电感存在, 在器件关断时, 过快的电流变化率作用在这些电感上, 会导致 SiC MOSFET 漏源极电压超过母线电压, 并出现电压尖峰。若该尖峰电压超过器件的额定电压, 可能会击穿绝缘, 使器件受损。

SiC MOSFET 的关断过电压保护是其安全运行的保证。本章在前文对 SiC MOSFET 开关过程分析及电路参数对 SiC MOSFET 开关过程的影响的基础上, 分析了目前使用较为广泛的有源钳位电路, 并提出一种基于可变栅极阻抗抑制关断过电压的保护电路。通过检测 SiC MOSFET 漏源极电压, 采用主动调节栅极驱动阻抗的方法抑制关断过电压, 该电路同时还可兼顾调节 SiC MOSFET 开关速度, 达到适应不同外部电路和环境, 降低器件开关损耗, 提升工作效率等作用。最后, 通过搭建电路仿真验证了该电路的可行性和快速性。

4.1 典型的抑制 SiC MOSFET 关断过电压保护电路

目前, 针对 SiC MOSFET 器件的关断过电压保护主要使用有源钳位电路。其拓扑如图 4-1 所示。

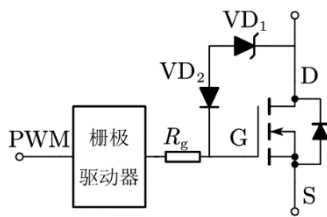


图 4-1 有源钳位电路

该电路由瞬态抑制二极管 VD_1 和快恢复二极管 VD_2 组成, 将其连接 SiC MOSFET 的栅极和漏极接入电路。当 SiC MOSFET 漏源级电压 V_{ds} 超过 VD_1 的反向击穿电压阈值时, VD_1 就会导通, 阈值以上的电压通过 VD_1 和 VD_2 向器件的输入电容充电, 从而提高栅极电压 V_{gs} , 降低漏源极电流变化率 di/dt , 以达到抑制 V_{ds} 电压尖峰并将 V_{ds} 钳位的目的。

有源钳位电路通过提高 SiC MOSFET 栅极电压以抑制其漏源极过电压, 具

有成本低，结构简单等优势。但其同时也存在着以下缺点：（1）由于 SiC MOSFET 的输入电容较小，过大的栅极充电电流可能导致 V_{gs} 超过器件的额定值，进而可能导致器件损坏；（2）SiC MOSFET 多使用在高压及高频的环境中，为抑制器件的关断过电压，这就要求瞬态抑制二极管长时间工作在反向击穿状态，即使其通过的电流很小，由于承受的两端电压较高，所以其消耗的功率也会比较大。这不仅会降低电路的工作效率，还会造成瞬态抑制二极管发热严重等问题。

4.2 基于可变栅极阻抗抑制关断过电压保护电路结构及原理

4.2.1 电路拓扑及原理

由前文电路参数对 SiC MOSFET 开关过程影响的分析可知，栅极驱动电阻越大，器件关断时的漏源极电压尖峰越小。在此理论基础上，本文提出一种基于可变栅极阻抗抑制关断过电压保护电路，其拓扑如图 4-2 所示。通过检测 SiC MOSFET 漏源极电压，调节栅极驱动阻抗来控制器件的开关速度，进而抑制关断过电压。

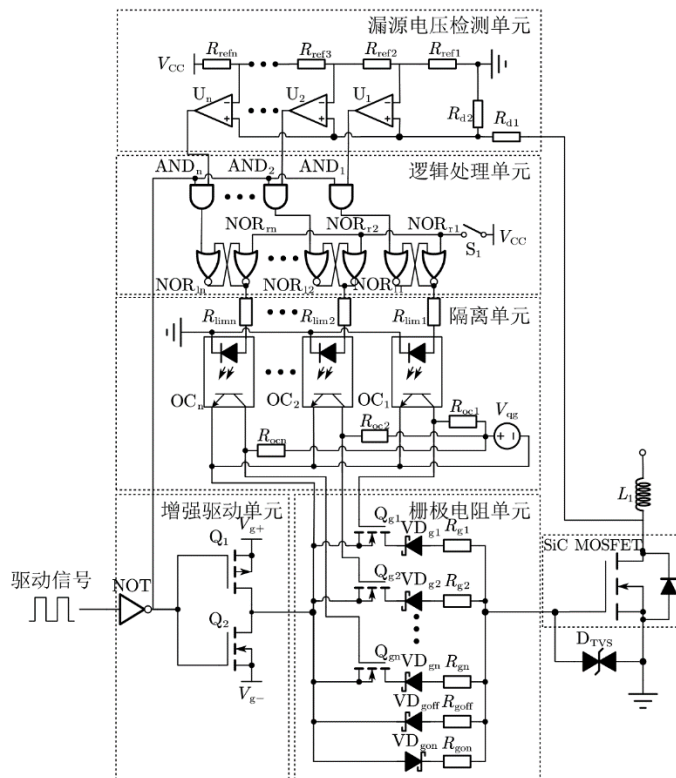


图 4-2 基于可变栅极阻抗抑制关断过电压保护电路

该电路按功能还可具体分为五个单元：漏源电压检测单元、逻辑处理单元、隔离单元、增强驱动单元以及栅极电阻单元。

漏源电压检测单元由多个电压比较器及电阻组成,用于检测 SiC MOSFET 是否存在过压情况。通过在器件漏源极之间并联分压电阻,起到降低检测电压 V_{Rd2} 的作用, V_{Rd2} 可由公式(4-1)表示。采用多个比较器分别将 V_{Rd2} 与所设置的各级参考电压 V_{ref1} 至 V_{refn} 进行比较,若 V_{Rd2} 大于某个参考电压,则对应比较器输出高电平给逻辑处理单元。其中各级参考电压 $V_{ref(x)}$ 同样采用电阻分压得到,由公式(4-2)表示。

$$V_{Rd2} = \frac{V_{ds} \cdot R_{d2}}{R_{d1} + R_{d2}} \quad (4-1)$$

$$V_{ref(x)} = \frac{V_{CC} \cdot \sum_{i=1}^x R_{ref(i)}}{\sum_{i=1}^n R_{ref(i)}} \quad (4-2)$$

其中 R_{d1} 、 R_{d2} 为 SiC MOSFET 漏源极的分压电阻阻值, V_{CC} 为供电电压。

逻辑处理单元负责处理并锁存其输入信号。通过增加与门用于判断 SiC MOSFET 是否处于关断状态,在器件关断过程中,该单元接收到漏源电压检测单元输出的高电平时,由与门判断当前器件是否处于关断状态,再由非门组成的 SR 锁存器将该信号进行锁存,并输出给隔离单元,其中开关 S_1 为 SR 锁存器复位按键。

隔离单元利用光耦的隔离特性,将输入和输出进行电气隔离。电阻 R_{lim} 和 R_{oc} 均为限流电阻, V_{qg} 为驱动栅极电阻单元中 MOSFET 的电源。当输入此单元的信号为低电平时,光耦副边截止,其阻抗可视为无穷大,故其副边压降等于 V_{qg} 。若输入转变为高电平,光耦导通,副边电压为零。除光耦外,也可使用其它隔离器件对其进行隔离。

增强驱动单元用于放大驱动信号,以满足驱动 SiC MOSFET 的要求。该电路利用两个 MOSFET 组成推挽电路,其中 Q_1 为 P 沟道型, Q_2 为 N 沟道型。若推挽电路的输入为高电平,则 Q_2 开通,输出 V_{g-} 。输入为低电平时,则 Q_1 开通,输出为 V_{g+} 。通过在推挽电路前级增加一个逻辑门非门,即可将该单元的输入和

输出逻辑调整为同相，即输入为高电平，输出也为高电平。

栅极电阻单元通过控制栅极驱动电阻的并联个数，实现改变其整体阻值大小，从而控制 SiC MOSFET 的开关速度，以抑制漏源极过电压。器件开通时，栅极驱动信号通过含肖特基二极管 VD_{gon} 和电阻 R_{gon} 的回路为 SiC MOSFET 输入电容充电。器件关断时，通过含 VD_{goff} 和 R_{goff} 固定回路和若干条由驱动电阻 $R_{g(x)}$ 、肖特基二极管 $VD_{g(x)}$ 及 MOSFET $Q_{g(x)}$ 控制的支路对器件的输入电容进行放电。若 MOSFET 开通的个数越少，SiC MOSFET 关断时的栅极驱动电阻值就会越大，关断速度越慢，则漏源极电压尖峰越小。

4.2.2 电路参数设计

根据所选用的 SiC MOSFET 的数据手册对驱动电阻阻值要求，结合实际电路，确定关断时器件栅极电阻的最大值 R_{gmax} ，为满足 SiC MOSFET 高频开关的要求，一般 R_{gmax} 不大于 20Ω 。则器件关断时固定的栅极放电回路电阻 R_{goff} 可表示为：

$$R_{goff} = R_{gmax} \quad (4-3)$$

利用电阻并联的公式依次求出电阻 R_{g1} 至 R_{gn} ，使得电阻 R_{gon} 每多并联一个电阻 $R_{g(x)}$ ，栅极驱动电阻整体阻值都会减小 R_{gon}/n ，以实现整体阻值的均匀变化。此外，还需根据所选用的 SiC MOSFET 的最大漏源电压和工作电压，并综合考虑不同栅极电阻大小对器件关断时的漏源极电压尖峰影响，确定 n 个 SiC MOSFET 的漏源极电压保护阈值 V_{p1} 至 V_{pn} 。根据公式(4-4)分别计算出比较器 U_1 至 U_n 负输入端的电压参考值 V_{ref1} 至 V_{refn} ：

$$V_{ref(x)} = \frac{R_{d2}V_{p(x)}}{R_{d1} + R_{d2}} \quad (4-4)$$

根据公式(4-5)依次求出电阻 R_{ref1} 至 R_{refn} 的阻值

$$R_{ref(x)} = \frac{V_{ref(x)} \sum_{i=1}^n R_{ref(i)}}{V_{CC}} - \sum_{i=1}^{x-1} R_{ref(i)} \quad (4-5)$$

该保护电路运行时，栅极驱动信号 PWM 与 SiC MOSFET 漏源极电压 V_{ds} 波形如图 4-3 所示。

图 4-3 抑制关断过电压保护电路波形

在 t_1 时刻, PWM 信号转变为低电平, SiC MOSFET 开始关断, 其漏源极电压 V_{ds} 开始上升。

$$V_{\text{peak}} = V_{\text{dc}} - L_1 \frac{dI_d}{dt} \quad (4-6)$$

因该抑制关断过电压保护电路自动调整的为器件关断时输入电容放电回路

的阻抗大小，而并未调整器件开通过程中输入电容充电回路阻抗，故在 t_3 时刻对 SiC MOSFET 开通过程影响较小。

在 t_4 时刻，SiC MOSFET 开始关断，其漏源极电压 V_{ds} 开始上升。

因所设计的电路对 SiC MOSFET 输入电容放电回路阻抗已经进行调整，故在 t_5 时刻，电压尖峰 V_{peak} 会出现较为显著的减小。

综上所述，所设计的 SiC MOSFET 关断过电压保护电路，采用检测 SiC MOSFET 漏源电压调整栅极电阻的方法，能够有效抑制器件关断过程中产生的漏源极电压尖峰，防止器件因关断过电压而产生绝缘击穿，且具有自动调节能力，能适应不同的使用环境或工况。该电路通过自动调节栅极驱动电阻，还能实现调整器件开关速度，降低器件开关损耗，提高其工作效率，降低发热等功能。

4.3 抑制关断过电压保护电路仿真验证

为了验证所提出电路抑制 SiC MOSFET 关断过电压保护的性能，以及测试该电路在不同功率回路寄生电感和漏极电流下所受的影响，利用 LTspice 软件搭建该电路模型如图 4-4 所示，进行电路仿真。

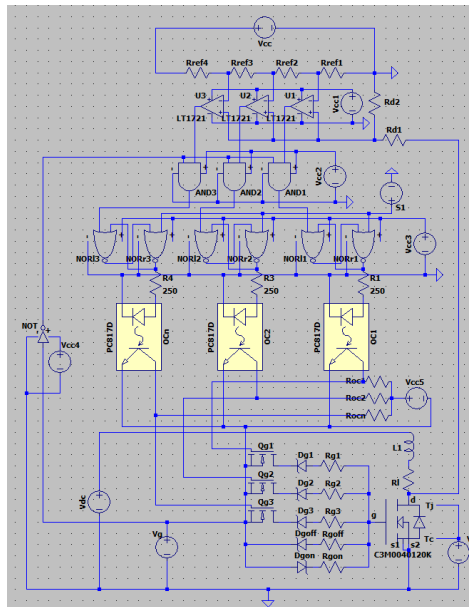


图 4-4 仿真电路

该仿真电路采用的 SiC MOSFET 为 Wolfspeed 公司的 C3M0040120K 型号器件，设置的栅极驱动电压为 -2V/+18V，母线电压 V_{dc} 为 311V，在功率回路中串联

电感 R_1 和 L_1 分别表示负载和回路及器件的寄生电感，设置三个电压保护阈值 $V_{p1}=320V$ 、 $V_{p2}=360V$ 、 $V_{p3}=400V$ ，并通过配置 R_{goff} 、 R_{g1} 至 R_{g3} 大小，将 SiC MOSFET 栅极放电回路等效阻抗 R_g 设置为 5Ω 、 10Ω 、 15Ω 和 20Ω ，即

$$R_g = \begin{cases} 5\Omega, (V_{peak} \leq V_{p1}) \\ 10\Omega, (V_{p1} \leq V_{peak} \leq V_{p2}) \\ 15\Omega, (V_{p2} \leq V_{peak} \leq V_{p3}) \\ 20\Omega, (V_{peak} \geq V_{p3}) \end{cases} \quad (4-7)$$

由前文分析可知，过快的漏源极电流变化率 dI_d/dt 作用在功率回路及器件的寄生电感上 L_1 上，由电磁感应原理产生反向的电动势并叠加在母线电压上，是形成 SiC MOSFET 关断过电压主要原因。为验证所设计电路在不同感抗情况下抑制关断过电压的保护效果，并分析不同感抗对该电路的影响，将功率回路负载 R_1 设定为 50Ω ，即器件开通时漏源极电流 I_d 为 $6.22A$ ，并分别将 L_1 设置为 $0.1\mu H$ 、 $0.3\mu H$ 、 $0.5\mu H$ 、 $0.7\mu H$ 以及 $0.9\mu H$ 进行对比实验，仿真结果如图 4-5 所示，图中三个波形分别为驱动信号 PWM、器件漏源极电压 V_{ds} 波形以及漏极电流 I_d 波形，蓝、绿、红色虚线为所设定的三个电压保护阈值 V_{p1} 、 V_{p2} 和 V_{p3} 。

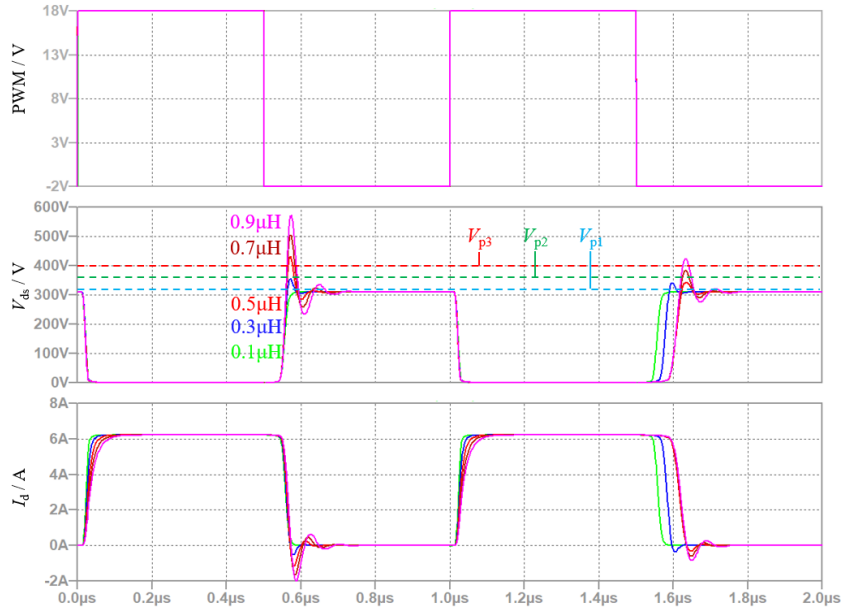


图 4-5 不同电感下抑制关断过电压的保护仿真波形

仿真结果再次验证了，随着功率回路电感值的增加，在 SiC MOSFET 关断时，其漏源极电压尖峰 V_{peak} 越大。在实验条件下，图中紫红色曲线 ($L_1=0.9\mu H$) 的 V_{peak} 接近母线电压 V_{dc} 的两倍，若该峰值电压高于器件的额定漏源极电压，则

可能出现器件绝缘被击穿而损坏的风险。经该电路对栅极电阻阻值进行调整,器件第二次关断时的电压尖峰出现明显下降。图中绿色曲线($L_1=0.1\mu\text{H}$)第一次关断时电压尖峰并未超过所设任一电压保护阈值,故该电路未对栅极电阻阻值进行调整,其后续关断速度仍保持较快速度,以降低器件的关断损耗。该电路针对其它几条曲线关断电压尖峰所超过的电压保护阈值,分别对其栅极电阻阻值进行不同程度的调整,实现了抑制 SiC MOSFET 关断过电压的功能。

实验结果表明,所设计的基于可变栅极阻抗抑制关断过电压保护电路,会根据 SiC MOSFET 漏源极电压超出的电压范围,自动调整驱动栅极电阻,以抑制关断漏源极电压尖峰,且整个检测、处理及动作时间较短,可在 $1\mu\text{s}$ 内实现,大大的降低了 SiC MOSFET 因关断过压而损坏的风险,提高了系统的可靠性。

为验证所设计电路在不同漏极电流情况下抑制关断过电压的保护效果,并分析不同漏极电流对该电路的影响,将 L_1 设定为 $0.2\mu\text{H}$,通过设置不同阻值的 R_1 ,将 I_d 分别调整为 10A、20A、30A、40A 以及 50A 进行对比实验,其他实验条件与不同感抗对比实验相同,仿真结果如图 4-6 所示。

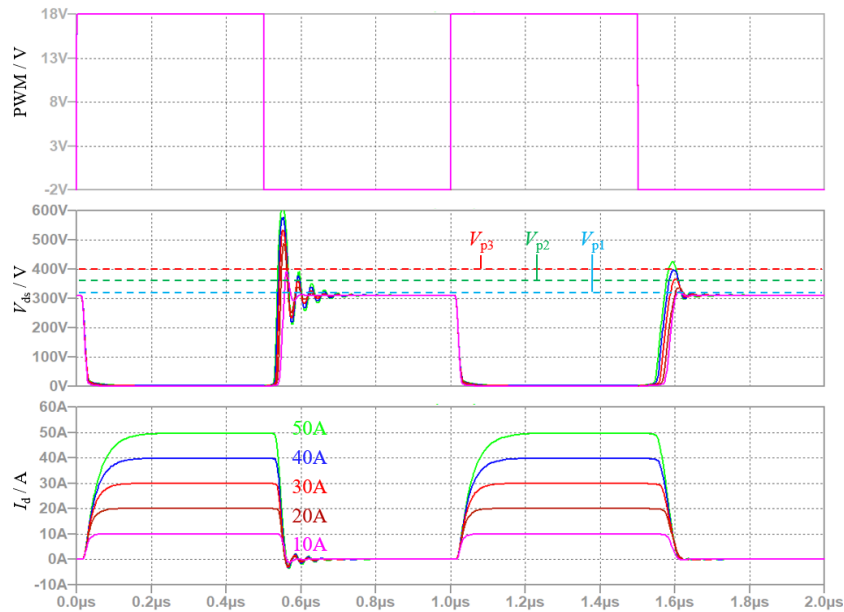


图 4-6 不同电流下抑制关断过电压的保护仿真波形

实验结果表明,在功率回路寄生电感相同的情况下,随着 SiC MOSFET 运行时漏源极电流的增加,其关断时产生的漏源极电压尖峰也就越高。所设计的抑制关断过电压保护电路同样可以检测出器件漏源极电压超过所设定的电压保护阈值,并在 $1\mu\text{s}$ 内自动将栅极驱动电阻阻值调整到合适的大小,以抑制关断过电

压。

综上所述,通过对所提出的基于可变栅极阻抗抑制关断过电压保护电路进行仿真,验证了该保护电路的可行性及快速性。

4.4 本章小结

本章针对 SiC MOSFET 的抑制关断过电压保护电路展开研究,分析了有源钳位电路工作原理及不足,并提出了一种基于可变栅极阻抗抑制关断过电压保护电路,介绍了该电路拓扑和参数设计,分析了其工作原理及保护过程,最后对其可行性及快速性进行仿真测试分析,得出结论如下:

(1) 所提出的基于可变栅极阻抗抑制关断过电压保护电路,通过检测 SiC MOSFET 的漏源极电压与所设定的电压保护阈值对比,对栅极电阻阻值进行灵活调节,以实现在不同功率回路寄生电感及工作电流大小等情况下的 SiC MOSFET 抑制关断过电压保护。经仿真分析,该电路可以在 $1\mu\text{s}$ 内实现快速且可靠的抑制关断过电压保护。

(2) 所提出的基于可变栅极阻抗抑制关断过电压保护电路,通过自动调节栅极驱动电阻,还能实现调整 SiC MOSFET 开关速度,降低器件开关损耗,提高其工作效率,降低发热等功能。

第5章 SiC MOSFET 短路保护优化研究

SiC MOSFET 广泛应用于各类电力电子变换设备中，但其短路耐受能力较差，因此快速且准确的短路保护研究具有重要意义。在前文对 SiC MOSFET 短路保护研究现状介绍及其短路特性研究的基础上，本章分析了目前使用较为广泛的退饱和和短路保护电路原理，并提出一种基于栅极和漏极电压检测的短路保护方案，采用检测 SiC MOSFET 栅极电压判断其是否完全开通，结合漏极电压检测判断其是否发生短路，实现快速、准确且可靠的短路保护。所设计的电路能在 600ns 内实现 SiC MOSFET 短路保护，其响应速度受不同母线电压影响较小，针对硬开关故障可通过调整栅极驱动能力来加快短路保护速度。最后搭建实验平台，与 DESAT 方案进行对比实验，验证了该电路在不同的母线电压、短路类型、驱动能力以及栅极驱动器下的保护响应速度及可靠性。

5.1 典型的 SiC MOSFET 短路保护电路分析

目前 SiC MOSFET 及 IGBT 的短路保护通常使用 DESAT 方案^[61]，故选取最为经典的电压源型 DESAT 具体分析其拓扑及工作原理，其电路拓扑如图 5-1 所示。

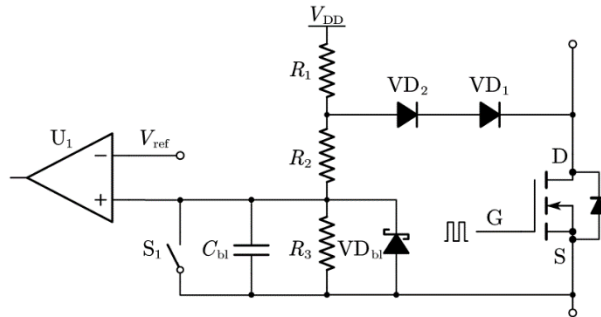


图 5-1 电压源型 DESAT 电路

开关管 S_1 的驱动信号与 SiC MOSFET 相反，若 SiC MOSFET 处于关断状态，其漏源极电压 V_{ds} 接近母线电压 V_{DC} ，快恢复二极管 VD_1 、 VD_2 反向截止（为减小二极管的寄生电容对电路影响，通常会使用两个及以上二极管串联），隔离高压，此时开关管 S_1 处于开通状态，迅速给消隐电容 C_{bl} 放电，将比较器 U_1 正输入端电压拉低，屏蔽检测。

当栅极驱动输出高电平时，开关管立即 S_1 关断。由前文分析可知 SiC MOSFET 开通存在一个过程，并不能瞬间完成。在电压下降期前， V_{ds} 仍处于较高水平， VD_1 、 VD_2 反向截止，电压源 V_{DD} 通过电阻 R_1 、 R_2 和 R_3 给 C_{bl} 充电，使 U_1 正输入端电压逐渐升高，这个过程会持续到电压下降期结束，当 V_{ds} 降至较低水平时， VD_1 、 VD_2 变为正偏，此时 VD_2 阳极电压 V_{test} 为

$$V_{test} = V_{f2} + V_{f1} + V_{ds} \quad (5-1)$$

式中 V_{f1} 、 V_{f2} 为二极管 VD_1 、 VD_2 正向导通压降。 V_{test} 再经 R_2 、 R_3 分压输出到 U_1 正输入端。

倘若器件发生短路， V_{ds} 迅速升高， VD_1 、 VD_2 再次反向截止， C_{bl} 开始充电，直至其电压超过所设置的参考电压 V_{ref} ，这时，短路保护被触发，栅极驱动器驱动 SiC MOSFET 关断。

消隐电容 C_{bl} 在 SiC MOSFET 开通过程的前期，通过减缓比较器输入端电压的上升速度，屏蔽 SiC MOSFET 开通过程中的短路保护防止保护误动作，提高了该电路的实用性。但通常 DESAT 只能通过调节消隐电容大小来设置一个固定的消隐时间，为防止保护误动作，故消隐时间通常设置为器件开通时间的 1.2—2 倍。

然而，较长的消隐时间会减缓短路检测及保护的响应速度，且单一的消隐时间无法满足器件在各种工况运行时的要求。此外开关管 S_1 为了实现给 C_{bl} 快速放电的功能，通常设置的回路阻抗较小，导致流过 S_1 瞬时电流较大，加上长期处于高频开关状态，易损坏造成电路失效。

5.2 基于栅极和漏极电压检测的短路保护电路结构及原理

5.2.1 电路拓扑及原理

本文提出一种基于栅极和漏极电压检测的快速短路保护电路，其拓扑如图 5-2 所示，取消了 DESAT 电路中的消隐电容 C_{bl} 和开关管 S_1 ，改用检测 SiC MOSFET 栅极和漏源极电压来判断器件是否发生短路，从而实现快速准确且可靠的短路检测及保护。所设计的短路保护电路继承了 DESAT 的优点，并克服其

保护速度慢，适应性较差等缺点。

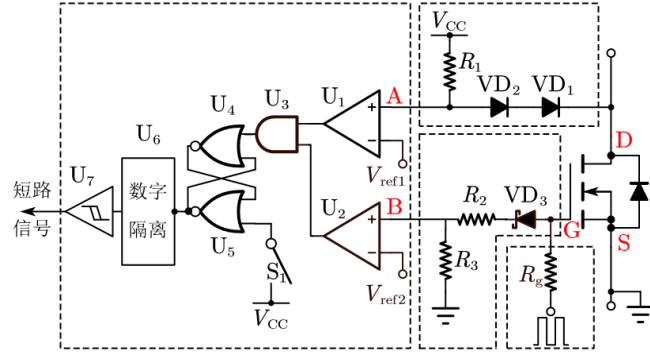


图 5-2 基于栅极和漏极电压检测的短路保护电路

该电路按功能还可具体分为四部分：驱动电路、漏源极电压检测电路、栅极电压检测电路、逻辑处理电路。

驱动电路通过外部的栅极驱动器输出驱动信号经电阻 R_g 传递到 SiC MOSFET 的栅极，来控制器件开通和关断，通过改变 R_g 阻值可以调节器件开关速度。

漏源极电压检测电路主要由电阻 R_1 、高压二极管 VD_1 、 VD_2 及 SiC MOSFET 串联组成， VD_1 、 VD_2 可以隔离漏源极高压，防止损坏检测电路，检测点 A 电压 V_A 可表示为

$$V_A = \min \{V_{CC}, V_{f1} + V_{f2} + V_{ds}\} \quad (5-2)$$

式中， V_{CC} 为供电电压， V_{ds} 与 I_d 对应关系可通过查询 SiC MOSFET 手册中输出特性曲线得知。

栅极电压检测电路由肖特基二极管 VD_3 及电阻 R_2 、 R_3 串联组成， VD_3 起隔离栅极负压，防止电压超出比较器处理范围，检测点 B 电压 V_B 可表示为

$$V_B = \max \left\{ 0, \frac{R_3}{R_3 + R_2} * (V_{gs} - V_{f3}) \right\} \quad (5-3)$$

式中， V_{f3} 为二极管 VD_3 正向导通压降， V_{gs} 为 SiC MOSFET 栅极电压。

器件开关时 V_{gs} 在栅极驱动器输出的低电平 V_{EE} 和高电平 V_{DD} 之间切换。结合图 5-2 和图 2-4 具体分析，以器件开通过程为例，将这个过程简化为：栅极驱动器输出的电压 U_G 通过栅极驱动电阻 R_g （包含外接驱动电阻以及栅极内部电阻 $R_{g(in)}$ ）和栅极、源极杂散电感 L_g 、 L_s 给 SiC MOSFET 的栅源极电容 C_{gs} 和栅漏

极电容 C_{gd} 充电。得到

$$I_g(t) = C_{gs} \frac{dV_{gs}(t)}{dt} + C_{gd} \frac{dV_{gd}(t)}{dt} \quad (5-4)$$

$$V_{gs}(t) = U_G - R_g I_g(t) - L_g \frac{dI_g(t)}{dt} - L_s \frac{dI_d(t)}{dt} \quad (5-5)$$

式中 I_g 为栅极驱动器输出的电流，联合式(5-3)、(5-4)和(5-5)即可解出检测点 B 电压 V_B 的准确值。

逻辑处理电路通过比较器 U_1 、 U_2 分别将检测到的电压与预先设定的参考电压 V_{ref1} 和 V_{ref2} 比较，输出比较信号到与门 U_3 ，当检测到短路故障， U_3 输出高电平到 SR 锁存器（由或非门 U_4 、 U_5 组成）防止信号消失，再经数字隔离 U_6 将该信号输出到施密特触发器 U_7 ，经其处理后输出短路信号到 SiC MOSFET 驱动控制侧，由栅极驱动器驱动器件关断，其中 U_7 用于减少噪声及瞬态脉冲对电路的影响。按键 S_1 为故障信号复位按键。

为进一步提高该短路保护电路的可靠性，还可在电路中增加滤波电路，并根据不同的使用场景进行相应调整，滤波造成的信号延时通常在 10—30ns。此外还需在比较器前增加电压限幅电路防止比较器损坏。

5.2.2 电路参数设计

为实现快速的 SiC MOSFET 短路检测，防止器件损坏，需根据使用环境下的器件导通时正常工作最大的电流所对应的正向导通压降 V_{ONMAX} 选取合适的漏源极电压比较值，即

$$V_{ref1} \geq V_{ONMAX} \quad (5-6)$$

考虑到 SiC MOSFET 开关时的栅极和漏源极电压会有一个变化过程，在电压下降阶段和上升阶段， V_{ds} 迅速变化造成 V_{gs} 出现米勒平台，为增加此方案的可靠性，将栅极比较值设置得大于米勒平台电压，可避免短路保护在 SiC MOSFET 正常开关时保护误触发。本文选取的实际栅极电压比较值约为栅极驱动电压高电平 V_{DD} 的 3/4 倍，即

$$V_{\text{ref2}} = \frac{3}{4} \left(\frac{R_3}{R_3 + R_2} \right) * (V_{\text{DD}} - V_{\text{f3}}) \quad (5-7)$$

5.2.3 保护过程分析

该电路检测点 A 和 B 分别在发生不同短路类型时的电压波形如图 5-3 所示。

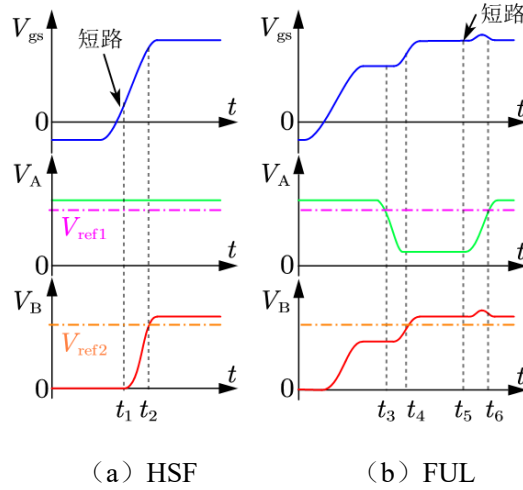


图 5-3 检测点电压波形

若 SiC MOSFET 发生 HSF, 在 t_1 时刻栅极电压上升至阈值电压, 器件短路, 此时 $V_A > V_{\text{ref1}}$, $V_B < V_{\text{ref2}}$ 经逻辑处理电路后, 向外输出低电平。随着栅极电压的不断上升, V_B 也会跟着快速升高, 在 t_2 时刻 $V_B > V_{\text{ref2}}$, 经处理后输出高电平的短路信号给驱动芯片, 关闭 SiC MOSFET。

若 SiC MOSFET 发生 FUL, 在 t_5 时刻短路, 此时由于 $V_A < V_{\text{ref1}}$, $V_B > V_{\text{ref2}}$, 不会触发保护, 但随着 SiC MOSFET 退出饱和区, V_{ds} 迅速增大, 导致 V_A 电压上升, 在 t_2 时刻 $V_A > V_{\text{ref1}}$ 触发短路保护。

SiC MOSFET 正常开通时, V_{ds} 快速下降导致 V_{gs} 波形中出现米勒平台, 当 V_{ds} 趋于稳定后 V_{gs} 才会继续上升。利用这一条件, 将 V_{ref2} 值设为略小于栅极驱动电压值, 可以防止 SiC MOSFET 开通时保护误动作。如图 5-3 (b) 所示, 在 t_3 — t_4 阶段 V_A 、 V_B 均小于所设参考电压, 可提供一段死区时间, 防止两个比较器同时输出高电平, SiC MOSFET 正常关断时亦如此。此方法可代替传统 DESAT 中消隐电容的作用, 无需提前设计消隐时间, 且能适应器件不同的开通时间。

经分析, 影响该保护电路速度的因素主要有四点: 1) HSF 检测时间受短路

时 SiC MOSFET 栅极电压上升速度影响，而栅极电压上升速度主要由栅极驱动能力大小决定；2) FUL 检测时间受短路时 SiC MOSFET 漏源极电压上升的速度影响，漏源极电压上升速度主要由器件栅极电压及漏源极电流大小所决定；3) 所设定的电压参考值 V_{ref1} 、 V_{ref2} 影响短路检测的速度；4) 短路保护时间受电路中各种元器件的响应速度影响。

5.2.4 HSF 保护响应速度分析

由于 HSF 发生前后 SiC MOSFET 漏源极电压 V_{ds} 变化小，不考虑此电压变化给电路带来的影响，并忽略栅极驱动能力和杂散电感的影响，可将 SiC MOSFET 的 HSF 发生过程等效为栅极驱动电压 V_{DD} 经电阻 R_{g} 向栅源极电容 C_{gs} 充电的过程，即

$$V_{\text{gs}}(t) = V_{\text{DD}} + (V_{\text{EE}} - V_{\text{DD}})e^{-\frac{t}{\tau}} \quad (5-8)$$

$$\tau = R_{\text{g}}C_{\text{gs}} \quad (5-9)$$

当 $V_{\text{th}} \leq V_{\text{gs}}(t) \leq V_{\text{ref2}}'$ (图 5-3 (a) 中 t_1-t_2) 时，器件短路，但保护未触发。

$$t_{\text{delay}} = t_2 - t_1 = R_{\text{g}}C_{\text{gs}} \ln \frac{V_{\text{DD}} - V_{\text{th}}}{V_{\text{DD}} - V_{\text{ref2}}'} \quad (5-10)$$

其中 t_{delay} 为 HSF 检测延时， V_{ref2}' 为所设定的参考电压所对应的器件栅极电压实际电压。

此外还需考虑所设置滤波延时 t_{filter} 、逻辑处理电路的处理时间 t_{proc} 以及驱动芯片传播延时 t_{pd} 。当该电路检测到短路，并向外输出隔离的短路信号，可通过拉低栅极驱动的输入电平或使能信号以及直接禁用驱动芯片等方法，使 SiC MOSFET 关断进而保护整个电路。除去 SiC MOSFET 关断时间外，完整的 HSF 短路检测及保护动作时间为

$$t_{\text{HFS}} = t_{\text{delay}} + t_{\text{filter}} + t_{\text{proc}} + t_{\text{pd}} \quad (5-11)$$

由于 SiC MOSFET 的 C_{gs} 为 nF 级别，栅极驱动电阻小于 20Ω ，这就导致 V_{gs} 变化的时间常数较小，正常情况下 t_{delay} 不大于 400ns；因脉冲和噪音信号维持时间短 t_{filter} 小于 30ns，逻辑处理电路使用高速器件和基本逻辑器件，响应速度快

t_{proc} 不超过 20ns。SiC MOSFET 的驱动芯片传播延时 t_{pd} 通常小于 150ns，该电路能在发生 HSF 故障下，可在 600ns 内实现从短路检测和保护动作。若选用 t_{pd} 较小的驱动芯片，还可实现 500ns 内的短路保护。

5.2.5 FUL 保护响应速度分析

针对 FUL，由于设置的退饱和和动作值一般只有几伏，器件发生短路及产生退饱和，几乎无检测延时，所以 FUL 短路保护时间为

$$t_{\text{FUL}} \approx t_{\text{filter}} + t_{\text{proc}} + t_{\text{pd}} \quad (5-12)$$

故该电路可在 200ns 内实现 FUL 短路保护。

经分析，该电路在 SiC MOSFET 发生不同类型短路故障的保护时间均低于行业所设定的 2 μ s，提高了短路保护速度，减少器件的性能退化，防止设备损坏。

5.3 短路保护电路硬件实验测试

为了验证所提出的电路对 SiC MOSFET 短路保护性能，以及测试该电路在不同短路故障、母线电压及栅极驱动能力以及栅极驱动器下所受的影响，将所设计的电路接入的双脉冲测试电路，完成测试平台的搭建，如图 5-4 所示。

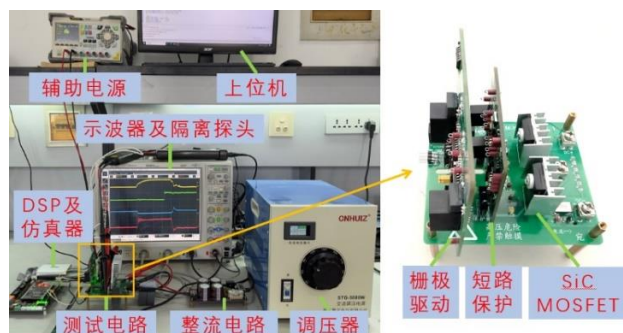


图 5-4 测试平台

利用 DSP 产生 PWM 信号，经栅极驱动电路控制双脉冲测试电路的上下桥臂 SiC MOSFET 开通和关断。按第二章所述方法分别使 SiC MOSFET 发生 HSF 和 FUL。

用于短路测试的 SiC MOSFET 为 Wolfspeed 公司的 C3M0040120K(1200V 66A)。实验采用的主要设备及型号表 5-1 所示。

表 5-1 主要设备及型号

设备名称	品牌	型号
示波器	Keysight	MSO9254A
高压隔离探头	Tektronix	P5200A
	品致	DP-50
辅助电源	普源	DP832A
调压器	徽正电气	STG-5000W
DSP	TI	TMS320F28335

为体现所设计电路保护速度的先进性，采取目前使用较为广泛传统 DESAT 方案作为实验的对照组，分别对 DESAT 和所设计短路保护电路进行实验测试。

5.3.1 传统 DESAT 电路测试

传统 DESAT 保护电路响应速度快慢主要取决于所设消隐时间。为了提高短路保护可靠性，通常会将消隐时间设计得较大，为测试传统 DESAT 的性能，选用 TI 公司集成此功能的栅极驱动芯片 UCC21750，并设计其外围电路。该电路在母线电压为 200V 时，SiC MOSFET 发生 HSF 及 FUL 的波形如图 5-5 所示。其中橙色曲线为 SiC MOSFET 栅极电压 V_{gs} ；绿色曲线为消隐电容电压 V_{bl} ；墨绿色虚线为短路保护参考电压 V_{DESAT} ；蓝色曲线为 SiC MOSFET 漏源极电压 V_{ds} ；紫红色曲线为 SiC MOSFET 漏极电流 I_d 。

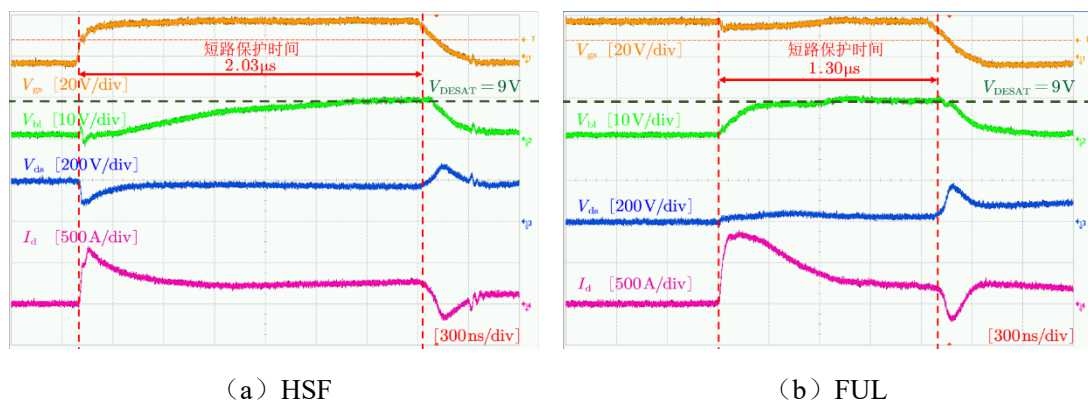


图 5-5 DESAT 短路保护波形

从实验结果可以看出，在母线电压为 200V 时，传统 DESAT 保护电路在 SiC MOSFET 发生不同类型的短路时，需 1-2 μ s 的时间才检测出短路故障，并将 SiC

MOSFET 关断，其消隐时间较大地限制了保护响应速度。

5.3.2 不同母线电压和故障类型下的短路响应速度

为测试所提出的短路保护电路针对 SiC MOSFET 在不同母线电压下发生 HSF 的响应情况，采用和传统 DESAT 一致的实验方案，并将栅极驱动芯片 UCC21750 的 DESAT 功能禁用，此外用短粗铜棒短接双脉冲测试平台上桥臂 SiC MOSFET 的漏源极，分别将母线电压 V_{dc} 设置为 200V、300V 和 400V 进行实验，同时利用 DSP 发出 PWM 信号控制下桥臂开通制造 HSF。实验波形如图 5-6 所示。其中橙色曲线为 SiC MOSFET 栅极电压 V_{gs} ，所采用的栅极驱动电压为+18V 和-2V，栅极驱动电阻为 6Ω ；绿色曲线为检测到的短路信号 V_{sc} ；深蓝色曲线为器件漏源极电压 V_{ds} ；紫红色曲线为漏极电流 I_d ；淡蓝和暗红色虚线分别为所设定的参考电压所对应的器件漏源极和栅极电压实际电压 V_{ref1}' 和 V_{ref2}' ，本实验设定 $V_{ref1}=V_{ref2}=3.3V$ ，对应的 $V_{ref1}'=2.5V$ ， $V_{ref2}'=13.2V$ 。

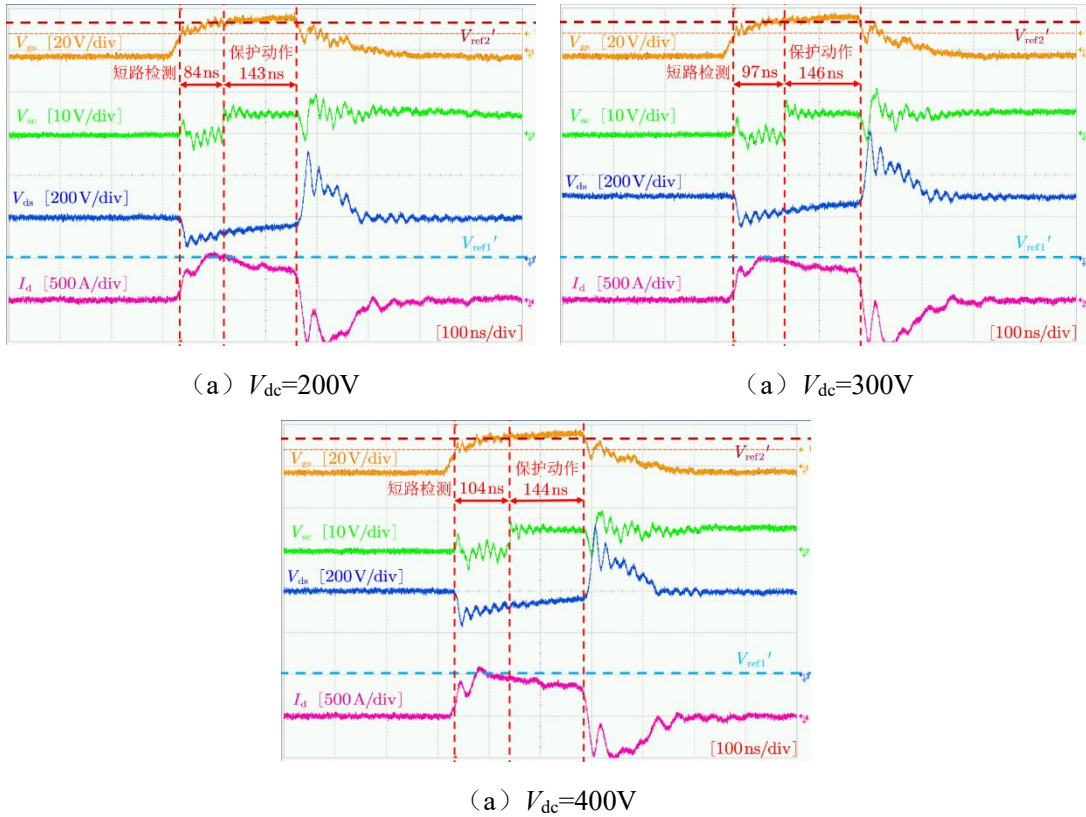


图 5-6 不同母线电压下的 HSF 保护实验波形

短路保护响应时间可分为短路检测时间和保护动作时间两部分，短路检测时

间包含短路检测延时、滤波延时以及逻辑处理电路的处理时间，保护动作时间为驱动芯片传播延时。在 SiC MOSFET 发生 HSF 时相应的短路检测时间如表 5-2 所示。保护动作时间主要大约为 150 ns。

表 5-2 不同母线电压下的 HSF 检测时间

母线电压 (V)	200	300	400
短路检测时间 (ns)	84	97	104

由图 5-6 和表 5-2 可看出，所提出的短路保护方案受母线电压影响较小，且在实验环境下短路保护时间均小于 300ns。

通过使能栅极驱动芯片的控制引脚，将双脉冲测试平台的下桥臂 SiC MOSFET 保持开通状态，利用 DSP 和栅极驱动芯片控制上桥臂器件开通，使被测 SiC MOSFET 发生 FUL。并设置不同母线电压进行实验。实验波形如图 5-7 所示，示波器曲线的颜色及定义与 HSF 实验一致。

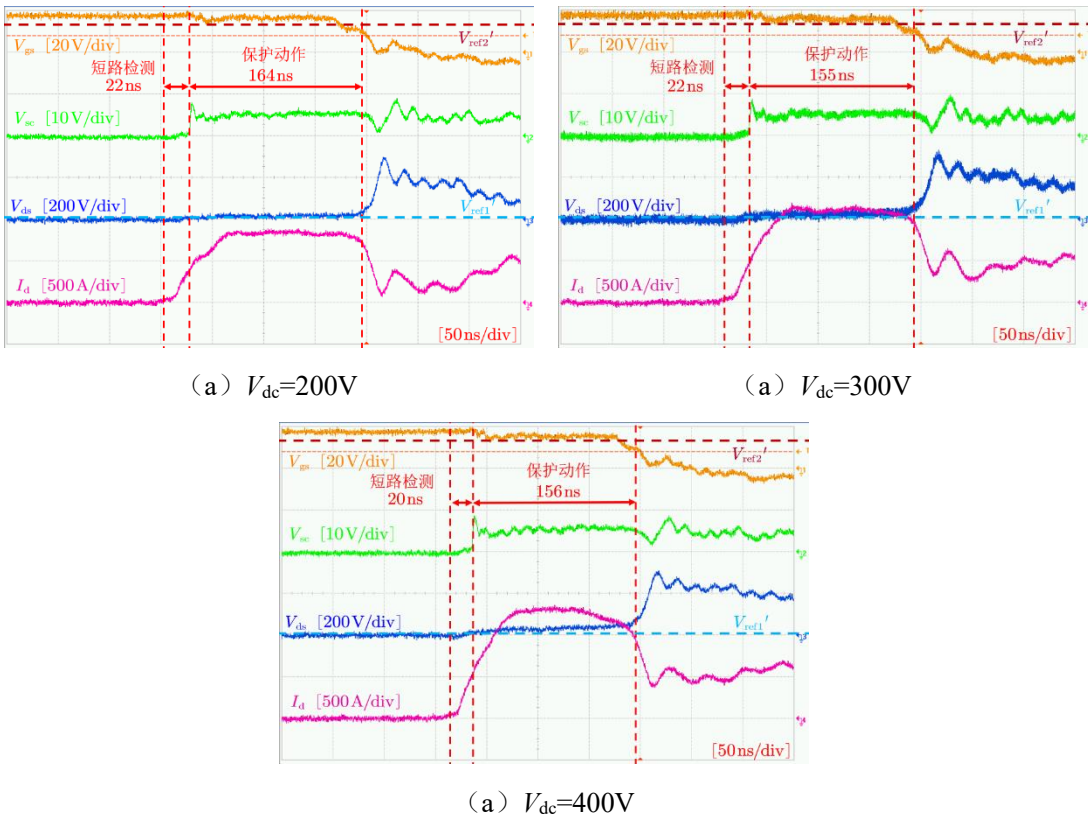


图 5-7 不同母线电压下的 FUL 保护实验波形

在 SiC MOSFET 发生 FUL 时相应的短路检测时间如表 5-3 所示。其保护动作时间同 HSF 实验大约为 150 ns。

表 5-3 不同母线电压下的 FUL 检测时间

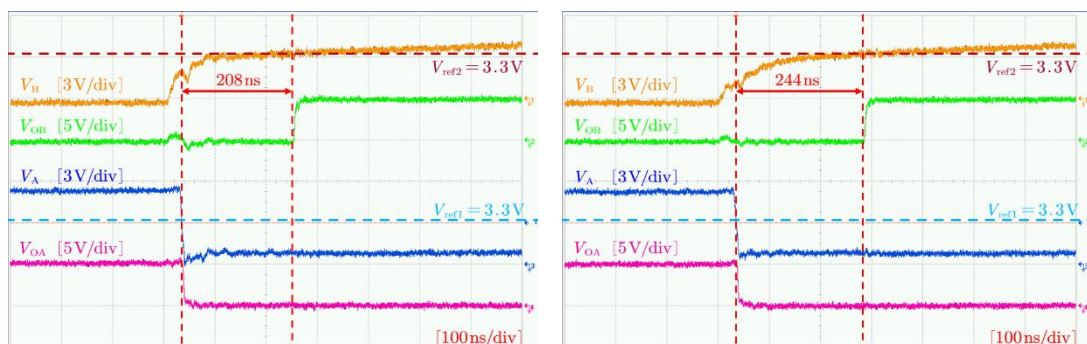
母线电压 (V)	200	300	400
短路检测时间 (ns)	22	22	20

因为 HSF 发生前, 被测 SiC MOSFET 已经完全开通, 也就意味着其栅极电压处于高电平状态, 发生短路时, 只要发生退饱和现象就会迅速检测到短路故障, 相比起 HSF 实验去掉了栅极电压上升时间所带来的延时, 实现了快速的 FUL 检测及保护。实验显示, 所提出的短路保护可在 FUL 发生 200ns 内实现短路检测和保护动作, 且受母线电压影响小。

5.3.3 不同栅极驱动能力及驱动器下的保护响应速度

部分传统 DESAT 保护在设计时会考虑到栅极驱动能力对 SiC MOSFET 开通时间带来的影响, 根据实际工况优化其消隐时间, 但在实际应用还会出现通过调节栅极驱动电阻的大小来控制 SiC MOSFET 开关速度, 进而调节器件开关损耗或抑制器件上的关断过电压等情况。

所提出的短路保护电路通过检测栅极电压来判断 SiC MOSFET 是否开通, 较好的解决了因器件的开通时间所导致保护误动作的问题。因 SiC MOSFET 开通时间受栅极驱动能力影响, 所以分别用 1Ω 、 6Ω 及 10Ω 的栅极驱动电阻来限制 SiC MOSFET 开通速度进行实验, 并观察器件正常开通时两个比较器输入端的电压波形, 实验波形如图 5-8 所示。其中橙色曲线为检测点 B 的电压 V_B ; 绿色曲线为比较器 U_2 输出电压 V_{OB} ; 蓝色曲线为检测点 A 的电压 V_A ; 紫红色曲线比较器 U_1 输出电压 V_{OA} ; 淡蓝和暗红色虚线分别为所设定的参考电压 V_{ref1} 、 V_{ref2} 。

(a) $R_g=1\Omega$ (b) $R_g=6\Omega$

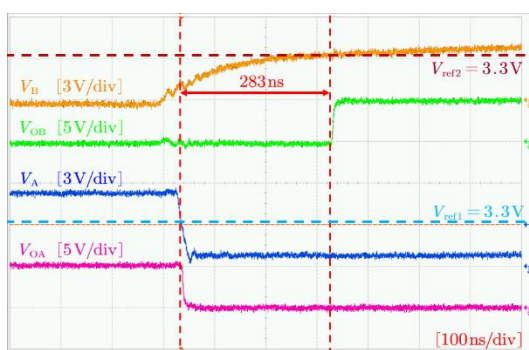
(c) $R_g=10\Omega$

图 5-8 不同栅极驱动电阻下的检测点电压波形

由实验结果可以看出，SiC MOSFET 在正常的开通过程中两个比较器不会同时输出高电平，有效的防止了器件在正常工作时短路保护误动作。随着栅极驱动电阻的增大，SiC MOSFET 的开通速度也会减慢，相应的 HSF 短路保护检测时间也会增长。

在 SiC MOSFET 短路保护过程中，保护动作时间同样影响着保护的响应速度，本文所提出电路的保护动作时间主要取决于栅极驱动芯片的性能，故采用 TI 公司生产的不同级别的驱动芯片对该电路进行测试，所采用的芯片型号分别为 UCC21750、UCC5350、UCC21520。不同栅极驱动芯片的保护实验波形如图 5-9 所示，其中橙色曲线为短路信号 V_{sc} ，绿、蓝、紫红色曲线分别为三种栅极驱动芯片输出的栅极电压。

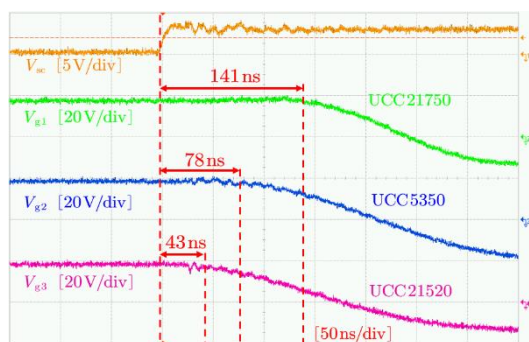


图 5-9 不同栅极驱动芯片的保护实验波形

从实验结果可以看出以上三款驱动芯片的保护动作时间在 40—150ns 内。栅极驱动芯片在技术方面和器件参数存在一定差异，UCC21520 相较于 UCC21750 功能较少，其电路结构简单且滤波器较少，故其保护动作时间较短，经实验测试仅为 43ns。由于所设计的保护电路已包含施密特触发器和外部滤波电路，故可通

过选用延时较小的栅极驱动芯片来提升所设计电路的响应速度。

为了测试所设计的短路保护电路的可靠性，分别对不同母线电压下的 HSF 及 FUL 短路保护进行测试，实验结果显示该保护电路均能实现快速短路保护；此外还分别测试了 SiC MOSFET 在 10k、50k 及 100k 的开关频率下，正常的空载和带载实验，实验中该短路保护电路均正常工作。

5.4 本章小结

本章在对 SiC MOSFET 短路过程分析的基础上，利用器件短路时漏源极电压迅速增加的特点，设计了短路保护电路的拓扑结构和功能：检测 SiC MOSFET 栅极和漏极电压，并将该信号进行分析、锁存、隔离、滤波处理，若器件发生短路，则输出短路信号给栅极驱动芯片，具备足够的快速性、准确性和可靠性。在此基础上，采用基本逻辑器件和高速器件设计了保护电路，计算了该电路在不同短路类型下的响应时间，计入所有影响保护速度的因素，提高了短路保护响应速度。所提出的短路保护电路可以对滤波时间进行适当调整，以适应不同的使用工况，使电路具有良好的抗干扰性能。

搭建 SiC MOSFET 的双脉冲测试平台，测试了设计的短路保护电路在不同的母线电压、短路类型、驱动能力以及栅极驱动器情况的短路保护性能，实验结果与理论分析和设计要求相符合，验证了该短路保护电路的快速性、准确性及可靠性。将所设计电路与经典的退饱和短路保护电路进行对比实验，验证了该电路的优越性。

理论分析及实验结果表明，所设计的短路保护电路在 SiC MOSFET 发生不同类型短路故障的保护时间均低于器件短路耐受时间：对于硬开关故障，可以在 600 ns 内实现快速、准确且可靠的短路保护，如果选用延时更小的栅极驱动芯片，还可将短路保护时间缩短至 500 ns 内；在发生负载短路故障时能将 SiC MOSFET 短路保护时间缩短至 200ns 以内。所设计短路保护电路的保护速度受母线电压影响较小，具有结构简单、成本低、速度快、精度高、可靠性高等特点，为 SiC MOSFET 在不同使用工况下的短路故障提供一种可行的解决方案，提高了使用 SiC MOSFET 设备的安全性及可靠性。

第6章 总结与展望

6.1 全文总结

随着 SiC 功率器件的发展，其在高频和高压等应用领域的优势相较于传统硅功率器件越来越明显，随着新能源汽车技术迅速发展，越来越多的厂商开始关注并使用 SiC MOSFET 开发新的车用电机控制器，但 SiC MOSFET 的使用还存在着一些问题待解决。本文主要研究内容为：对 SiC MOSFET 基本特性及开关过程进行分析，并对车用 SiC MOSFET 电机控制器设计、SiC MOSFET 关断过电压及其短路保护等问题展开研究，并提出解决方法。本文所做工作主要包括以下几方面：

（1）SiC MOSFET 器件的基本特性及开关过程分析与研究。首先对 SiC MOSFET 结构和工作原理及其静态特性进行了分析。其次通过建立器件的等效电路，分析了其动态特性（开关过程）。此外还通过 LTspice 仿真软件和硬件平台搭建了双脉冲测试电路，对不同电路参数如 C_{gs} 、 C_{gd} 、 L_p 以及 R_g 对 SiC MOSFET 开关过程的影响进行了仿真和硬件实验，并对其结果进行分析。最后分析了 SiC MOSFET 的短路类型及其短路过程。本章为后续章节设计 SiC MOSFET 电机控制器和优化 SiC MOSFET 的保护研究提供理论和实验基础。

（2）车用 SiC MOSFET 电机控制器设计。设计了一款用于电动汽车的 SiC MOSFET 电机控制器。包括电机控制器总体架构设计，器件选型，和驱动、检测、保护和电源等电路的硬件设计，并完成 DSP 主程序和 FOC 控制程序以及上位机程序的编写。最后搭建实验样机和测试平台，对所设计的电机控制器样机进行测试。通过对实验结果的分析，验证了该 SiC MOSFET 电机控制器设计的有效性。

（3）SiC MOSFET 关断过电压保护优化研究。针对 SiC MOSFET 在工作过程中出现的关断过电压的问题，分析了有源钳位电路工作原理及不足，并提出一种基于可变栅极阻抗抑制关断过电压保护电路，通过对该电路进行仿真测试，验证了该电路的可行性及快速性。该电路可以在 $1\mu s$ 内实现快速且可靠的抑制关断过电压保护，通过自动调节栅极驱动电阻，还能实现调整 SiC MOSFET 开关速度，降低器件开关损耗，提高其工作效率，降低发热等功能。

(4) SiC MOSFET 短路保护优化研究。针对 SiC MOSFET 短路耐受时间短的问题, 分析了经典的 DESAT 保护电路工作原理及不足, 并提出一种基于栅极和漏极电压检测的短路保护电路, 计算了该电路在不同短路类型下的响应时间, 提高了短路保护响应速度。最后搭建硬件实验平台, 与 DESAT 方案进行对比实验, 验证了该电路在不同的母线电压、短路类型、驱动能力以及栅极驱动器下的保护响应速度、准确性及可靠性。理论分析及实验结果表明, 所设计的短路保护电路在 SiC MOSFET 发生不同类型短路故障的保护时间均低于器件短路耐受时间: 对于硬开关故障, 可以在 600 ns 内实现快速、准确且可靠的短路保护, 如果选用延时更小的栅极驱动芯片, 还可将短路保护时间缩短至 500 ns 内; 在发生负载短路故障时能将 SiC MOSFET 短路保护时间缩短至 200ns 以内。所设计短路保护电路的保护速度受母线电压影响较小, 具有结构简单、成本低、速度快、精度高、可靠性高等特点, 为 SiC MOSFET 在不同使用工况下的短路故障提供一种可行的解决方案。

6.2 工作展望

本文对新能源电动汽车的 SiC MOSFET 电机控制器设计及 SiC MOSFET 保护优化为目标展开了研究, 然而由于本人时间和学识等方面的原因, 尚未完成全部试验, 后续存在一些不足之处需要进一步探讨与研究:

(1) 本文完成了 SiC MOSFET 电机控制器硬件及程序设计, 未考虑其散热设计等问题, 上位机程序功能有待进一步完善。

(2) 本文选用的测试电机控制器性能的 IPMSM 功率较小, 未能检测出控制器最大性能。

(3) 本文对 SiC MOSFET 关断过电压保护电路进行了仿真实验, 对 SiC MOSFET 短路保护电路利用双脉冲平台进行了硬件实验, 这两种电路在实际的电机控制器中的表现效果仍有待研究。

参考文献

- [1] 盛况, 任娜, 徐弘毅. 碳化硅功率器件技术综述与展望[J]. 中国电机工程学报, 2020, 40(6): 1741-1753.
- [2] 凌亚涛, 赵争鸣. 自调节驱动对 SiC MOSFET 变换器性能的提升[J]. 清华大学学报(自然科学版), 2021, 61(10): 1079-1087.
- [3] 吴涛, 孙鹏, 赵志斌, 等. 基于温敏电参数的碳化硅 MOSFET 结温测量方法综述[J]. 中国电机工程学报, 2021, 41(11): 3904-3915.
- [4] Iannaccone G, Sbrana C, Morelli I, et al. Power Electronics Based on Wide-Bandgap Semiconductors: Opportunities and Challenges[J]. IEEE Access, 2021, 9: 139446-139456.
- [5] Zhang L, Yuan X, Wu X, et al. Performance Evaluation of High-Power SiC MOSFET Modules in Comparison to Si IGBT Modules[J]. IEEE Transactions on Power Electronics, 2019, 34(2): 1181-1196.
- [6] Ni Z, Lyu X, Yadav O P, et al. Overview of Real-Time Lifetime Prediction and Extension for SiC Power Converters[J]. IEEE Transactions on Power Electronics, 2020, 35(8): 7765-7794.
- [7] 郑丹, 张少昆, 李磊, 等. SiC MOSFET 开关损耗测试方法研究[J]. 中国电机工程学报, 2020, 40(9): 2975-2983.
- [8] 李先允, 卢乙, 倪喜军, 等. 一种改进 SiC MOSFET 开关性能的有源驱动电路[J]. 中国电机工程学报, 2020, 40(18): 5760-5770.
- [9] 王建渊, 林文博, 孙伟. 用于全桥变换器的 SiC MOSFET 驱动电路设计[J]. 电力电子技术, 2020, 54(2): 120-124.
- [10] 冯明, 侯东易, 安嘉强. 碳化硅高速电机控制器设计及效能分析[J]. 电力电子技术, 2023, 57(7): 48-51.
- [11] 张少昆, 孙微, 范涛, 等. 基于分立器件并联的高功率密度碳化硅电机控制器研究[J]. 电工技术学报, 2023, 38(22): 5999-6014.
- [12] 张栋, 范涛, 温旭辉, 等. 电动汽车用高功率密度碳化硅电机控制器研究[J]. 中国电机工程学报, 2019, 39(19): 5624-5634+5890.

- [13] 冯超, 李虹, 蒋艳锋, 等. 抑制瞬态电压电流尖峰和振荡的电流注入型 SiC MOSFET 有源驱动方法研究[J]. 中国电机工程学报, 2019, 39(19): 5666-5673+5894.
- [14] 蔡广燚. 抑制 SiC MOSFET 电压电流过冲和串扰的驱动电路研究[D]. 华中科技大学, 2022.
- [15] 丁晓伟, 杜岩平, 李爱平. 并联碳化硅 MOSFET 短路振荡机理[J]. 电力电子技术, 2023, 57(11): 135-140.
- [16] 陈杰, 邓二平, 赵子轩, 等. 不同老化试验方法下 SiC MOSFET 失效机理分析[J]. 电工技术学报, 2020, 35(24): 5105-5114.
- [17] 文阳, 杨媛, 宁红英, 等. SiC MOSFET 短路保护技术综述[J]. 电工技术学报, 2022, 37(10): 2538-2548.
- [18] 康建龙, 辛振, 陈建良, 等. SiC MOSFET 短路失效与退化机理研究综述及展望[J]. 中国电机工程学报, 2021, 41(3): 1069-1084.
- [19] Xu Y, Yuan X, Ye F, et al. Impact of High Switching Speed and High Switching Frequency of Wide-Bandgap Motor Drives on Electric Machines[J]. IEEE Access, 2021, 9: 82866-82880.
- [20] He J, Li C, Jassal A, et al. Multi-Domain Design Optimization of dv/dt Filter for SiC-Based Three-Phase Inverters in High-Frequency Motor-Drive Applications[J]. IEEE Transactions on Industry Applications, 2019, 55(5): 5214-5222.
- [21] Taha W, Azer P, Callegaro A D, et al. Multiphase Traction Inverters: State-of-the-Art Review and Future Trends[J]. IEEE Access, 2022, 10: 4580-4599.
- [22] Morya A K, Gardner M C, Anvari B, et al. Wide Bandgap Devices in AC Electric Drives: Opportunities and Challenges[J]. IEEE Transactions on Transportation Electrification, 2019, 5(1): 3-20.
- [23] 朱成成. 位置传感器失效下的电动汽车零低速冗余控制[D]. 安徽工程大学, 2023.
- [24] 宗沙沙. 基于 SiC 逆变器的电动汽车永磁同步电机控制系统研究[D]. 山东大学, 2021.
- [25] 张宇. 基于碳化硅的电机控制器功率单元设计与研究[D]. 沈阳工业大学,

2023.

- [26] 蒋越飞. 一种大功率应用的智能高侧功率开关的关键技术研究[D]. 电子科技大学, 2023.
- [27] 纪竹童. 基于碳化硅的电动汽车电机控制器研究[D]. 浙江大学, 2022.
- [28] 刘超. 电动汽车驱动逆变器的设计[D]. 浙江大学, 2017.
- [29] Chen J, Du X, Luo Q, et al. A Review of Switching Oscillations of Wide Bandgap Semiconductor Devices[J]. IEEE Transactions on Power Electronics, 2020, 35(12): 13182-13199.
- [30] Zhang B, Wang S. A Survey of EMI Research in Power Electronics Systems With Wide-Bandgap Semiconductor Devices[J]. IEEE Journal of Emerging and Selected Topics in Power Electronics, 2020, 8(1): 626-643.
- [31] Zhang Z, Guo B, Wang F. Evaluation of Switching Loss Contributed by Parasitic Ringing for Fast Switching Wide Band-Gap Devices[J]. IEEE Transactions on Power Electronics, 2019, 34(9): 9082-9094.
- [32] Yang Y, Wen Y, Gao Y. A Novel Active Gate Driver for Improving Switching Performance of High-Power SiC MOSFET Modules[J]. IEEE Transactions on Power Electronics, 2019, 34(8): 7775-7787.
- [33] Zhao S, Zhao X, Wei Y, et al. A Review of Switching Slew Rate Control for Silicon Carbide Devices Using Active Gate Drivers[J]. IEEE Journal of Emerging and Selected Topics in Power Electronics, 2021, 9(4): 4096-4114.
- [34] Yang X, Xu M, Li Q, et al. Analytical Method for RC Snubber Optimization Design to Eliminate Switching Oscillations of SiC MOSFET[J]. IEEE Transactions on Power Electronics, 2022, 37(4): 4672-4684.
- [35] Wu Y, Yin S, Li H, et al. Impact of RC Snubber on Switching Oscillation Damping of SiC MOSFET With Analytical Model[J]. IEEE Journal of Emerging and Selected Topics in Power Electronics, 2020, 8(1): 163-178.
- [36] 余宝伟, 郭希铮, 部旭聪, 等. 全碳化硅辅助变流器功率回路振荡问题[J]. 电工技术学报, 2021, 36(S2): 619-626.
- [37] 乔小可. 中大功率 SiC MOSFET 模块数字化驱动保护电路研究[D]. 西安工

- 程大学, 2020.
- [38] 张明华. SiC MOSFET 模块开关振荡抑制与短路保护研究[D]. 中国矿业大学, 2022.
- [39] 刘博. 基于 SiC MOSFET 的高频逆变器动态性能优化研究[D]. 北京交通大学, 2022.
- [40] 苏杭. 电动汽车逆变器 SiC MOSFET 驱动技术研究[D]. 湖南大学, 2020.
- [41] 吴海富, 张建忠, 赵进, 等. SiC MOSFET 短路检测与保护研究综述[J]. 电工技术学报, 2019, 34(21): 4519-4528.
- [42] 党子越, 彭晗, 彭皓, 等. 碳化硅器件的短路保护: 设计准则和电路[J]. 中国电机工程学报, 2022, 42(2): 728-737.
- [43] 李虹, 胡肖飞, 王玉婷, 等. 适用于 SiC MOSFET 的漏源电压积分自适应快速短路保护电路研究[J]. 中国电机工程学报, 2024, 44(4): 1542-1553.
- [44] Guo Z, Li H. Dv/dt Sensing-Based Short-Circuit Protection for Medium-Voltage SiC mosfets[J]. IEEE Transactions on Power Electronics, 2023, 38(9): 10554-10558.
- [45] 李佳炜. SiC MOSFET 去饱和保护电路分析与优化[D]. 华中科技大学, 2022.
- [46] 王玉婷. SiC MOSFET 的 PSpice 短路模型及短路保护电路研究[D]. 北京交通大学, 2022.
- [47] Lee S, Kim K, Shim M, et al. A Digital Signal Processing Based Detection Circuit for Short-Circuit Protection of SiC MOSFET[J]. IEEE Transactions on Power Electronics, 2021, 36(12): 13379-13382.
- [48] Xue J, Xin Z, Wang H, et al. An Improved di/dt-RCD Detection for Short-Circuit Protection of SiC mosfet[J]. IEEE Transactions on Power Electronics, 2021, 36(1): 12-17.
- [49] Ouyang W, Sun P, Xie M, et al. A Fast Short-Circuit Protection Method for SiC MOSFET Based on Indirect Power Dissipation Level[J]. IEEE Transactions on Power Electronics, 2022, 37(8): 8825-8829.
- [50] 项鹏飞, 郝瑞祥, 郝一, 等. 基于 PCB 罗氏线圈的 SiC MOSFET 简化短路保护电路研究[J]. 中国电机工程学报, 2022, 42(19): 7194-7205.

-
- [51] Mocevic S, Wang J, Burgos R, et al. Comparison and Discussion on Shortcircuit Protections for Silicon-Carbide MOSFET Modules: Desaturation Versus Rogowski Switch-Current Sensor[J]. IEEE Transactions on Industry Applications, 2020, 56(3): 2880-2893.
 - [52] Picot-Digoix M, Richardeau F, Blaqui re J-M, et al. Quasi-Flying Gate Concept Used for Short-Circuit Detection on SiC Power MOSFETs Based on a Dual-Port Gate Driver[J]. IEEE Transactions on Power Electronics, 2023, 38(6): 6934-6938.
 - [53] 张萌. 基于碳化硅器件的永磁同步电机控制系统研究[D]. 西安工业大学, 2022.
 - [54] She X, Huang A Q, Luc a  , et al. Review of Silicon Carbide Power Devices and Their Applications[J]. IEEE Transactions on Industrial Electronics, 2017, 64(10): 8193-8205.
 - [55] 刘升升. SiC MOSFET 驱动及缓冲技术研究[D]. 华中科技大学, 2022.
 - [56] Romano G, Fayyaz A, Riccio M, et al. A Comprehensive Study of Short-Circuit Ruggedness of Silicon Carbide Power MOSFETs[J]. IEEE Journal of Emerging and Selected Topics in Power Electronics, 2016, 4(3): 978-987.
 - [57] 丁荣军, 刘侃. 新能源汽车电机驱动系统关键技术展望[J]. 中国工程科学, 2019, 21(3): 56-60.
 - [58] 杨贵杰, 孙力, 崔乃政, 等. 空间矢量脉宽调制方法的研究[J]. 中国电机工程学报, 2001(5): 80-84.
 - [59] Lara J, Xu J, Chandra A. Effects of Rotor Position Error in the Performance of Field-Oriented-Controlled PMSM Drives for Electric Vehicle Traction Applications[J]. IEEE Transactions on Industrial Electronics, 2016, 63(8): 4738-4751.
 - [60] Sakthisudhursun B, Pandit J K, Aware M V. Simplified Three-Level Five-Phase SVPWM[J]. IEEE Transactions on Power Electronics, 2016, 31(3): 2429-2436.
 - [61] 王占扩, 童朝南, 黄伟超. SiC MOSFET 短路特性及过流保护研究[J]. 中国电机工程学报, 2020, 40(18): 5751-5760.

攻读硕士期间取得的学术成果

- [1] 宛新春, 陈其工, 杨锦涛, 等. 基于栅极和漏极电压检测的 SiC MOSFET 短路保护电路研究[J/OL]. 电工技术学报, 1-12[2024-05-10]. <https://doi.org/10.19595/j.cnki.1000-6753.tces.240129>.
- [2] 陈其工, 宛新春, 杨锦涛. 一种 SiC MOSFET 的快速自适应短路保护电路及保护方法[P]. 安徽省: CN202311306241.4, 2024-02-09.
- [3] 陈其工, 宛新春, 方昊虹, 等. 一种 SiC MOSFET 的关断过电压保护电路及保护方法[P]. 安徽省: CN202310971444.9, 2023-11-28.

致谢

行文至此，落笔为终。始于 2021 年金秋，终于 2024 年盛夏，三年研究生生涯如白驹过隙，自此，便要告别校园生活踏入社会，开始又一段人生征程。一路走来，感受过成功的喜悦，也历经遭受挫折时的迷茫，生活中的各种酸甜苦辣都是我成长的助力，也正因如此，这三年时光显得弥足珍贵。值此论文完成之际，向那些曾经帮助过我的人致以诚挚的感谢！

首先我要感谢我的导师陈其工教授，您从未嫌弃我的才疏学浅，当面受教。从选题到开题报告及多次修改后的定稿，每一步都离不开陈老师的指导和帮助，本文才得以成型，承蒙教诲，学生心怀感念，不敢稍作遗忘。饮其流者怀其源，学其成时念吾师，学生深感遇良师之不易，在您身上学到的优良品质都将是我一生的财富。

其次我要感谢我的父母，感谢他们多年来对我生活上的照顾，以及学习上的支持，是他们无私的爱为我注入不竭动力，让我一路向前，不断成长进步！

我还要感谢在我求学生涯中每位帮助过我的同学，感谢在我求学生涯中遇到的每一位让我认识到自己尚有不足之处的朋友，感谢每一位在我做任何事情之前都给予我鼓助和支持的朋友。祝我们出走半生，归来仍是少年，愿有前程可奔赴，亦有岁月可回首。

天行健，君子以自强不息。感谢路以来不曾轻易放弃的自己，纵使自身的成功还遥不可及，但希望能够始终保持积极热情的心态继续前行，对自己负责，对家人负责。

最后，感谢对本论文进行评审的各位老师，感谢你们在百忙之中抽出时间审阅论文。祝愿你们身体健康，工作顺心！